

PHEMT 소자 최적화에 대한 연구

한 효 중, 이 문 교, 설 우 석, 이 복 형, 이 한 신, 임 병 옥, 김 삼 동, 이 진 구
동국대학교 밀리미터파 신기술 연구센터
전화 : 02-2260-3335 / 핸드폰 : 016-270-7465

Studies on Optimization of PHEMTs

Hyo-Jong Han, Mun-Kyo Lee, Woo-Suk Sul, Bok-Hyung Lee,
Han-Shin Lee, Byeong-Ok Lim, Sam-Dong Kim, Jin-Koo Rhee
Millimeter-wave INnovation Technology research center(MINT),
Dongguk University
E-mail : jkrhee@dgu.edu

Abstract

We have studied PHEMTs optimization by means of fabrication of PHEMTs.

All PHEMTs have been fixed with a gate length of 0.1 μm , a gate head size of 0.75 μm , and two gate fingers. We have measured the characteristics of PHEMTs with variation of source-drain spacing, pad size, and gate width.

As a result, we have found the enhanced characteristics of I_{dss} , S_{21} , h_{21} , f_T , f_{max} , and G_{ms} with increasing gate width. Also, g_m has improved with decreasing source-drain spacing, and S_{21} has improved with decreasing pad size.

I. 서론

무선통신 시장의 확대에 따라서 기존에 군사용으로 사용되었던 밀리미터파 대역을 민간부분으로 응용하기 위한 연구가 진행되고 있다.

특히 GaAs에 기반을 둔 Pseudomorphic High Electron Mobility Transistors (PHEMTs)는 Si에 기반을 둔 소자에 비해 빠른 전자의 이동도 때문에 밀리미터파 대역용 소자로 더 적합한 특성을 가진다. 밀리미터파 대역용 고성능 PHEMTs 제작을 위해서는 소자 구조를 최적화할 필요성이 있는데 Simulation을 통한 분석은 소자 제작시 발생하는 오차로 인한 분석의 어려

움과 재현성의 측면에서 고려해 볼 때 소자최적화를 위한 적합한 방법이라고 할 수는 없다.

따라서 본 논문은 소자를 Simulation이 아닌 Gate Width, Source-Drain 간격, Source-Drain Pad 크기 등의 구조에 변화를 주면서 제작하고 특성을 분석하여 소자 구조 최적화에 대한 결론을 실험적으로 증명하고자 한다.

II. 설계 및 제작

PHEMTs 소자제작을 위해서는 Wafer의 에피구조의 최적화도 요구되는데, 그림 1은 본 실험에서 사용한 GaAs PHEMTs의 이중 이중 접합(Double-Hetero-Junction)의 에피구조를 나타내고 있다 [1].

이 에피구조에서 채널층에서 측정된 특성을 보면 상온(300 K)에서 $2.63 \times 10^{12} \text{ cm}^{-2}$ 의 2-DEG Carrier Density 및 $6730 \text{ cm}^2/\text{V} \cdot \text{s}$ 의 Carrier Mobility와 77 K에서 $2.40 \times 10^{12} \text{ cm}^{-2}$ 의 2-DEG Carrier Density 및 $18800 \text{ cm}^2/\text{V} \cdot \text{s}$ 의 Carrier Mobility를 나타내었다.

그림 1의 에피구조를 사용하여 PHEMTs 제작시, 구조 변화로 소자를 최적화 시킬 수 있는 요소에는 Gate Width, Gate Length, Gate Finger 수, Source-Drain 간격, Source-Drain Pad의 크기, Gate Head 크기 등을 들 수가 있다.

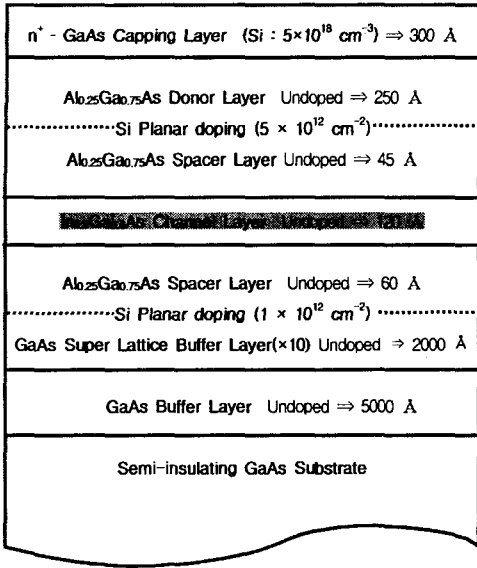


그림 1. 실험에 사용된 PHEMTs 에피구조

본 논문에서 소자 구조의 최적화 실험을 위하여 PHEMTs를 제작 시에 Gate 구조는 Gate 저항을 최소화하고 소자의 주파수 특성을 향상 시키기 위해 Gate Length는 0.1 μm , Gate Head의 크기는 0.75 μm , Gate Finger 수는 2개로 고정하고, Gate의 형태는 T-gate를 사용하여 Gate Foot이 Source-Drain 사이 중앙에 오도록 정렬을 하였다[2].

소자 최적화를 위한 요소로 Gate Width는 밀리미터와 대역에서 Phase Delay가 발생하지 않는 안정한 길이인 $\lambda/16$ 이하가 되어야 하며 소자가 회로에 들어갈 때 크기를 고려하여 30, 50, 70 μm 로 설정하였다. Source-Drain 간격이 줄어드는 경우 기생저항이 감소되는 장점이 있지만, Photo Lithography 공정을 고려하여 최소의 값을 1.5 μm 로 하여 2, 2.5, 3 μm 로 변화를 주었으며, Source-Drain Pad의 크기는 작아지는 경우에 기생성분이 줄어들고, 늘어나는 경우에는 열 방출에 유리한 점을 고려하여 6, 12, 18 μm 로 변화를 주었다.

이렇게 소자의 구조를 변화시키면서 제작된 PHEMTs는 표 1과 같은 공정 순서와 조건으로 제작되었다.

또한 최종적으로 제작된 소자의 모습은 그림 2의 SEM 사진으로 나타내었다.

표 1. 공정순서도

| 공정 순서 | 공정 조건 |
|------------------------------------|---|
| MESA 식각 | $\text{H}_2\text{SO}_4 : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 8 : 160$ 식각 두께 : 3000 Å |
| 오믹 금속 증착 | AuGe / Ni / Au 1250 Å / 280 Å / 1600 Å |
| 오믹 열처리 (Alloy) | 340 °C, 20sec |
| 게이트 리세스 식각 | $\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O}$ 1 : 1 : 2000 |
| 게이트 금속 증착 | Ti/Au = 500 Å / 4500 Å |
| Si_3N_4 적층 | Si_3N_4 (900 Å) \Rightarrow PE-CVD |
| Si_3N_4 건식 식각(RIE) | CF_4 (Gas), 75W(ICP power). |
| 1차 금속 증착 | Ti/Au = 300 Å / 10000 Å |

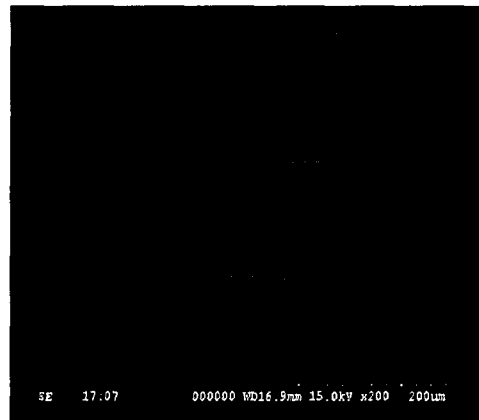


그림 2. 제작된 소자의 SEM 사진

III. 측정결과

3.1 Gate Width

Source-Drain 간격은 2 μm , Pad의 크기 6 μm 로 고정하고 S_{21} 과 h_{21} 을 50 GHz에서 측정하였을 때 Gate Width에 변화를 준 경우에 나타나는 특성은 아래의 표 2와 같고 Gate Width가 늘어날수록 I_{dss} , S_{21} , h_{21} , f_T , f_{max} ,

G_{ms} 가 증가되는 특성을 얻었다.

표 2. Gate Width에 따른 특성변화

| | Gate Width | | |
|-----------------|------------------|------------------|------------------|
| | 30 μm | 50 μm | 70 μm |
| I_{dss} (mA) | 29.06 | 47.48 | 64.40 |
| g_m (mS/mm) | 381.71 | 380.55 | 371.14 |
| V_p (V) | -2.00 | -2.30 | -2.30 |
| S_{21} (dB) | 2.74 | 5.19 | 6.48 |
| h_{21} (dB) | 1.94 | 3.86 | 5.39 |
| f_T (GHz) | 62.53 | 78.13 | 93.15 |
| G_{ms} (dB) | 11.72 | 13.68 | 14.62 |
| f_{max} (GHz) | 193.54 | 242.78 | 270.69 |

3.2 Source-Drain 간격

Pad의 크기를 6 μm , Gate Width를 70 μm 로 고정하고, 50 GHz에서 S_{21} , h_{21} 을 측정하였을 때 조건에서 Source-Drain 간격에 변화를 주었을 경우에 나타나는 특성은 아래 표 3과 같다.

표 3. Source-Drain 간격에 따른 특성변화

| | Gate Width | | | |
|-----------------|-------------------|-----------------|-------------------|-----------------|
| | 1.5 μm | 2 μm | 2.5 μm | 3 μm |
| I_{dss} (mA) | 61.67 | 64.40 | 67.34 | 68.44 |
| g_m (mS/mm) | 376.11 | 371.14 | 345.04 | 322.32 |
| V_p (V) | -2.00 | -2.00 | -2.30 | -2.50 |
| S_{21} (dB) | 5.48 | 6.48 | 6.36 | 6.27 |
| h_{21} (dB) | 5.02 | 5.39 | 5.25 | 5.29 |
| f_T (GHz) | 89.27 | 93.15 | 91.72 | 92.16 |
| G_{ms} (dB) | 13.27 | 14.62 | 14.45 | 13.64 |
| f_{max} (GHz) | 231.55 | 270.69 | 265.31 | 241.58 |

표 3의 결과에서 Source-Drain 간격이 줄어들수록 기생저항의 감소로 인하여 g_m 특성이 향상되었는데 그 측정결과는 그림 4.(1)~(4)에 나타내었다. 또한 G_{ms} 와 S_{21} , f_{max} 등의 주파수 특성은 Source-Drain 간격이 2 μm 일 때 가장 우수한 특성을 나타내었다.

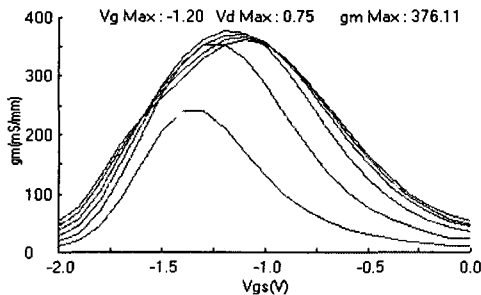


그림 4.1 Source-Drain 간격 1.5 μm 일 때의 g_m

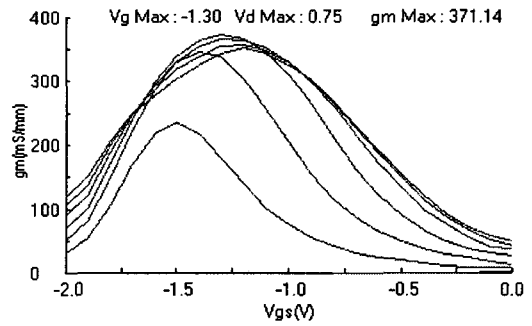


그림 4.2 Source-Drain 간격 2 μm 일 때의 g_m

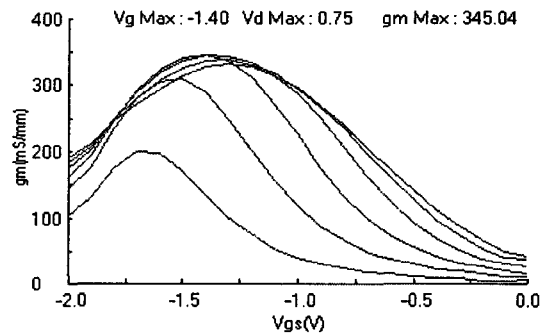


그림 4.3 Source-Drain 간격 2.5 μm 일 때의 g_m

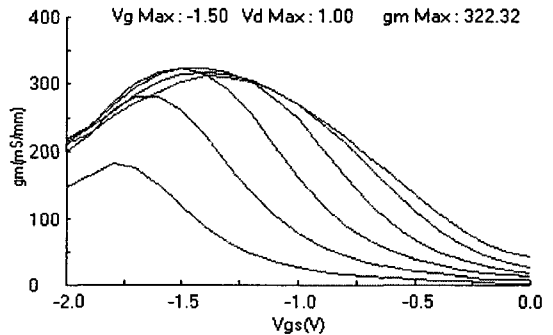


그림 4.4 Source-Drain 간격 3 μm 일 때의 g_m

3.3 Pad의 크기

Source-Drain 간격을 2 μm , Gate Width 는 70 μm 로 고정하고, 50 GHz에서 S_{21} 과 h_{21} 을 측정하였을 때 Pad 크기에 변화를 주는 경우 나타나는 특성은 아래 표 4과 같다.

표 4. Pad 크기에 따른 특성변화

| | Pad 크기 | | |
|-----------------------|-----------------|------------------|------------------|
| | 6 μm | 12 μm | 18 μm |
| $I_{dss}(\text{mA})$ | 64.40 | 65.26 | 60.35 |
| $g_m(\text{mS/mm})$ | 371.14 | 366.39 | 353.61 |
| $V_p(\text{V})$ | -2.00 | -2.00 | -2.00 |
| $S_{21}(\text{dB})$ | 6.48 | 6.04 | 5.63 |
| $h_{21}(\text{dB})$ | 5.39 | 5.17 | 5.19 |
| $f_T(\text{GHz})$ | 93.15 | 90.84 | 91.06 |
| $G_{ms}(\text{dB})$ | 14.62 | 13.66 | 13.14 |
| $f_{max}(\text{GHz})$ | 270.69 | 242.19 | 228.15 |

※ 본 연구는 동국대학교 밀리미터파 신기술 연구센터(MINT)를 통한 한국과학재단의 우수연구센터(ERC) 지원금에 의하여 수행되었습니다.

Pad 자체의 크기가 감소할수록 Pad에 의한 기생성분이 감소하여서 S_{21} 이 향상되는 결과를 얻을 수 있었다.

IV. 결론

본 논문에서는 PHEMTs의 최적화하기 위해서 소자의 구조에 변화를 주면서 제작·분석 하였다.

Gate Width는 늘어날수록 I_{dss} , S_{21} , h_{21} , f_T , f_{max} , G_{ms} 가 향상되었지만 밀리미터파 대역에서 Phase Delay가 발생하지 않는 길이가 $\lambda/16$ 이하이고, 소자의 크기를 고려할 때 70 μm 가 적합하고, Source-Drain의 간격은 좁아질수록 g_m 특성은 향상되지만 주파수 특성을 고려해야 하기 때문에 2 μm 가 적절하며, Pad의 크기는 작아질수록 S_{21} 이 향상되었기 때문에 6 μm 조건이 밀리미터파에서 사용되는 PHEMTs의 최적한 결론으로 얻을 수가 있었다.

주파수 특성이 측정된 50 GHz를 넘어가는 주파수에서 소자특성의 안정성 여부는 추후 보장되어야 할 점으로 사료되고 본 연구를 통해 최적화 된 소자구조는 향후 밀리미터파대역용 소자 및 회로에 설계·제작에 응용이 가능할 것으로 생각된다.

참고문헌

- [1] 이일형, "PM-HEMT를 이용한 MIMIC 전력 증폭기의 설계 및 제작에 관한 연구", 동국대학교 박사학위 논문.
- [2] Kiyomitsu Onodera, "Extremely Low-Noise Performance of GaAs MESFET's with Wide-Head T-Shape Gate", IEEE transactions on Electron Devices. Vol. 46, No 2, pp 310-319, 1999.