

## 2차원 양자 역학적 모델링 및 시뮬레이션 : FinFET

김기동, 권오섭, 서지현, 원태영  
인하대학교 전기공학과 고속전자소자연구실  
전화 032-860-8686 / 핸드폰 016-377-1658

### 2D(Dimension) Quantum Mechanical Modeling and Simulation : FinFET

Kidong Kim, Ohseob Kwon, Jihyun Seo, and Taeyoung Won  
Department of Electrical Engineering, School of Engineering, Inha University  
E-mail: kkd@hse.inha.ac.kr

#### Abstract

In this paper, we report our quantum mechanical approach for the analysis of FinFET in a self-consistent manner. The simulation results are carefully investigated for FinFET with an electrical channel length( $L_{eff}$ ) of 30nm and with a fin thickness( $T_{si}$ ) of 10~35nm. We also demonstrated the differences in the simulations for the classical and quantum-mechanical simulation approaches, respectively. These simulation results also imply that it is necessary to solve the coupled Poisson and Schrödinger equations in a self-consistent manner for analyzing the sub-30nm MOSFETS including FinFET.

#### I. 서론

소자기술의 초소형화와 고성능화의 한 부분으로 최근, 40나노 이하(sub-40nm) MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 소자의 적용을 위한 이중게이트 구조(double-gate structure)가 큰

주목을 받고 있다. 이러한 2중 게이트 구조 MOSFET 중에서, 나노 스케일 평판 MOSFET 공정을 수행하기 위한 자동정렬(self-aligned) 이중게이트 MOSFET 구조인, FinFET이 가장 주목받는 소자중 하나로 인식되고 있다[1].

FinFET 구조의 해석 및 최적화를 위해서는 2차원 양자 역학적 시뮬레이션(quantum mechanical simulation)이 필요하다. 이는 채널의 양자화가 나노 스케일 소자의 전자적 특성에 영향을 미치기 때문으로, 이러한 FinFET과 같은 나노 스케일구조의 수치적 해석을 위해서는 결합된 포아송-슈뢰딩거 방정식(coupled Poisson and Schrödinger equations)의 셀프-컨시스턴트(self-consistent)한 해가 필요하다.

본 논문에서는, 셀프-컨시스턴트(self-consistent)한 방법을 통한 FinFET의 양자 역학적인 접근방법을 제시한다. 먼저, 수치해석을 위한 이론적 배경[2] 및 구현 방법을 다음 장에서 살펴보고, 30nm의 전기적 채널 길이(electrical channel length)와 10~35nm의 핀 두께(fin thickness)의 조건에서 구현된 FinFET의 시뮬레이션에 의한 결과제시 및 검토를 하겠다. 아울러, 고전적 방법과 양자 역학적 방법에 의한 시뮬레이션 결과의 차이를 통해 양자 역학적 시뮬레이션의 필요성을 보이도록 하겠다.

## II. 수치 해석적 모델

### 2.1 기본 방정식

나노 스케일 소자의 시뮬레이션을 위해서는 비선형 포아송 방정식과 슈뢰딩거 방정식을 셀프-컨시스턴트(self-consistent)하게 풀어야 하며 이는 식 (1), (2)로 표현되어 진다.

$$\nabla \epsilon(r) \nabla \Phi(r) = -\rho(r) \quad (1)$$

$$-\frac{\hbar^2}{2} \nabla \cdot \frac{1}{m^*(r)} \nabla \Psi(r) + V(r)\Psi(r) = E\Psi(r) \quad (2)$$

여기서  $\epsilon(r)$ 은 유전 상수,  $\Phi(r)$ 은 정전 포텐셜(electrostatic potential),  $\rho(r)$ 은 총 전하밀도,  $\Psi(r)$ 는 파동 함수(wave function),  $\hbar$ 은 플랑크 상수(Planck's constant),  $m^*(r)$ 은 유효질량(effective mass),  $V$ 는 포텐셜 에너지,  $E$ 는 에너지를 나타낸다.

시뮬레이션에 사용된 중요한 매개변수중의 하나가 양자 전자 밀도(quantum electron density)이며, 이는 식 (3)과 같이 표현된다.

$$n(r) = \frac{1}{\pi} \left( \frac{2m^*(r)k_B T}{\hbar^2} \right)^{\frac{1}{2}} \sum_{\sigma} \Psi^2(r) F_{-\frac{1}{2}} \left( \frac{E_F - E_{\sigma}(r)}{k_B T} \right) \quad (3)$$

여기서  $k_B$ 는 볼츠만 상수(Boltzmann's constant),  $T$ 는 절대온도,  $E_F$ 는 페르미 준위(Fermi level),  $F_{-\frac{1}{2}}(r)$ 은 페르미-디랙(Fermi-Dirac) 적분이며, 식 (4)와 같이 나타내어진다.

$$F_k(\eta) = -\frac{1}{\Gamma(k+1)} \int_{\infty}^0 \frac{\epsilon^k d\epsilon}{e^{\epsilon-\eta} + 1} \quad k > -1 \quad (4)$$

식 (4)의 페르미-디랙 적분은 식 (5)와 같은 특성이 있다.

$$\frac{d}{d\eta} F_k(\eta) = F_{k-1}(\eta) \quad k \leq -1 \quad (5)$$

마지막으로 전류연속 방정식을 나타내면 식 (6), (7)과 같다.

$$\text{div } J_n(r) - q \cdot \frac{\partial n}{\partial t} = q \cdot R \quad (6)$$

$$\text{div } J_p(r) + q \cdot \frac{\partial p}{\partial t} = -q \cdot R \quad (7)$$

여기서  $J(r)$ 은 전류밀도를 나타내며 이는 식 (8), (9)로 표현된다

$$J_n = -q(\mu_n \cdot n \cdot \nabla \Phi - D_n \cdot \nabla n) \quad (8)$$

$$J_p = +q(\mu_p \cdot p \cdot \nabla \Phi - D_p \cdot \nabla p) \quad (9)$$

### 2.2 시뮬레이션 과정

본 논문에서는 반복적인 계산과정(iterative

calculation procedure)을 거쳐서 양자 역학적 해를 구했다. 이를 위해서 최초 식 (1)로부터 전기적 포텐셜(electric potential)을 구하고 나서, 여기서 구한 포텐셜 값을 초기 값으로 하여 식 (1)에서 뉴턴 반복법(Newton's iteration)에 의해 내부 전위(built-in potential)를 계산한다. 이어서 식 (1), (2), (6)으로부터 셀프-컨시스턴트(self-consistent)한 해를 결정할 때 도입된 지정된 오차범위를 만족할 때까지 뉴턴 반복법이 사용된다[3].

그림 1은 본 연구에서 사용된 FinFET의 단면을 위에서 내려다 본 그림이다. 본 연구에서는 유한차분법(FDM; Finite Difference Method)을 통해서 그리드(grid)를 생성하고, 그리드로 구성된 각각의 메쉬에서 물질에 대한 데이터를 얻는 방법을 사용하였다. 이 데이터는 입력으로부터 받게 되는데 이러한 입력 시스템을 Gunther's grid 라 불리우며 이를 그림2에 도시하였다.

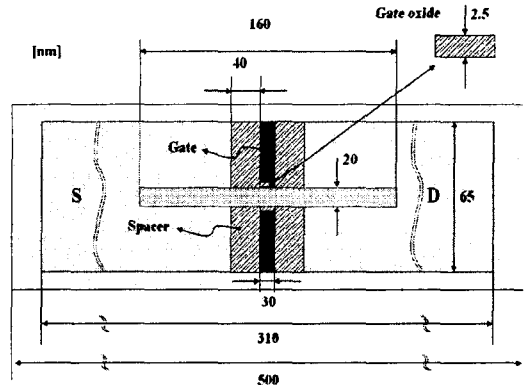


그림 1. 상부에서 내려다본 FinFET의 단면에 관한 도식적 그림.

N-채널(N-channel) FinFET이 17nm의 게이트 길이까지 좋은 단채널 효과(short-channel effect)가 나타난다는 것으로 알려져 있어[4], 동일한 조건에서 시뮬레이션을 시행하였다. 아울러 현재 동작전류(drive current)의 추세에 부합하기 위한 simple drift-diffusion model을 사용하여 단채널 효과를 고려하였다.

본 연구에서는 단채널 효과를 보기 위한 방법으로 문턱전압 이하의 기율기(sub-threshold swing), 드레인 유기 장벽 감소(Drain Induced Barrier Lowering, DIBL)와 같은 파라미터를 추출하였다.

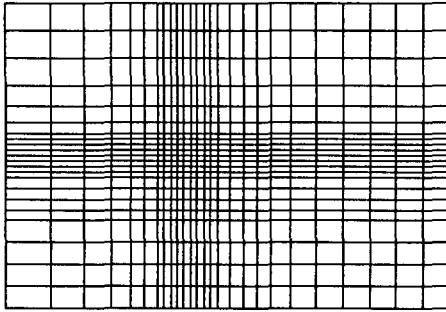


그림 2 .Gunther's grid : 그리드 크기에 따른 사각형 메쉬 생성

2.3 시뮬레이션 결과 및 검토

본 논문에서 시행한 시뮬레이션의 결과는 주로 FinFET의 단채널 효과를 살펴볼때 동시에 양자 역학적 효과가 고려되는지의 여부에 의한 결과값의 차이에 관한 연구이다. 시뮬레이션의 정확함을 확인하기 위한 방법으로, 우리는 시뮬레이션 결과를 참고 논문에 나타난 J. Kedziersk [5] and D. Hisamoto [1]의 실험적 데이터와 비교하였다.

그림 3, 4는 일반적인 전류-전압(I-V) 특성곡선을 보여주는 것으로  $L_{eff}$ (effective channel length)=30nm,  $T_{si}$ (fin thickness)=20nm 크기의 FinFET에서 시뮬레이션을 하였다. 그림 3은 N-channel FinFET의 드레인 전류( $I_d$ )-게이트 전압( $V_g$ ) 곡선을 나타낸 것으로 드레인 전압( $V_d$ )을 각각 0.1V 와 1.5V로 하여 수행한 결과이다. 그림 3으로부터 문턱전압 이하 기울기(sub-threshold swing)=74.58mV/dec 의 값을 구할 수가 있었다.

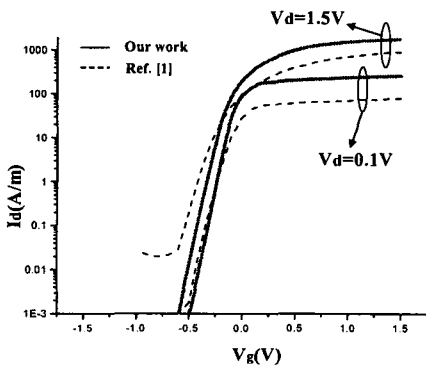


그림 3.  $L_g=30nm$ ,  $T_{si}=20nm$  n-FinFET의 드레인 전류-게이트 전압 곡선.

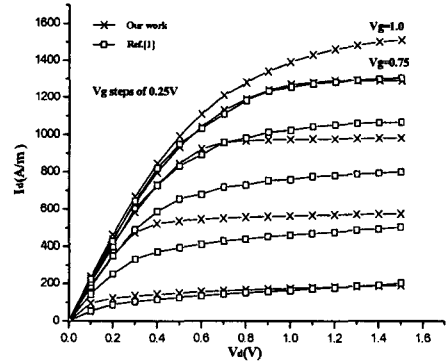


그림 4.  $L_g=30nm$ ,  $T_{si}=20nm$  n-FinFET의

드레인 전류-드레인 전압 곡선.

그림 4는 드레인 전류( $I_d$ )-드레인 전압( $V_d$ ) 곡선을 나타낸 것으로서, 게이트 전압( $V_g$ )을 0.0V에서 1.0V까지 sweep 하면서 결과값을 출력한 그래프이다. 그림 2와 3을 통해 낮은 채널 도핑 농도(phosphorous =  $1 \times 10^{15} cm^{-3}$ ) 임에도 불구하고 문턱전압이하 누설 전류(subthreshold leakage current)가 잘 억제됨을 알수 있었다[1].

그림 5는  $L_{eff}/T_{eff}$ 에 대한 N-채널 FinFET의 문턱전압 이하 기울기(sub-threshold swing)을 실험 결과치[5]와의 비교를 통해서 나타내었다. 이는  $L_{eff}=30nm$  일 때  $T_{si}$ 를 10nm에서 35nm까지 변화시키며 시뮬레이션한 결과로, 드레인 전압( $V_d$ )=0.1V 일 때 참고 논문[5]의 실험 결과치와 매우 잘 일치함을 보여준다.

우리는 또한, 단채널 효과의 분석에 중요한 파라미터인 문턱전압(Threshold voltage,  $V_{th}$ )=-0.45V과 드레인 유기 장벽 감소(drain induced barrier lowering,

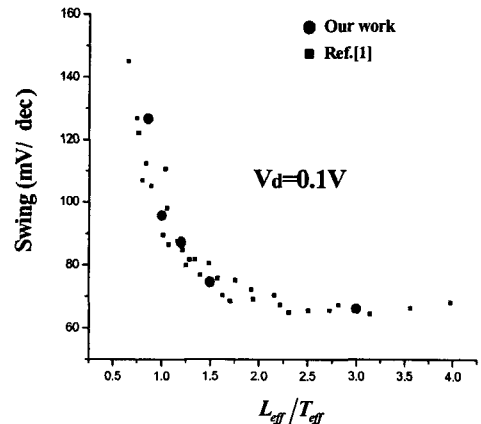


그림 5.  $L_{eff}/T_{eff}$ 에 대한 N-채널 FinFET의 문턱전압 이하 기울기.

DIBL)=130mV/V 의 값을 추출함으로써 실험 결과치 [5]와 비슷함을 알 수 있다.

우리는 고전적 방법과 양자 역학적 방법의 시뮬레이션 결과값에 관해서 연구하였다. 그림 6과 7이 이 두 방법에 의한 전류-전압 곡선의 차이를 나타내는 것으로, 양자 역학적 방법의 의한 시뮬레이션 결과가 고전적인 것에 비해 약 30%가 억제되었음을 알 수 있다. 우리는 이 시뮬레이션에서 양자 역학적 방법에 의한 실험 데이터가 참고 논문으로부터의 실험 결과치에 더 가까운 것을 알 수가 있었다.

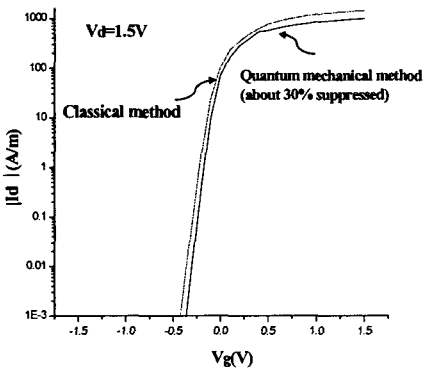


그림 6. 양자 역학적 방법과 고전적인 방법에 의한 시뮬레이션 결과( $I_d$ - $V_g$  곡선)의 차이.

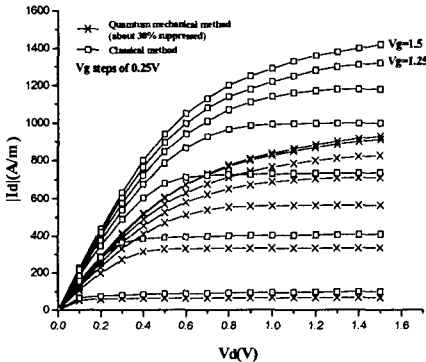


그림 7. 양자 역학적 방법과 고전적 방법에 의한 시뮬레이션 결과( $I_d$ - $V_d$  곡선)의 차이.

#### IV. 결론

본 논문에서는 나노 스케일 FinFET의 2차원 수치해석 모델링 및 시뮬레이션 결과를 실험적 데이터와 비교 설명하였다. 상기 기술된 FinFET을 통한 시뮬레이션 결과를 통해서도 알 수 있듯이, 여러 실험적 데이터와의 근사한 결과 값을 통해 시뮬레이션의 정확함을 확인할 수 있었고, 단채널 효과(Short-channel effects)가 확연히 떨어짐을 볼 수가 있었다.

또한, 양자 역학적 방법과 고전적 방법에 의해 시행된 시뮬레이션 결과를 비교해 보았다. 각기 다른 두 방법에 의한 시뮬레이션 결과로부터 FinFET을 포함한 30나노 이하(sub-30nm)의 MOSFETs를 분석함에 있어 결합된 포아송-슈뢰딩거 방정식(coupled Poisson and Schrödinger equations)의 셀프-컨시스턴트(self-consistent)한 해가 반드시 필요함을 알 수 있었다.

#### V. 참고문헌

- [1] D. Hisamoto, et al, "FinFET-A Self-Aligned Double-Gate MOSFET Scalable to 20nm," IEEE Trans. Electron Devices, vol. 47, p. 2320~2325, Dec. 2000.
- [2] A. Svizhenko, et al, "Two-Dimensional Quantum Mechanical Modeling of Nanotransistors," J. Appl. Phys, vol. 91, no. 4, p. 2343~2354, 2002.
- [3] S. E. Laus, et al, "QDAME Simulation of 7.5nm Double-Gate Si nFETs with Differing Access Geometries," Tech. Dig. IEDM, p.715, 2002.
- [4] X. Huang, et al, "Sub-50nm FinFET : PMOS," Tech. Dig. IEDM, p. 67~70, 1999.
- [5] J. Kedzierski, et al, "High-Performance Symmetric-Gate and CMOS-Compatible Vt Asymmetric-Gate FinFET Devices," Tech. Dig. IEDM, p. 437~440, 2001.
- [6] D. S. Woo, et al, "Electrical Characteristics of FinFET with Vertically Nonuniform S/D Doping Profile," IEEE Trans on Nanotechnology, vol. 1, no. 4, Dec. 2002.