

심자도 신호 검출을 위한 Flux Locked Loop (FLL) Emulation 회로

안창범, 이동훈, 김인기, 장경섭, 김기태, 정동현, 최종필

광운대학교 전기공학과
전화 : 02-940-5148

Emulator Circuit for a Flux Locked Loop for Detection of Magnetocardiography Signal

C.B. Ahn, D.H. Lee, I.K. Kim, K.S. Chang, K.T. Kim, D.H. Chung, J.P. Choi

Department of Electrical Engineering
Kwangwoon University
E-mail : cbahn@daisy.kw.ac.kr

Abstract

Magnetocardiography is a very weak biomagnetic field generated from the heart. Since the magnitude of the biomagnetic field is in the order of a few pico Tesla, it is measured with a superconducting quantum interference device (SQUID). SQUID is a transducer converting magnetic flux to voltage, however, its range of linear conversion is very restricted. In order to overcome the narrow dynamic range, a flux locked loop is used to feedback the output field with opposite polarity to the input field so that the total field becomes zero. This prevents the operating point of the SQUID from moving too far away from the null point thereby escape from the linear region. In this paper, an emulator for the SQUID sensor and feedback coil is proposed. Magnetic coupling between the original field and the generated field by the feedback coil is emulated by electronic circuits. By using the emulator, FLL circuits are analyzed and optimized without SQUID sensors. The emulator may be used as a test signal for multi-channel gain calibration and system maintenance.

I. 서론

심자도 신호는 심장의 전기적 특성과 관련하여 발생하는 자계 신호이다. 심자도 신호의 크기는 pico Tesla 정도로 지구 자기에 비하여 $10^{-6} \sim 10^{-7}$ 배 정도 작으며, 주변의 전기 자기적 잡음에 비하여도 10^{-5} 정도로 매우 작다. 이러한 작은 신호를 측정하기 위하여 초전도양자간섭소자 (Superconducting QUantum Interference Device: SQUID)를 이용한다.[1] SQUID 는 측정하고자 하는 자속을 전압으로 변환해주는 일종의 transducer 인데, 자속에 비례해서 전압이 나타나는 선형적인 구간이 매우 좁기 때문에 보통 flux locked loop (FLL) 이라는 feedback 회로를 사용한다. FLL 은 측정된 자기장에 비례하는 전압의 역을 다시 전류로 변환하여 케환 코일에 흘려줌으로써 역 자기장을 만들어 전체 자기장을 영으로 만드는 회로이다. 한편 SQUID 출력에 적분기를 연결함으로써 케환 필드에 의하여 zero 출력이 나오더라도 원래 자장에 비례하는 출력을 얻을 수 있다.[2]

FLL 회로에는 저잡음 증폭기, 적분기, 전압-전류 변환기, 인버터, 케환 회로 등을 포함하고, 또한

time-delayed feedback 등을 수행하기 때문에 회로의 특성 분석 (bandwidth, locking 범위, slew rate, noise figure 등) 이나 측정이 용이하지 않다. 더욱이 초전도 상태를 유지하기 위하여 액체헬륨(low T_c SQUID) dewar 에 담긴 SQUID 를 연결할 경우 외부잡음의 차단을 위한 자기차폐실이 요구되고, SQUID 의 특성과 FLL 회로의 특성이 함께 나타나기 때문에, FLL 회로의 개발과 특성 측정, 회로의 최적화는 더욱 어려워진다. 따라서 본 논문에서는 이러한 어려운 점들을 극복하기 위하여 SQUID 와 feedback coil 을 FLL 회로와 분리가능하도록 emulator 를 제안한다.[3] Emulator 를 사용할 경우, FLL 회로의 개발 및 특성 측정이 SQUID 센서 없이도 진행할 수 있기 때문에 개발이 용이하고, FLL 회로와 SQUID 센서의 특성을 분리하여 설계 및 최적화가 가능하다. 개발이 완료된 후에는 emulator 를 테스트 시그널로 사용할 수 있기 때문에 gain 조절이나 시스템의 성능 유지 보수에 사용할 수 있다.

II. FLL 회로

그림 1은 FLL의 간단한 블록도이다. SQUID에 의하여 수신된 신호는 증폭기(㉑)와 적분기(㉒)를 거쳐 출력이 되며, 이 신호는 다시 반전되어(㉓) 전압-전류 변환기(㉔)를 거쳐 제환 코일에 feedback 된다.

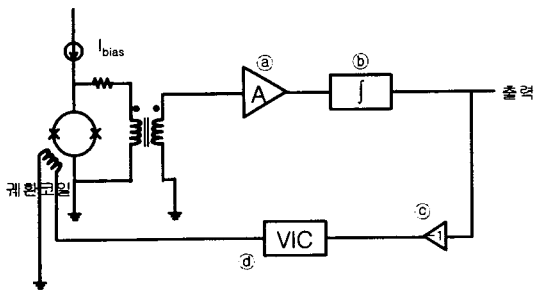


그림 1. FLL의 블록도

제환 코일에 의하여 만들어진 역 자장은 원래의 자장을 상쇄함으로써 SQUID 가 느끼는 자장은 영(zero)이 되며, SQUID 의 출력도 영이 된다. 그러나 FLL 의 출력은

적분기를 통과하기 때문에 과거의 출력이 누적되어 있어 현재 의 SQUID 출력이 영이어도 원래의 자장에 비례하는 출력을 얻을 수 있다. 따라서 SQUID 에 가해지는 자장은 변화될 때를 제외하고는 거의 영에 가깝기 때문에 선형 범위를 유지할 수 있다.

III. FLL Emulator

FLL 회로의 동작 범위와 특성을 분석하기 위해서는 일반적인 time-delayed feedback 회로와 사용된 OP amp 의 주파수 특성 및 slew rate, SQUID 의 critical current, pickup coil 및 feedback coil, SQUID 의 inductance 등 다양한 파라미터가 고려되어야 한다. 이러한 SQUID 회로의 복합적인 특성을 FLL 의 회로적인 부분과 SQUID 제작과 관련한 물리적인 부분으로 분리할 수 있다면 SQUID 회로의 분석이 단순해지고, 따라서 FLL 회로의 디자인과 최적화가 용이해질 것으로 기대된다. 또한 회로에 기인하는 잡음원을 SQUID 에 기인하는 잡음원과 분리할 수 있어 회로의 개선을 통하여 전체시스템의 신호대잡음비를 개선하는 효과도 거둘 수 있다. 따라서 이 논문의 목적은 SQUID 제어 회로(FLL)를 SQUID 센서와 분리하기 위한 방법을 제안하는 것으로 자기적으로 coupling 되어 있는 feedback 회로를 회로적으로 emulation 함으로써 SQUID 와 분리하여 회로의 동작 및 특성을 측정할 수 있도록 하였다. 제안된 회로의 블록도를 그림 2 에 보였다.

그림 2의 회로도에서 SW1 과 SW2 의 위치를 ①로 놓으면 SQUID 센서와 연결되어 정상 시스템으로 동작하며, 스위치 SW1 과 SW2 의 위치를 ②로 놓으면 emulator 모드로 동작하게 된다. 스위치를 ①로 놓았을 때 bias 전류가 SQUID 센서에

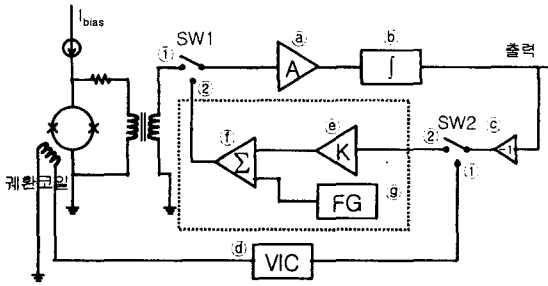


그림 2. FLL emulator 블록도

인가되면, SQUID 센서는 외부 자계를 측정하게 되고, SQUID 센서의 출력은 전단증폭기(㉑)에서 증폭된 후, 적분기(㉒)를 거쳐 FLL의 출력이 된다. 이 출력 파형은 다시 반전증폭기(㉓)와 전압-전류 변환기(㉔)를 거쳐서 계환 코일에 가해지면 측정된 자계를 상쇄시키는 자계를 발생하게 된다. 스위치를 ②로 놓았을 때는 SQUID 센서 대신에 입력 파형 발생기(㉕)가 미세한 전압을 발생하게 된다. 계환 신호 상쇄기(㉖)는 외부자장과 계환 자장의 자기적 커플링을 대신하는 가산기로서 입력 파형 발생기의 신호와 계환된 신호를 합치는 역할을 한다. 계환 신호 상쇄기의 출력은 전단증폭기와 적분기를 통과하여 FLL의 출력 파형이 된다.

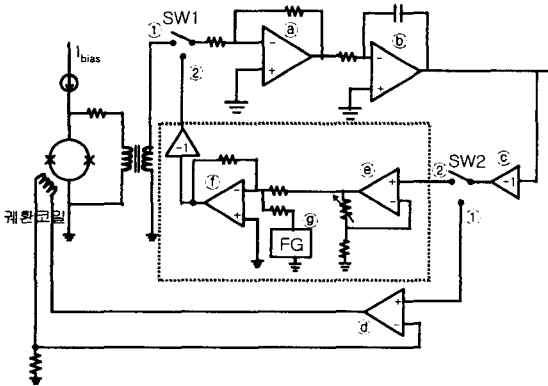


그림 3. FLL emulator 회로도

출력 파형은 다시 반전증폭기와 신호 이득 조정기를 거쳐 계환신호가 된다. 그림 3은 제안된 FLL emulator의 회로도이다.[3]

III. FLL Emulator 실험

그림 3의 FLL emulator를 제작하여 동작을 살펴보았다. 예를 들면 그림 4의 상단에 나타난 펄스 신호를 입력 파형 발생기에서 가하였을 경우, 신호가 변화하는 부근에서 입력 파형 발생기와 시간 지체가 따르는 계환 신호간에 차이가 생겨 그림 3의 중단과 같은 계환 신호 상쇄기의 출력이 얻어진다. 이 신호가 전단증폭기와 적분기를 거치게 되면 입력 신호와 동일한 출력신호가 얻어진다(그림 4의 하단). 이 신호는 다시 반전되어 신호이득조정기를 거쳐 계환 신호 상쇄기에서 입력 파형 발생기의 신호와 합쳐진다. 급격한 변화가 없는 부분에서는 두 신호가 서로 상쇄되어 계환 신호 상쇄기의 출력은 영이 된다. 적분기는 신호가 변화할 때 발생하는 계환 신호 상쇄기의 출력을 모두 합치기 때문에 계환 신호 상쇄기의 출력이 영이 되었을 때 앞의 출력값을 그대로 유지하게 된다.

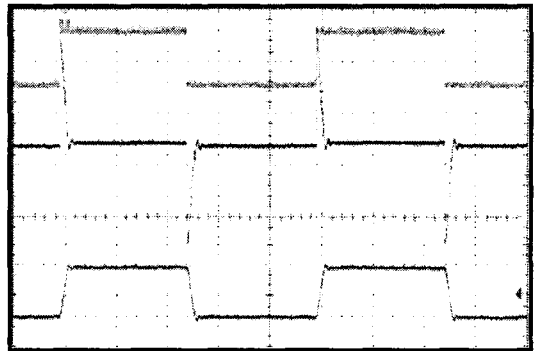


그림 4 FLL emulator 출력 파형. 위에서부터 입력 파형 발생기, 계환 신호 상쇄기, 그리고 적분기의 출력이다.

그림 4에서 보듯이 입력 신호 발생기에서 가한 파형과 동일한 파형을 출력에서 얻을 수 있어 회로가 잘 동작함을 확인할 수 있었다. 입력 펄스 파형이 급격히 변화하는 부분에서 출력 파형의 response가 늦어지는

것은 feedback 의 delay 와 OP 앰프의 제한된 slew rate 에 기인하는 것으로 회로의 최적화 시에 고려하여야 할 부분이다.

IV. 결론

본 논문에서는 SQUID 와 feedback coil 을 FLL 회로와 분리가 가능하도록 emulator 를 제안하였다. Emulator 를 사용할 경우, FLL 회로의 개발 및 특성 측정이 SQUID 센서 없이도 진행할 수 있기 때문에 개발이 용이하고, FLL 회로와 SQUID 센서의 특성을 분리하여 회로 설계 및 최적화가 가능하다. 제안된 emulator 회로를 제작하여 다양한 입력 신호에 대하여 적분기의 출력이 동일하게 얻어지는 것을 확인하였다. 개발이 완료된 후에는 emulator 를 테스트 시그널로 사용하여 시스템의 동작 확인이나 gain 조절, 시스템의 성능 유지 보수에 사용할 수 있다.

References

- [1] Wilfried Andra and Hannes Nowak (eds.), Magnetism in Medicine: A Handbook, Wiley-VCH, Berlin, 1998.
- [2] D. Drung, "DC SQUID systems overview," Supercond. Sci. Technol. Vol. 4, pp. 377-385, 1991.
- [3] 안창범, 이동훈, "스퀴드 센서 이뮬레이터," 대한민국 특허 출원, 2003.