

# 디지털 제어를 이용한 PFC 컨버터의 설계

## The Design of PFC Converter based on Digital Controller

이 혁 진, 주 정 규, 양 오, 안 태 영

청주대학교 정보통신공학부(전화:(043)229-8440/8439, 팩스:(043)229-8461, E-mail : micomcore@hanmail.net)

**Abstract** : 산업현장에서의 인터넷환경 및 원격 제어를 위한 시스템 개발에서 신뢰성이 있고 경제적이며 지능적인 Power Supply가 요구되고 있다. 최근 통신시스템의 Power Supply는 수 kA이상의 출력전류를 가지고 있으며 최소 10 개 이상의 모듈로 이루어져 있다. High-End 서버 시스템과 같이 수백 개의 마이크로프로세서를 내장한 시스템은 수십 kW의 전력을 소모한다. 이들이 사용하는 Power Supply는 별도의 시스템 제어기와와의 통신으로 시스템에서 발생하는 발열, 소모전력, Total Harmonic Distortion (THD)에 대한 정보를 바탕으로 시스템이 갖는 각각의 Module에 대해 효과적이고 신뢰성 있는 전력공급을 하여야 한다. Distributed Power System (DPS)에서 가장 중요한 역할을 담당하는 Power Factor Correction (PFC) AC-DC Converter의 디지털 제어는 시스템 제어기와와의 통신능력을 충분히 고려하면서 DPS를 위한 적합한 솔루션을 제공할 것이다. 본 논문에서는 Digital Signal Processor (DSP)를 사용하여 PFC 제어에 필요한 전파정류전압, 입력전류, 출력전압을 계측하여 역률개선과 THD의 저감을 위한 전류의 추종을 제어하면서 이들 제어기에서의 파라미터를 PC를 통해 모니터링하여 최근의 추세를 만족시킬 수 있는 시스템을 구현할 수 있을 것으로 사료된다.

**Keywords** : PFC, Power Factor Correction, Converter, Digital Control, Boost

### 1. 서 론

최근에는 통신시스템, High-end 서버, 그리고 멀티 프로세서 슈퍼컴퓨터와 같이 수십 kW이상의 전력을 소비하는 시스템에서 전원장치의 중요성이 날로 더해지고 있다. 전원장치의 성능과 작동 중 발생하는 문제는 시스템에 지대한 영향을 미치므로 전체 시스템을 모니터링하는 제어기에서 전원장치를 모니터링하기 위한 대책의 일환으로 전원장치와의 통신이 대두되었다.

고성능으로 연산하며 장시간 기동되는 시스템을 유지하기 위해서 다수의 개별 모듈들이 모여 결합된 전원장치가 꾸며지고 각 모듈의 전원공급능력의 저하와 Fail 및 Trip을 감지하여 전체 시스템 제어기에 전송할 수 있는 통신능력은 전원장치에 대한 즉각적인 보수와 시스템의 기동에 대한 안정성의 확보 등 많은 이점을 제공한다. 그런 점에서 디지털 제어기에 의한 전원장치의 제어는 전원장치로서의 기본성능의 만족과 시스템 제어기와와의 통신능력을 제공하면서 이를 통한 유연성과 가능성을 충분히 보여 줄 것이다.

본 논문에서는 이러한 추세에 발맞춰 DPS에서 중요한 역할을 담당하는 PFC AC-DC Converter를 설계하고 이의 역률개선과 파라미터를 PC에서 모니터링하였다.

50MIPS의 처리속도를 가지면서 analog to digital

converter (ADC)와 pulse width modulation (PWM), Serial Communication Interface (SCI)를 내부에 내장하고 있는 Renesas사의 DSP를 사용하였으며 전류의 추종을 위한 파라미터의 입력과 PWM 출력을 모두 포트컨트롤러를 사용하여 디지털 제어기와 Converter 간을 절연하였다.

### II. 본 론

#### 1. Power Factor Correction 개요

Switching Mode Power Supply (SMPS)와 백색 가전 제품은 고조파 함량을 위한 국제 규제적 표준을 준수하기 위해 DPS의 상용전원 입력의 첫 단계에서 능동적 PFC 입력단으로 설계되고 있다.

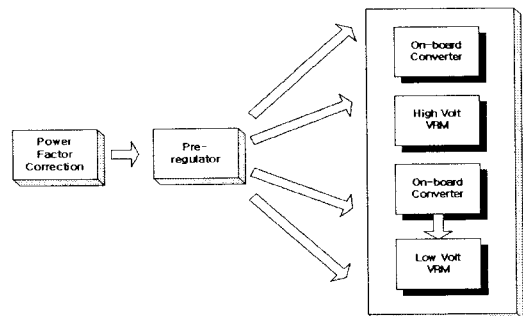


그림 1. Distribute Power System

본 연구는 과학기술부·한국과학재단 지정 청주대학교 정보통신연구센터(RRC)의 지원에 의한 것입니다.

PFC는 Flyback 혹은 Boost 방식으로 설계되나 300W~2KW와 같은 대용량의 전력출력을 갖는 시스템에서는 주로 Boost 방식으로 설계된다. 전통적으로 AC 소스는 대용량의 캐패시터 필터로 정류되며 전류는 좁은 고진폭 펄스의 소스로부터 끌어당긴다. 이 정류기 필터 입력 단계는 SMPS의 Front-end에서 형성된다. 고진폭 전류 펄스는 다른 장비에 심각한 간섭을 일으킬 수 있는 고조파를 발생하며 끌어 당길 수 있는 최대 전류를 감소시킨다. 이는 캐패시터의 과열이나 스트레스 및 과전압을 유발할 수 있다. 이에 대해 PFC를 사용하는 것은 국제 규제적 스펙의 준수를 확실히 함과 동시에 위에서 언급한 문제점을 제거할 수 있을 뿐 아니라 결국은 입력되는 소스에서 최대 전력을 증가시켜 장치에 공급되는 전력 변환 효율성을 크게 향상시킬 수 있게 된다.

본 논문에서는 이러한 문제들에 대한 PFC 기능을 만족시키면서 PC에서 PFC의 상태를 모니터링할 수 있는 시스템을 그림 2와 같이 구성하였으면 Boost Converter의 사양은 표 1과 같다.

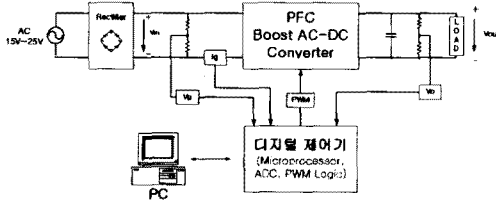


그림 2. 전체 시스템 블록 다이어그램

표 1. Boost Converter의 사양

조건	단위	값
입력 전압	Vac	15 ~ 25
출력 전압	V	40
출력 전류	A	0.1 ~ 1.25
최대 출력	W	40
스위칭 주파수	kHz	30

## 2. PFC 제어 토폴로지

PFC Converter는 Peak current control, Average current control, Hysteresis control, Borderline control, Discontinuous current PWM control과 같은 다양한 토폴로지를 갖는데 여기서는 Unitrode사의 UC2854와 같은 전용 PFC IC에서 사용하는 Average current control 기법을 사용하였다.

이 기법은 다음과 같은 장단점을 가진다.

장점 :

- ① 일정한 스위칭 주파수
- ② 전류필터링에 의한 정류노이즈의 저감
- ③ peak current control에 비해 더 좋은 입력전류 파형을 가진다.

단점 :

- ① 인덕터 전류를 센싱해야 한다.
- ② 전류 오차 증폭기를 가져야 한다.

평균전류제어모드에서 사용되는 제어기는 세 가지의 제어 Loop와 Multiplier/Divider를 갖는 매우 복잡한 구조로 이루어져 있다. 그림 3은 아날로그 제어기에서 가질 수 있는 평균전류제어모드의 블록 다이어그램으로 디지털 제어기로 구성하기 전의 중요 개념도이다.

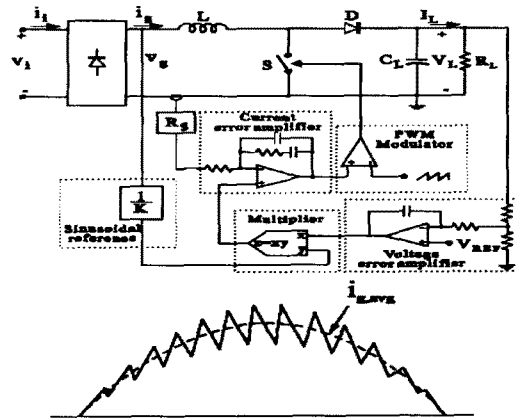


그림 3 Boost Converter의 평균전류제어모드

## 3. PFC의 디지털 제어기 설계

PFC를 제어하기 위한 제어구조는 출력전압을 Regulation 하기 위한 Voltage Loop와 입력전류를  $I_{ref}$ 에 추종하게 하기 위한 Current Loop, 그리고 출력전압에 포함되어 있는 고조파를 저감하기 위한 Feed-Forward Loop로 구성된다.

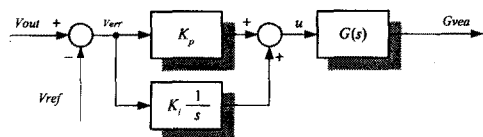


그림 4. Voltage Loop의 PI제어기 블록 다이어그램

Voltage Loop에서는 출력전압의 Regulation을 위한 동작을 하며 출력전압 리플에 포함되어 있는 고조파성분을 저감하기 위하여 느리게 동작시켜야 한다. 여기

서는 120Hz 로 동작하고 있다. 또한 이 Loop는  $I_{ref}$ 를 만들기 위한  $G_{vea}$ 를 생성하고 이는 Multiplier 입력으로 들어간다.

Current Loop는 Multiplier와 Divider에 의해 주어진 Current Reference 의 라인을 전류파형이 추종하게 하는데 있다. Current Reference ( $I_{ref}$ )를 생성하는 Multiplier/Divider는 Voltage Loop에서 출력전압의 분배전압과 목표전압을 비교한  $V_{err}$ 를 보상한 결과값  $G_{vea}$ 와 전파 정류된 입력전압  $V_g$ 를 곱하고 입력전압을 평균화한 입력신호인  $G_{ff}$ 의 제공한 값을 나눈다. 이는 그림 5와 같다.

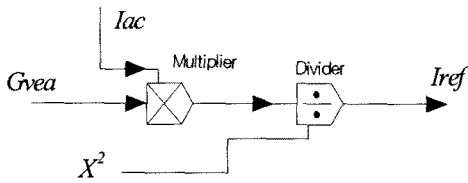


그림 5.  $I_{ref}$ 의 구성

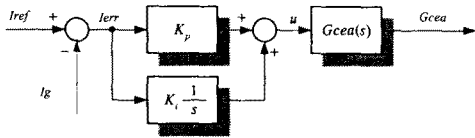


그림 6. Current Loop의 PI 제어기 블록 다이어그램



그림 7. PWM 출력을 위한 Limit

그림 5에 의해 생성된  $I_{ref}$ 는 Current Loop와 Limit를 통해 최종 PWM 출력이 나오게 된다. 이를 모두 종합하여 도시한 것이 그림 8이다. 이것은 Powertech사의 PSIM에 의해 작성되었으며 그림 9, 10은 입력전압 대 입력전류의 시뮬레이션 결과이다.

#### 4. 실험방법 및 실험결과

표 1은 디지털 제어기에서 필요한 AD Converter와 PWM의 해상도와 시스템 클럭을 요약했다.

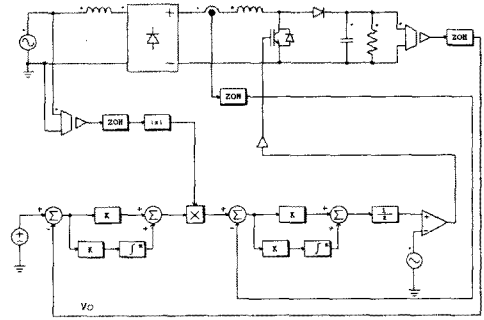


그림 8. 시스템 제어기 블록 다이어그램

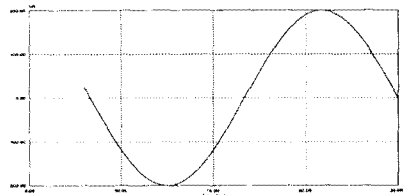


그림 9. 입력전압 시뮬레이션 파형

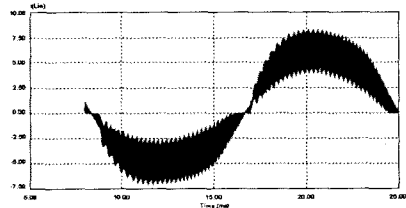


그림 10. 입력전류 시뮬레이션 파형

표 2. 디지털 제어기의 필요사항 요약

Clock Input (Mhz)	9.8304
System Clock (Mhz)	39.3216
Peripheral Clock (Mhz)	19.6608
ADC Channels (n)	3
ADC Resolution (bit)	10
PWM Resolution (bit)	16

표 2에서 요구되는 사양을 만족시키는 DSP로 Renesas사의 HD64F7055가 선택되었으며 기본 사양은 표 3와 같다.

SH7055는 내부에 PLL을 내장하고 있어 외부 입력 클럭을 4배로 만들어 내부 시스템 클럭으로 사용하며 PFC를 제어하기 위한 PWM은 주변기기 클럭으로 클럭입력의 2배의 클럭을 사용한다.

AD Converter는 내부에 26개 채널의 AD 입력을 받 가지는데 모두 10bit로 구성되며 여기서는 그중 3개 채널만을 사용한다.

그림 11은 DSP가 내장하고 있는 SCI 와 RS232C 통신을 하여 PFC 제어기가 동작하고 있는 모습을 캡처한 것이다. 파라미터의 변화와 출력전압을 모니터링할 수 있으며 과전압이 발생하는 경우 즉각 모니터 요원에게 그 사실을 알리고 제어를 멈추고 돌입전류를 방지하기 위해 설치된 릴레이를 OFF하여 전원을 차단할 수 있다.

표 3. Specification of DSP HD64F7055

System Clock (Mhz)	9.8304
ADC Channels (n)	26
ADC Resolution (Bit)	10
PWM Resolution (Bit)	16
On-chip Data RAM (Bytes)	4K
On-chip Program ROM (Bytes)	256K

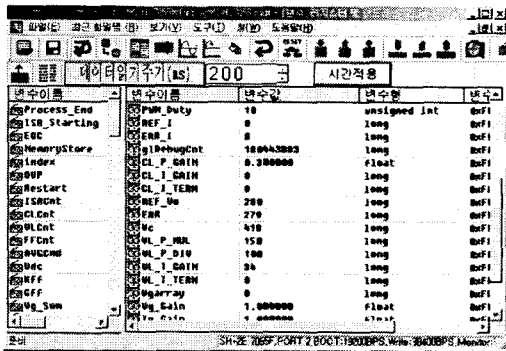


그림 11. PC에서 PFC의 파라미터를 모니터

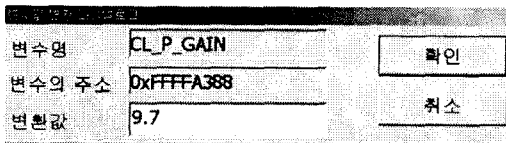


그림 12. Current Loop의 P Gain을 변경하는 Window

30kHz 스위칭 주파수로 40W의 PFC를 디지털 제어기로 93%의 역률을 얻을 수 있었으며 그림 14는 입력전압에 추종하고 있는 입력전류를 측정한 그림이다.

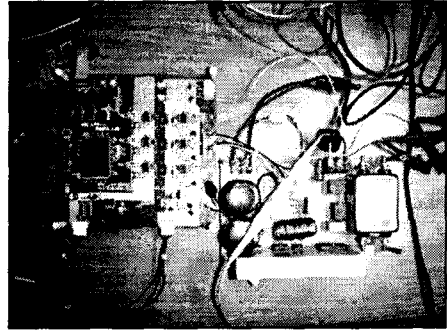


그림 13. 실험 세트

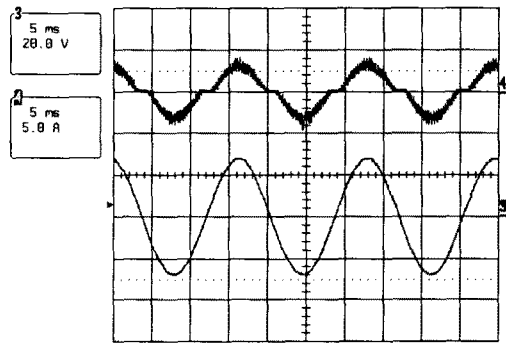


그림 14. 1[A] 부하시의 입력전압과 입력전류 파형

### III. 결 론

본 논문에서는 AC 교류전원입력을 받아 AC-DC 동작을 하는 정류회로에 Power Factor Correction 기능을 보여주기 위해 DSP에 기반을 둔 디지털 제어를 설계하여 역률을 개선하였다.

또한, 자체 내장하고 있는 SCI 모뎀을 이용하여 PC와의 통신으로 제어기에서 동작하고 있는 각각의 파라미터에 대한 동작을 확인하고 변경가능함을 도시하였다.

향후 500W 이상의 출력전력을 갖는 시스템을 구성하여 제어함이 남은 과제이다.

### 참고문헌

- [1] A DSP Based Controller for Power Factor Correction (PFC) in a Rectifier Circuit, Qing Chen, 2001, IEEE
- [2] Digital Control for Power Factor Correction, Manjing Xie, 2003, Virginia Polytechnic Institute.
- [3] UC2854 Datasheet, 2001, Unitrode.
- [4] HD64F7055 Datasheet, 2002, Renesas.