

## 동기정류기 강제구동 방식을 이용한 TTFC의 효율 향상에 관한 연구

배진용<sup>\*</sup>, 김용<sup>\*</sup>, 이은영<sup>\*</sup>, 권순도<sup>\*\*</sup>, 한경태<sup>\*\*</sup>, 한대희<sup>\*\*\*</sup>  
 \*동국대학교, \*\*대림대학, \*\*\*동아일렉콤

### A Study on the Efficiency Improvement of TTFC(Two Transistor Forward Converter) using Synchronous Rectifier of Compulsory Control-driver

Jin-Yong Bae<sup>\*</sup>, Yong Kim<sup>\*</sup>, Eun-Young Lee<sup>\*</sup>, Soon-Do Kwon<sup>\*\*</sup>, Kyung-Tae Han<sup>\*\*</sup>, Dae-Hee Han<sup>\*\*\*</sup>  
 Dongguk University, <sup>\*\*</sup>Daelim College, <sup>\*\*\*</sup>Dongah Elecomm

**Abstract** - This paper presents the TTFC(Two Transistor Forward Converter) using Synchronous Rectifier of Compulsory Control-driver. The two transistor forward circuit is used to decrease voltage stress of primary side and the synchronous rectifier is used to reduce current stress of secondary side. Previous synchronous rectifier's MOSFET of TTFC have long dead time. This paper presents synchronous rectifier of compulsory control-driver for minimized dead time. This paper compared with diode rectifier, self-driven synchronous rectifier and compulsory control-driver synchronous rectifier of TTFC. The principle of operation, feature and design considerations are illustrated and verified through the experiment with a 200W 100kHz MOSFET based experimental circuit.

#### 1. 서 론

본 논문에서는 저전압·대전류 시스템에 적용할 수 있는 동기정류기 강제구동 방식을 이용한 TTFC(Two Transistor Forward Converter)에 관하여 논하였다. 기존의 동기정류기 TTFC는 주 변압기의 2차측 출력 전압을 동기정류기의 게이트 신호로 사용하였으며, 동기정류기 구동회로가 간단한 장점을 지니지만, 동기정류기가 동작하지 않는 듀티 구간이 존재하며, 이 구간에서 동기정류기 내장 다이오드의 전도손실이 증가하는 문제점을 지니고 있었다.[1-2] 본 연구에서는 이러한 문제점의 해결책으로 주 스위치의 게이트 신호로부터 2차측 동기정류기의 게이트 신호를 발생하여 강제로 구동하는 방법을 제안하였다. 제안된 방식(강제구동)은 기존의 방식(자연 구동)에 비하여 동기정류기가 동작하는 구간이 최대로 되어 2차측 전류 스트레스를 최소화 할 수 있다.

본 논문에서는 제안된 컨버터의 동작원리, 해석 및 특성에 대해서 논하였으며, MOSFET를 사용하여 입력 DC 400V, 출력 DC 5V/40A, 200W급 시작품을 제작, 100kHz에서 실험하였다.

#### 2. 본 론

##### 2.1 제안된 TTFC 컨버터

TTFC의 1차측은 두 개의 스위치와 두 개의 환류 다이오드로 구성되며, 일반적인 Forward 컨버터의 리셋 권선이 제거되고, 스위치 스트레스가 저감된다는 장점을 지니고 있다.[1-3] 그러나 저전압·대전류 출력을 요구하는 경우 2차측 정류 다이오드의 전도손실이 증대하는 문제점을 지니게 된다. 식(1)은 다이오드 정류기 방식 TTFC의 효율을 나타낸다.[1][4]

$$\eta_{\text{Diode}} = \frac{P_0}{P_0 + P_{\text{loss}} + P_D} \quad (1)$$

다이오드 정류기의 손실은 식(2)로 나타낼 수 있다.

$$P_D = V_D \times I_O \quad (2)$$

여기서,  $V_D$  : 정류 다이오드 전압강하  
 그림 1은 기존의 동기정류기 방식을 이용한 TTFC 회로로 2차측 정류 다이오드 대신 동기정류기를 적용함으로써 전도 손실이 저감되는 장점을 지닌다.

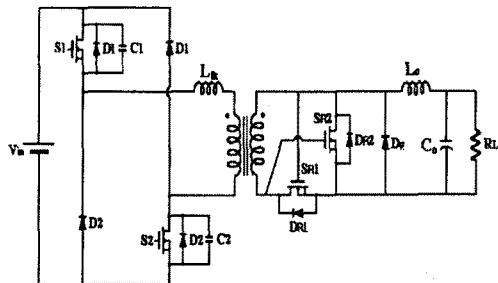


그림 1. 기존의 동기정류기를 이용한 TTFC 회로  
 동기정류기 방식 컨버터의 효율은 식(3)으로 나타낼 수 있다.[1][4]

$$\eta_{\text{SR}} = \frac{P_0}{P_0 + P_{\text{loss}} + P_{\text{SR}}} \quad (3)$$

여기서,  $P_{\text{SR}}$  : 동기정류기 손실  
 식(1),(3)로부터 동기정류기 방식의 효율은 식(4)로 나타낼 수 있다.[1][4]

$$\eta_{\text{SR}} = \frac{P_0}{P_0 / \eta_{\text{Diode}} - P_D + P_{\text{SR}}} \quad (4)$$

동기정류기의 손실은 식(5)로 나타낼 수 있다.

$$P_{\text{SR}} = R_{ds} I_O^2 (1 - D_{\text{dead}}) + V_{DSR} I_O D_{\text{dead}} + P_{\text{gate}} + P_{\text{RREC}} \quad (5)$$

여기서,  $R_{ds}$  : 동기정류기의 드레인 소스 사이의 저항  
 $D_{\text{dead}}$  : 동기정류기  $S_{R2}$ 가 동작하지 않는 듀티 구간( $T_{\text{dead}} / T_s$ )  
 $V_{DSR}$  : 동기정류기의 역병렬 다이오드의 전압강하  
 $P_{\text{gate}}$  : 동기정류기 게이트 손실  
 $P_{\text{RREC}}$  : 동기정류기의 역병렬 다이오드의 역회복 손실

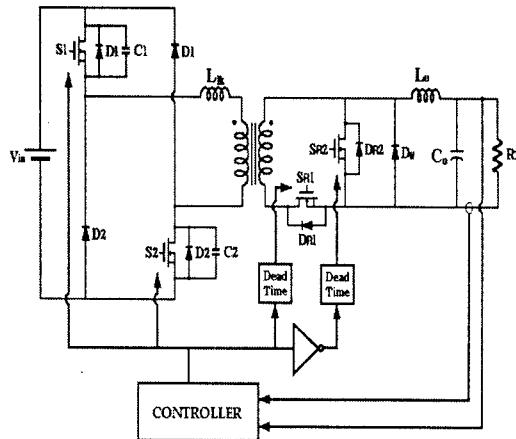


그림 2. 제안된 동기정류기를 이용한 TTFC 회로

그림 2는 제안된 동기정류기를 이용한 TTFC 회로를 나타낸다. 기존의 TTFC는 주 변압기 2차측 신호로 동기정류기의 게이트 신호로 사용하므로(자구동), 동기정류기( $S_{R1}$ ,  $S_{R2}$ )가 동작하지 않는 구간( $D_{dead}$ )이 존재하며, 이 시간에서 동기정류기의 역병렬 다이오드( $D_{R1}$ ,  $D_{R2}$ )가 동작하게 되어 전체 시스템의 효율을 저감시키는 문제점을 지니고 있다. 제안된 TTFC는 이러한 문제점을 해결하기 위하여 주 스위치의 구동 시간과 동기화된 게이트 신호를 생성하여 동기정류기를 직접 구동하는 방법(강제 구동)을 적용하여 동기정류기( $S_{R1}$ ,  $S_{R2}$ )가 동작하지 않는 구간( $D_{dead}$ )을 최소화 시켰다.

제안된 강제구동 방식의 동기정류기 손실은 식(6)으로 나타낼 수 있다.[4]

$$\begin{aligned} P_{SR} &= R_{ds} I_o^2 (1 - D_{dead}) \\ &+ R_{ds}(I_o - I_m)^2 (D_{dead} - D_{delay}) \\ &+ V_{DSR} I_m D_{dead} + V_{DSR}(I_o - I_m) D_{delay} \\ &+ P_{gate} + P_{RREC} \end{aligned} \quad (6)$$

여기서,  $I_m$  : 2차측 자화 전류

$D_{delay}$  : 동기정류기  $S_{R1}$ ,  $S_{R2}$ 의 데드타임  
듀티 구간( $T_{delay} / T_s$ )

## 2.2 제안된 TTFC의 모드별 동작해석

그림 3과 그림 4는 기존의 동기정류기와 제안된 동기정류기 TTFC의 이론적인 동작 과정을 나타낸다.

모드별 정상상태 해석을 위해서 다음과 같이 가정한다.

- 1) 모든 소자는 이상적이다.
- 2) 스위치 양단의 전압 리플은 무시한다.
- 3) 변압기 2차측의 누설인덕터는 무시한다.
- 4) 출력인덕터( $L_o$ )는 변압기 1차측 누설인덕터( $L_{lk}$ )보다 충분히 큰 값이고,  $L_o$ 에 흐르는 전류는 항상 일정하다.
- 5) 출력커파시터( $C_o$ )는 충분히 커서 스위칭 기간 동안 출력 전압은 일정하다.

그림 5는 제안된 동기정류기 TTFC의 모드별 동작회로를 나타내며, 각 모드의 동작은 다음과 같다.

- 1) 모드 I :  $t_0 \leq t \leq t_1$

스위치  $S_1$ 과  $S_2$ 는 턴온 되었으나 동기정류기 데드타임 기간이므로 변압기 1차측에서 2차측으로 전력이 전달되지 못하며, 출력 인덕터  $L_o$ 에 저장된 에너지가 환류 다이오드  $D_w$ 와  $D_{R2}$ 를 통하여 전력을 부하에 공급한다.

- 2) 모드 II :  $t_1 \leq t \leq t_2$

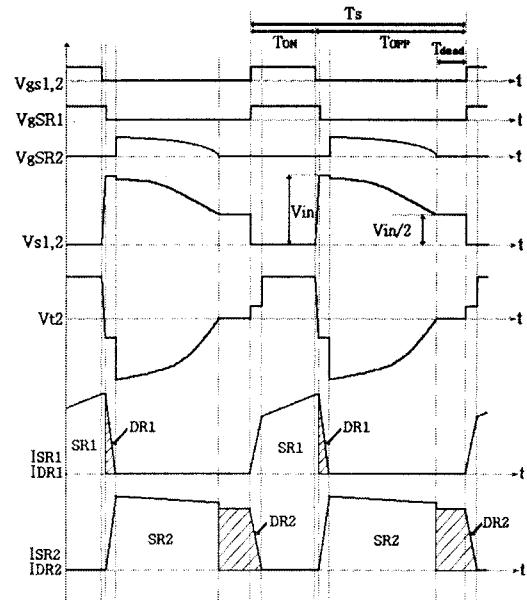


그림 3. 기존의 동기정류기를 이용한 TTFC 회로의 이론적인 동작파형

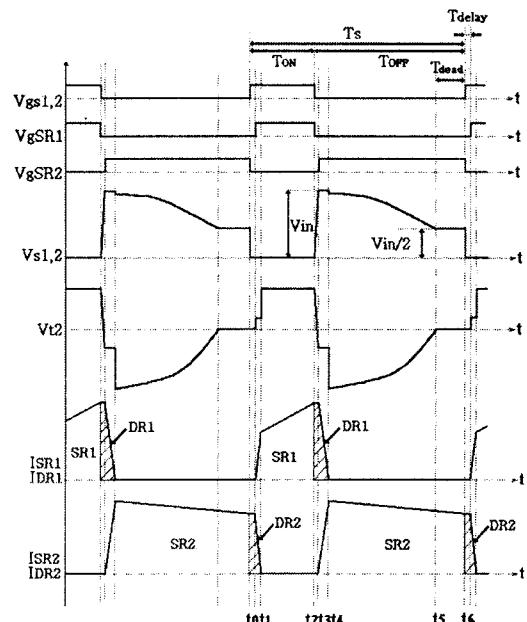


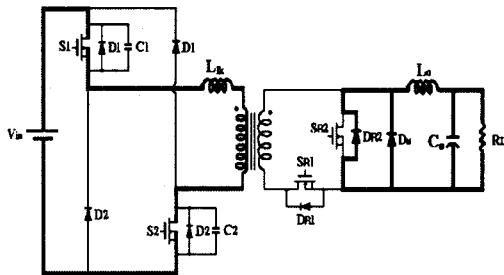
그림 4. 제안된 동기정류기를 이용한 TTFC 회로의 이론적인 동작파형

변압기 2차측에 전압이 유지되며 환류 다이오드  $D_w$ 와  $D_{R2}$ 를 통하여 출력으로 전력이 전달되는 구간으로, 2차측 환류전류는 감소하는 구간이다.

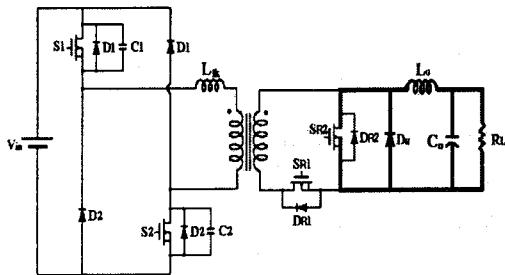
이 구간에서 스위치 전류의 기울기는 단지 누설 인덕터  $L_{lk}$ 에 의해 제한되며, 식(7)로 나타낼 수 있다.

$$I_S = \frac{V_{in}}{L_{lk}} t \quad (7)$$

이 모드의 끝에서 1차측 전류를  $I_1$ 으로 정의한다.



MODE I ( $t_0 \sim t_1$ )



MODE VI ( $t_5 \sim t_6$ ), MODE VII ( $t_6 \sim t_7$ )

그림 5. 제안된 회로의 모드별 동작

3) 모드 III :  $t_2 \leq t \leq t_3$

모드 II에서 2차측 환류 전류가 모두 감소하여 환류다이오드  $D_w$ 와  $D_{R2}$ 가 터오프 되는 구간이며, 동시에 전력은 변압기와 동기정류기  $S_{R1}$ 을 통하여 출력으로 전달되는 구간이다. 이 구간에서 스위치 전류의 기울기는 출력단 인덕터  $L_o$ 에 의해 제한되며, 식(8)로 나타낼 수 있다.

$$I_S = I_1 + \frac{V_{in}}{L_o} t \quad (8)$$

이 모드의 끝에서 1차측 전류를  $I_2$ 로 정의한다.

4) 모드 IV :  $t_3 \leq t \leq t_4$

스위치  $S_1$ 과  $S_2$ 가 터오프되면, 1차측으로 흐르는 전류는 스위치 커페시터( $C_1$ ,  $C_2$ )를 충전시킨다. 누설 인덕터  $L_{lk}$ 와  $C_1$ ,  $C_2$ 가 공진하여 스위치 커페시터 전압( $V_c$ )을 상승시킨다.  $C_1$ 과  $C_2$ 의 전압이 임력 전압과 같아지면 환류다이오드  $D_1$ 과  $D_2$ 가 도통하기 시작한다. 이 구간에서 스위치 전압 및 전류는 식(9),(10)으로 나타낼 수 있다.

$$V_S = V_{in} \{1 - \cos(\omega_1 t)\} \quad (9)$$

$$I_S = I_2 - V_{in} \sqrt{\frac{C_t}{L_{lk}}} \sin(\omega_1 t) \quad (10)$$

$$\text{여기서, } \omega_1 = \frac{1}{\sqrt{L_{lk} C_t}}, \quad C_t = \frac{C_1 \cdot C_2}{C_1 + C_2}$$

이 모드의 끝에서 1차측 전류를  $I_3$ 으로 정의한다.

5) 모드 V :  $t_4 \leq t \leq t_5$

누설 인덕터  $L_{lk}$ 에 저장된 에너지가 환류다이오드를 통하여 전원측으로 리셋되는 모드이며, 동기정류기  $S_{R1}$ 이 오프되어 동기정류기의 내장 다이오드  $D_{R1}$ 이 도통하며, 동시에 출력 인덕터  $L_o$ 에 저장된 에너지가 환류다이오드  $D_w$ 와  $S_{R2}$ 를 통하여 환류하는 구간이다. 이 구간에서 환류다이오드에 흐르는 전류는 식(11)로 나타낼 수 있다.

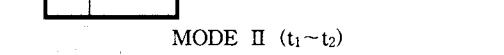
$$I_D = I_3 - \frac{V_{in}}{L_{lk}} t \quad (11)$$

6) 모드 VI :  $t_5 \leq t \leq t_6$

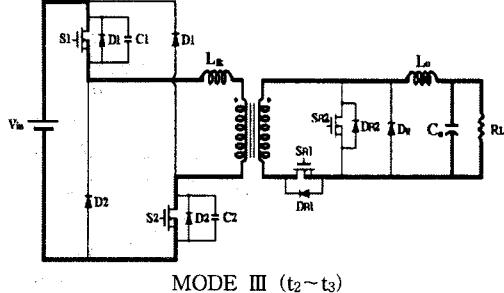
출력 인덕터  $L_o$ 에 저장된 에너지가 동기정류기  $S_{R2}$ 와 환류다이오드  $D_w$ 를 통하여 출력측으로 전력을 전달하는 구간이다. 변압기 2차측 전압이 0이 될 때까지 이 모드는 계속된다.

7) 모드 VII :  $t_6 \leq t \leq t_7$

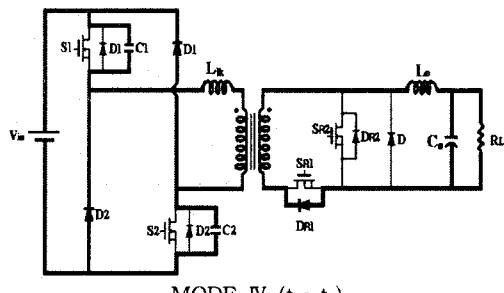
출력 인덕터  $L_o$ 에 저장된 에너지가 계속적으로 출력측으로 전달되는 구간이다. 기존의 동기정류기 차연구동



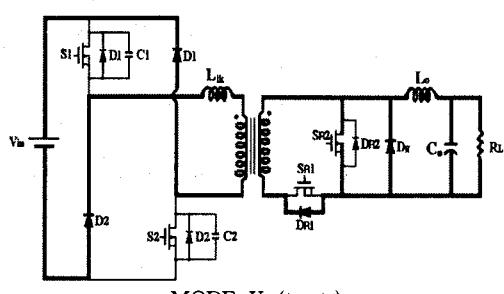
MODE II ( $t_1 \sim t_2$ )



MODE III ( $t_2 \sim t_3$ )



MODE IV ( $t_3 \sim t_4$ )



MODE V ( $t_4 \sim t_5$ )

TTFC의 경우는 이 구간에서 변압기 2차측 유기 전압이 없으므로 동기정류기가 동작하지 않고 내장 다이오드  $D_{R2}$ 가 도통하므로 전도손실이 커지는 문제점을 지닌다. 그러나 제안된 TTFC에서는 동기정류기를 이 기간에서도 강제로 구동시키게 되므로 이러한 문제점을 해결하였고, 동기정류기 역병렬 다이오드의 손실을 최소화 할 수 있다.

### 2.3 실험 결과 및 효율비교

제안된 방식의 타당성을 검증하기 위해 100kHz, 200W TTFC를 제작하여 실험하였다. 표 1은 하드웨어 제작에 사용된 소자와 회로 파라미터 값을 나타낸다.

표 1. 하드웨어 제작에 사용된 소자와 회로 파라미터

입력전압 ( $V_{in}$ )	400 V
출력전압 ( $V_o$ )	5 V
최대출력 ( $P_o$ )	200 W
주 변압기	PK4040, TDK 40 : 3, $L_{lk} = 91.4\mu H$
입력단 커패시터 ( $C_{in}$ )	940 $\mu F$
주 스위치 ( $S_1, S_2$ )	IXFR26N60Q, IXYS
정류 다이오드 ( $D_f$ )	DSEI 2X61, IXYS
환류 다이오드 ( $D_w$ )	SF10L60U, Shindengen
동기 정류기( $S_{R1}, S_{R2}$ )	IRFP064N, IR
출력 인덕터 ( $L_o$ )	110.93 $\mu H$
출력 커패시터( $C_o$ )	2200 $\mu F \times 6$
스위칭 주파수 (f)	100 kHz

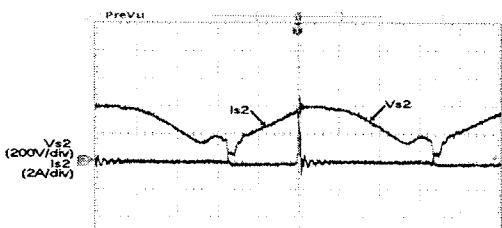


그림 6. 주 스위치( $S_2$ ) 전압·전류 파형

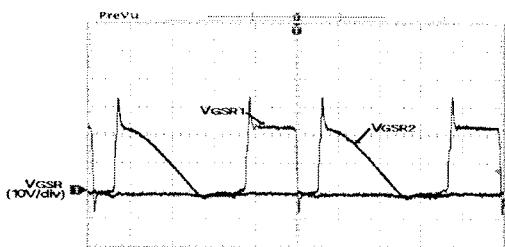


그림 7. 동기정류기 게이트 신호 파형 (자연구동)

그림 6은 주 스위치  $S_2$ 의 전압 및 전류 파형을 나타내며, 주 스위치에 인가된 전압은 입력 전압(400V) 미만임을 알 수 있다. 그림 7, 8은 동기정류기 자연구동과 강제구동 게이트 신호를 각각 나타낸다. 기존의 TTFC의 경우 동기정류기에 게이트 신호가 인가되지 않는 구간이 크게 존재하므로 동기정류기 역병렬 다이오드( $D_{R1}, D_{R2}$ ) 도통시간이 증가하여, 이로 인해 역병렬 다이오드 전도손실이 증가하는 문제점을 지닌다. 그러나 제안된 TTFC 경우는 게이트 신호가 인가되지 않는 구간이 최소로 되어 기존의 방식에 비하여 동기정류기의 역병렬 다이오드( $D_{R1}, D_{R2}$ ) 도통시간이 줄어들며 동시에 전도손실을 저감시킬 수 있다.

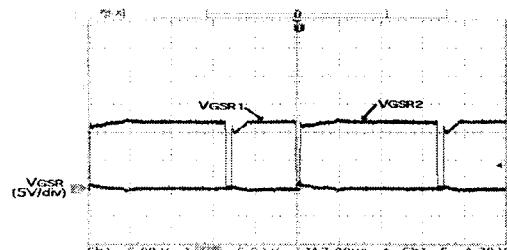


그림 8. 동기정류기 게이트 신호 파형 (강제구동)

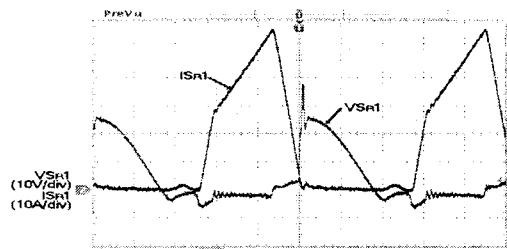


그림 9. 동기 정류기(SR1) 전압·전류 파형

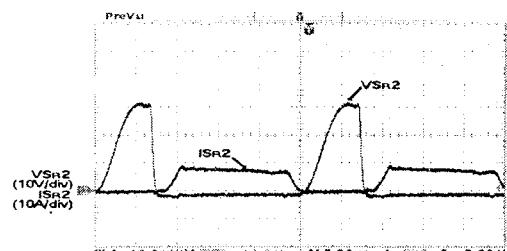


그림 10. 동기 정류기(SR2) 전압·전류 파형

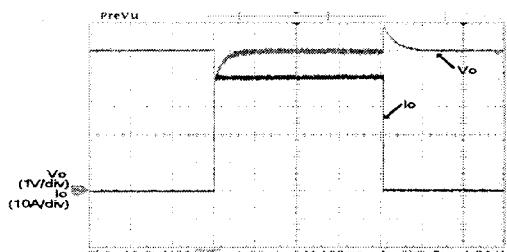


그림 11. 부하변동시 출력 전압·전류 파형

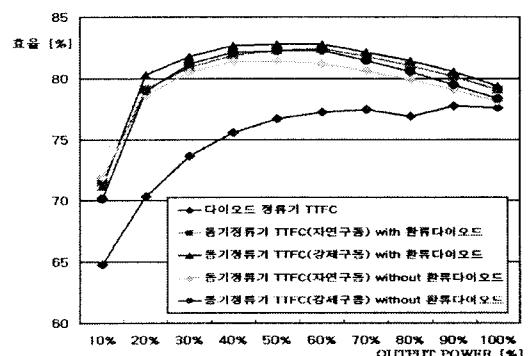


그림 12. 각 방식에 대한 효율비교

그림 9, 10은 동기정류기( $S_{R1}$ ,  $S_{R2}$ )의 전압 및 전류 파형을 나타낸다. 기존의 TTFC에서는 동기정류기  $S_{R1}$ 에 인가된 전압을 동기정류기  $S_{R2}$ 의 구동 신호로 사용하므로 동기정류기  $S_{R2}$ 가 구동되지 않는 구간이 존재하였으나 제안된 TTFC의 경우 이러한 문제점을 강제구동 방식으로 해결하였다.

그림 11은 부하를 전부하에서 무부하로 스텝적으로 변화시키는 경우의 출력 전압 및 전류 파형으로 출력 전압이 부하 변화에 잘 추종됨을 알 수 있다.

그림 12는 출력측 환류 다이오드 유·무에 대하여 다이오드 정류 방식의 TTFC와 동기정류기 자연구동과 강제구동 방식의 TTFC의 효율을 각각 비교한 결과로 효율 측정은 Voltech사 전력 분석계 PM3000A로 입·출력 전압 및 전류를 실측하여 계산한 결과이며, 일반적으로 동기정류기 강제구동 방식이 자연구동 방식에 비하여 향상된 효율을 보이며, 2차측 환류다이오드가 존재하는 경우가 환류 다이오드가 없는 경우에 비하여 우수한 효율 특성을 지니고 있음을 알 수 있다.

### 3. 결 론

본 논문에서는 동기정류기 강제구동 방식을 이용한 TTFC를 제안했다. 제안된 컨버터는 1차측에 Two Transistor Forward 회로를 적용하여 1차측 전압 스트레스를 저감시키며, 2차측에 동기정류기를 강제 구동하여 기존의 TTFC에 비하여 동기정류기 역별렬 다이오드의 전도손실을 최소화하는 방안을 제안하였다. 제안된 컨버터는 입·출력 전압 차가 큰 강압형 시스템에 적합하며, 고전압 입력, 저전압/대전류 출력이 요구되는 통신용 시스템에 적용이 가능하리라 판단된다.

### [참 고 문 헌]

- [1] 배진용, 김용외, “동기정류기를 이용한 Two Transistor Forward 컨버터에 관한 연구”, 대한전기학회 하계학술대회논문집, pp.1163~1165, 2003.
- [2] Jovanovic M.M., Zhang M.T., and Lee F.C., “Evaluation of Synchronous-Rectification Efficiency Improvement Limits in Forward Converters”, IEEE Transaction on Industrial Electronics, vol. 42, No.4, pp. 387~395, Aug 1995
- [3] Eiji Sakai, Seiji Nakamura, Hiroshi Sakamoto, and Koosuke Harada, “MOSFET synchronous rectifier with saturable transformer commutation for high frequency converters” Power Electronics Specialists Conference PESC 1993, pp. 1024~1030, Jun 1993
- [4] Min Chen, Dehong Xu, and Mikihiko Matsui, “Study on magnetizing inductance of high frequency transformer in the two-transistor forward converter” Proceedings of The PCC 2002, vol. 2, pp. 597~602, 2002
- [5] Xie Xuefei, Liu J.C.P., and Poon F.N.K., Pong B.M.H., “Two methods to drive synchronous rectifiers during dead time in forward topologies”, Proceedings of The APEC 2000, pp. 993~999, 2000
- [6] Eiji Sakai and Koosuke Harada, “Synchronous rectifier for low voltage switching converter”, Proceedings of The INTELEC 1995, pp. 471~475, Nov 1995
- [7] Zhang, M.T., Jovanovic, M.M., and Lee, F.C., “Design considerations and performance evaluations of synchronous rectification in flyback converters”, Proceedings of The APEC 1997, vol. 2, pp. 623~630, Feb 1997
- [8] H. K. Ji, and H. J. Kim, “Active clamp forward converter with MOSFET synchronous rectification”, Power Electronics Specialists Conference, PESC 1994, vol. 2, pp. 895~901, Jun 1994