

능동클램프회로를 갖는 전류공급 Push-Pull형 고주파공진 DC-DC 컨버터

오경섭* · 원재선* · 남승식** · 김동희***
 영남대학교 대학원 전기공학과* · 경일대학교 전기공학과** · 영남대학교 전자정보공학부***

A Current-Fed Push-Pull Type High Frequency resonant DC-DC Converter with an Active-clamp-circuits

Kyeong Seob Oh* · Jae Sun Won* · Seung Sik Nam** · Dong Hee Kim***
 Dept. of Electrical Engineering Yeungnam University* · Kyung il University** · Yeungnam University***

Abstract - In This paper, A novel zero-voltage-switching(ZVS) resonant DC-DC converter is proposed. it is composed of two symmetrical active-clamped circuits, The converter can achieve each switches ZVS. proposed circuit is active clamp capacitor Ratios can reduce switching voltage stress of each main switch.

Simulation results using Pspice ver 9.2 show that the prove the validity of theoretical analysis.

1. 서 론

스위칭 전원의 소형·경량화는 스위칭 주파수를 고주파화 시켜 수동소자들의 크기를 소형화하는 것이다. 그러나, 스위칭 주파수를 증가시키면 자기소자와 평활 커패시터등 수동소자의 크기는 감소하지만 상대적으로 스위칭 손실 및 노이즈가 증가하게 된다. 이에 따른 방안으로 공진 특성을 이용하여 영전압 및 영전류 스위칭 스위칭 손실 및 스트레스를 저감시킬 수 있는 공진형 컨버터에 대한 관심이 고조되고 있다. 공진형 컨버터는 공진현상을 이용함으로써 PWM 컨버터에 비해 공진용 인덕터 및 커패시터 등이 필요하고, 스위치의 전압 혹은 전류 스트레스가 크며, 모델링이 복잡하다는 단점이 상시 존재한다. 또한, 공진형 컨버터는 스위칭 손실은 상당히 줄일 수 있지만, 전류 또는 전압스트레스의 증가로 인한 전도손실이 증가한다. 따라서, 스위칭 전원이 더 높은 효율을 가지며 고전력 밀도를 실현시키기 위해서는 기존의 컨버터와 같이 전압 및 전류 스트레스가 작고, 공진형 컨버터와 같이 영전류 혹은 영전압에서 스위칭하여 스위칭 손실을 거의 영으로 저감시키며 고주파 스위칭이 가능하고 또한, 잡음의 발생도 현저히 감소시킬 수 있고, 기존의 PFM 제어가 가능한 공진형 영전압 스위칭 컨버터를 제안하고자 한다. 본 논문은 이러한 배경을 바탕으로 전력용 반도체 스위칭 소자가 턴-오프시 스위칭 양단에 정현파상으로 나타나는 전원전압의 수배에 달하는 스위칭 소자에 상당한 전압스트레스를 일정 전압 이하로 제한하여, 전압 스트레스를 일정 저감하고, 모든 스위치에서 영전압 스위칭이 가능한 능동 클램프형 DC-DC 컨버터를 제안하였다. 제안된 고주파공진 DC-DC 컨버터회로의 특성평가를 위하여 회로해석에 상태방정식을 이용하여, 이를 정규화 파라미터에 적용하여 회로해석에 범용성을 주었다.

2. 본 론

2.1 능동클램프회로의 구성 및 동작

그림 1과 2는 정전압원 E_d 에 접속된 통상의 스위치회로도이다. L은 회로 내부의 리액티브에 의한 기생 인덕턴스, 다이오드 D는 바디다이오드, V_{DS1} 의 커패시터는 기생커패시터를 나타낸다.

그림 2.1에서 주스위치 S_1 가 턴-온 시는 통상적으로 스위치가 변화되므로, 주스위치 S_1 이 오프 시(그림 2.2)는, 능동클램프회로가 도통하여 L에 축적되어 있던 에너지를 방출하는 작용을 한다. 이때, 스위치 S_1 에 가해진 전압은 클램프커패시터 C_{c1} 에 저장되어 일정전압 V_{CC1} 으로 클램프 된다. 또, 클램프커패시터 전압은 스위치 (L을)를 흐르는 전류의 방향과 반대가 되며 입력전원으로 전력을 회생시킨다. 다시 주스위치가 S_1 이 온 되면, 그림 2.2에서 전류가 화살표방향으로 되어 입력측으로 회생되는 상태가 된다. 능동클램프회로를 적용하면 스위칭 손실의 역제가 가능해진다, 이러한 기능을 영전압 스위칭(ZVS)이라 한다. 영전압 스위칭을 행하면 턴-온 전류 스트레스의 역제가 가능하며, 원리적으로는 스위칭 손실이 영이 된다.

그림 3은 능동클램프회로가 주스위치 S_1 과 역 위상일 때의 턴-온 및 턴-오프시의 스위칭패턴을 도시하고 있다. 여기서, 영전압 스위칭을 위하여 양 스위치가 동시에 오프 되는 데드타임(dT)을 두어야 함을 알 수 있다.

그림 4는 영전압 스위칭시의 동작상태전도를 나타내고 있으며, 이는 각 스위치의 동작상태를 4개의 상태모델로 나타낼 수 있는데, 회로의 동작은, 주스위치가 턴-온 상태(그림 4(a))에서 턴-오프 되면, 보조스위치 S_{1a} 의 바디다이오드 S_{1aD} 가 인덕터 L을 통하여 흐른다.(그림 4(b)). 또, 바디다이오드 S_{1aD} 가 도통하는 시간 동안에 클램프 스위치 S_{1a} 를 턴-온 시키면, 클램프스위치 S_{1a} 가 영전압에서 스위칭이 가능하며, 턴-온 전류 스트레스의 역제가 가능해진다. 클램프커패시터 C_{c1} 의 전압에 대한 전류는 입력측으로 회생되므로, 전류의 방향은 그림 4(c)와 같고, 클램프스위치 S_{1a} 가 턴-오프 되면, 인덕터 L을 통하여 주스위치 S_1 의 바디다이오드 S_{1D} 가 도통된다.(그림 4(d)) 따라서, 보조스위치 S_{1a} 의 경우도 동일하여, 바디다이오드 S_{1D} 가 도통 하는 시간 동안에 주스위치 S_1 을 턴-온 시키면 영전압 스위칭(ZVS)이 가능하게 된다.(그림 4(a))

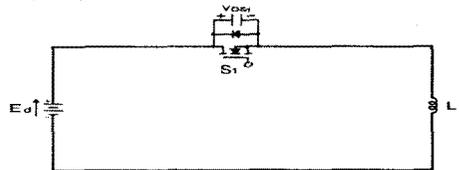


그림 1. 통상의 스위치 회로도

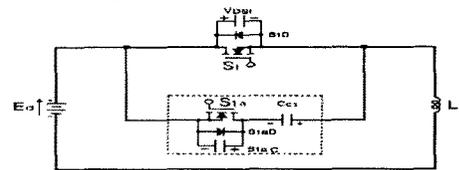


그림 2. 능동클램프회로를 갖는 회로도

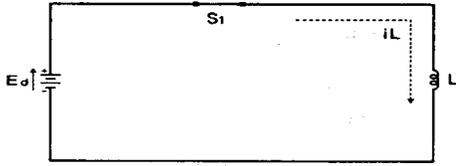


그림 2.1. 주스위치 S_1 턴-온시 회로도

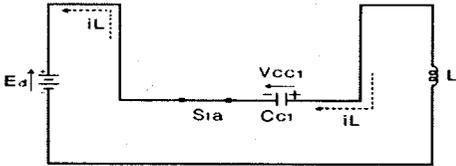


그림 2.2. 주스위치 S_1 턴-오프
(능동클램프회로 동작시) 회로도

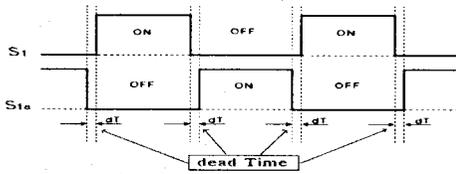


그림 3. 능동클램프회로의 스위칭 패턴

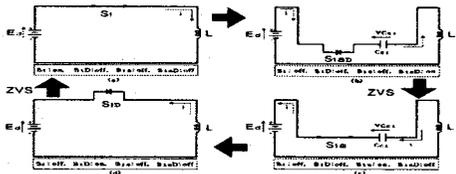


그림 4. 능동클램프회로의 동작상태 선도

2.2 제안회로구성 및 동작

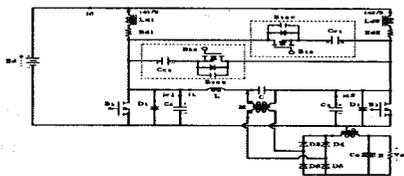


그림 5. 제안한 능동클램프회로를 갖는 전류공급
Push-Pull형 고주파공진 DC-DC 컨버터

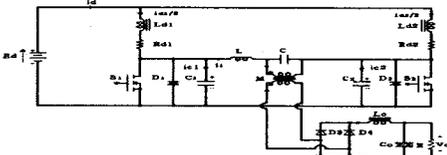


그림 6. 기존의 전류공급 Push-Pull형 DC-DC
컨버터

그림 5는 기존(그림 6)의 자려식 또는 타려식으로 구동되는 전류공급 인버터 링크형 고주파 공진 DC-DC 컨버터 회로를 기초로 하여 제안한 회로도이다.

제안회로의 구성은 직류 전압원(E_d)으로부터 리플이 적은 정전류를 공급하기 위해 직류리액터(L_{d1} , L_{d2})가 공진리액터(L)보다 큰 값으로 선정하여 접속되어 있고, 스위치 S_1 , S_2 , S_{1a} , S_{2a} 는 자기소호형 소자로서 Power-MOSFET, Power-Tr, SIT, IGBT등의 적용이 가능하며, L, C 및 C_1 , C_2 는 공진용 리액터 및 커패시터이다. 그리고, 회로의 1,2차측의 절연을 위하여 고주파 변압기를 사용하였으며, 회로의 고속정류를 위하여 정류용 다이오드 $D_3 \sim D_6$ 를 부가하였다. 또, 특성상 무효전력을 흘려주기 위한 통로로 사용되는 다이오드($S_{1a}D$)로 구성되어있다. 특히, C_1 및 C_2 는 스위칭 시 발생하는 스위칭 손실을 최소화시켜 영전압 스위칭을 가능하게 하는 기능을 갖는다. 그리고, 주 스위치(S_1 , S_2)의 턴-오프 시 턴-오프 손실을 저감시켜 전압스트레스를 제한할 수 있는 능동클램프회로(S_{1a} , S_{2a} , C_{c1} , C_{c2})로 구성되어 있다.

능동클램프회로의 동작원리는 보조스위치 S_{1a} 가 주 스위치 S_1 과 교대로 온-오프되며, S_1 이 턴-오프되면, 기생 인덕턴스에 축적된 에너지는 능동 클램프 회로의 S_{1a} 의 바디 다이오드($S_{1a}D$)를 통해 클램프 커패시터 C_{c1} 에 충전된다. 이 전류가 영으로 되면, 방향은 역전되어 스위치 S_{1a} 을 통하여 전류가 계속 흐르므로 C_{c1} 에 충전되어 있던 에너지는 입력전원으로 회생된다. 또, 주 스위치 S_1 에 인가되어있던 전압은 C_{c1} 의 전압으로 클램프 되어 일정하게 되므로 전압 스트레스가 억제된다.

따라서, S_1 과 능동 클램프스위치 S_{1a} 의 양 스위치가 동시에 턴-오프 되는 데드타임을 설정하면, 영전압 스위칭(ZVS)이 가능하여 턴-온 전류 스트레스를 억제할 수 있다. 동작 순서는 주 스위치 S_1 이 턴-오프 되면 전류는 스위치 S_{1a} 의 바디다이오드를 통해 C_{c1} 을 충전한다. 그리고, S_{1a} 의 바디 다이오드에 흐르고 있는 전류가 영이 되기 전에 S_{1a} 를 턴-온 하면 영전압 스위칭(ZVS)이 가능해진다. 같은 방법으로, 능동 클램프회로의 스위치 S_{1a} 가 턴-오프 되면 전류는 우선 S_1 의 기생용량에 충전되어 있던 전하를 인출하여, 이 전하가 영이 되면, S_1 의 바디 다이오드(S_1D)를 통해 흐른다. 이때 이 전류가 영이 되기 전에 S_1 을 턴-온 시키면 영전압 턴-온이 된다. 서술한바와 같이 주 스위치 S_1 과 능동클램프 회로의 스위치 S_{1a} 에 데드타임을 설정해 줌으로서 ZVS(Zero-Voltage-Switching)가 가능하며, 손실을 억제할 수 있다

아울러, 제안된 회로의 특징을 들면 다음과 같다.

- i) 부하 병렬 공진을 이용하므로 직렬에 비해 높은 출력 전압을 얻을 수 있다.
- ii) 공진 요소 L, C 및 변압기의 크기를 감소시킬 수 있어 소형·경량화가 가능하다.
- iii) 고주파인버터의 스위칭 주파수제어(PFM)기능에 의해 출력전압이 고속으로 제어 된다.
- iv) 주스위치(S_1 , S_2) 양단의 공진용 커패시터(C_1 , C_2)로 ZVS, ZCS 동작이 가능하다.
- v) 능동클램프회로의 바디다이오드에 흐르는 전류가 영이 되기 전에 보조 스위치를 온 시키므로 모든 스위치에서 영전압 스위칭(ZVS)이 가능하다.
- vi) 능동클램프회로를 가질 때 주스위치에 나타나는 전원 전압의 수배에 달하는 정현파상의 전압스트레스를 일정 전압 이하로 클램프 시키는 기능을 갖는다.
- vii) 주스위치의 제어구동신호의 시비율(Duty Ratio)에 의해 출력을 연속적으로 제어 할 수 있다.

2.2.1 동작 양식

그림 7 회로의 동작은 주 스위치(S_1 , S_2)의 스위칭주파수(f_s)와 공진주파수(f_r)의 대소 관계로 결정된다. 만

약, 스위칭주파수가 공진 주파수 보다 낮은 경우 스위치 양단의 커패시터는 충전 후 방전을 시작하며, 다음 스위치가 턴-온 될 때까지 영역으로 유지되는 휴지시간이 존재하여 용량성 부하로 동작된다. 그리고, 스위칭주파수가 공진 주파수와 같은 경우 스위치 양단의 커패시터가 충전 후 방전하여 다음 스위치가 턴-온 되기 직전에 영역으로 되며, 휴지시간은 존재하지 않으므로 용량성 및 저항성에서의 동작은 스위치시의 온·오프 시 손실이 없는 동작양식이다. 이와는 반대로, 공진 주파수가 스위칭주파수보다 낮은 경우 스위치 양단전압이 충전 후 완전히 방전이 되기 전에 다음 스위치가 턴-온 되어 스위치 양단전압이 단락에 의해 강제로 방전하는 유도성으로 동작한다. 이 동작은 커패시터가 방전 시 단락전류에 의해 스위치에 스트레스를 증가시키므로 유의하여야 한다.

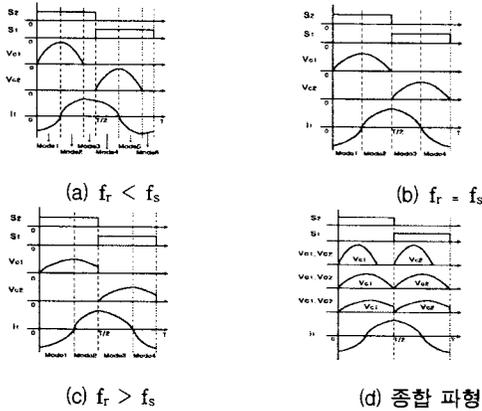


그림 7. 동작이론파형(용량성, 저항성, 유도성)

2.2.2 동작 모드

그림 5의 제안회로의 회로해석을 위하여 다음과 같은 가정을 설정하였다.

- i) 직류 리액터(L_{d1} , L_{d2})에 전류원을 확보하기 위하여 주 스위치(S_1 , S_2)를 모두 턴-온 시킨 후, 두 스위치 중 하나가 오프 될 때 동작모드가 시작된다.
- ii) 반도체 스위칭 소자 및 다이오드는 이상적인 소자로 가정하며, 각 스위치(S_1 , S_{1a} , S_2 , S_{2a})의 턴-온 및 턴-오프 시의 시간지연은 영으로 한다.
- iii) 스위치(S_1 , S_2 , S_{1a} , S_{2a})와 병렬로 접속되어 있는 커패시터는 외부커패시터 및 기생 커패시터로 가정한다.
- iv) 배선손실, 그리고 커패시터 및 리액터는 손실이 영인 이상적인 소자이다.
- v) 전압원은 리플(ripple)이 영인 직류전압 전원으로 한다.
- vi) 변압기의 권수비는 1:1 이다.
- vii) 부하는 저항 부하로 가정한다.

상기의 가정에 따라 회로해석을 하며, 상태변수의 기호 및 기준방향은 그림 5와 같이 설정하였다. 동작모드 해석을 위하여 각 스위치는 데드타임 구간(T_{d1} , T_{d2} , T_{d3} , T_{d4})이 존재한다. 또, 다이오드의 동작은 공진 전압이 정(+)인 경우 변압기 2차측 다이오드는 (D_3 , D_5), 부(-)인 경우 다이오드는 (D_4 , D_6)가 턴-온 된다. 그리고, 동작모드 이전 상태는 주스위치 S_1 과 S_2 가 모두 온 상태이므로 정전류용 직류 리액터(L_{d1} , L_{d2})에 각각의 전류원이 확보되어 있다고 가정하면, 제안회로의 동작은 스위치(S_1 , S_2 , S_{1a} , S_{2a}) 및 다이오드($D_1 \sim D_6$, S_{1aD} , S_{2aD})의 온·오프 상태, 커패시터(C_1 , C_2)의 충·방전상태

에 따라 한 주기 동안 S_1 영역 4개, S_2 영역 4개(합계 8)의 동작모드로 분류된다.

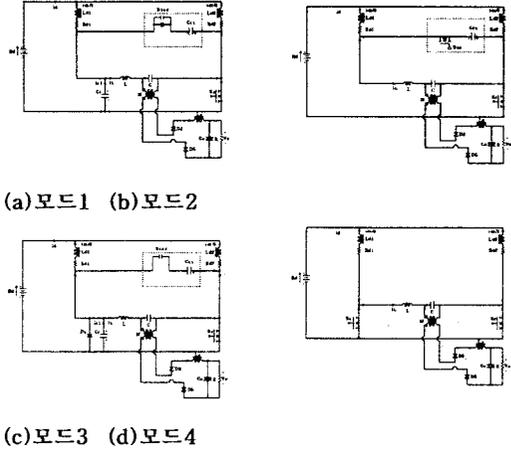


그림 8. 각 모드별 등가회로

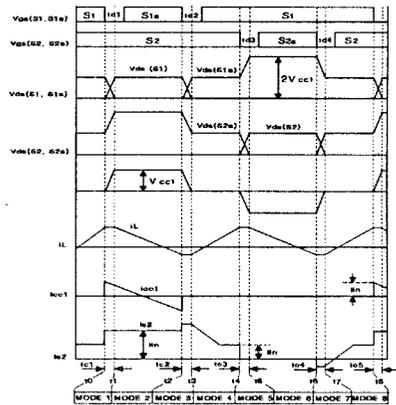


그림 9. 각부 동작파형

[MODE1](t_0-t_1)

$t=t_0$ 에서 주 스위치 S_1 이 도통이 끝나 턴-오프 되면, 공진용 커패시터 C_1 에 전압 V_{c1} 만큼 충전하면서 동시에 S_{1aC} 를 방전시킨다. 이때, S_1 의 전압 V_{c1} 은 0에서 E_d 로 선형적으로 상승하고, S_{1a} 의 전압 V_{s1aC} 는 반대로 E_d 에서 0으로 감소한다. 그리고, L_{d1} , L_{d2} 에 축적된 에너지가 C_1 으로 전송되며, 주스위치 S_1 에는 정현파상의 전압 V_{s1} 이 나타나기 시작하며, 공진용 리액터 L 에 저장된 에너지가 스위치 S_2 를 매개로 하여 출력 측으로 공진 전류가 흐르는 모드이다.

[MODE2](t_1-t_2)

$t=t_1$ 에서 V_{c1} 이 E_d 가 되고 V_{s1aC} 가 영이 될 때 C_1 과 S_{1aC} 가 충·방전을 완료하고, 스위치 S_{1a} 의 역병렬 다이오드 S_{1aD} 가 턴-온 된다. 그리고 S_{1aD} 는 턴-오프 조건 ($V_{s1}=E_d+V_{cc1}$)이 성립 할 때까지 통전되며, 통전 전류가 영이 되기 전에 보조스위치 S_{1a} 를 턴-온 시키면 영전압 스위칭(Zero-Voltage-Switching)을 실현할 수가 있다. 따라서, S_1 과 S_{1a} 가 영전압 스위칭 조건을 이룰 조건은 데드타임 구간(t_{d1} , t_{d2})이 C_1 과 S_{1aC} 의 충·방전시간(t_{c1} , t_{c2})보다 길거나 같아야 함을 알 수 있다.

[MODE3](t2-t3)

t=2에서 S_{1a}이 턴-오프 되면 공진전류 i_L은 S_{1a}C를 충전하고 C₁을 방전한다. 따라서, S_{1a}의 전압 V_{s1ac}은 영에서 E_d로 선형적으로 상승하고 S₁의 전압 V_{c1}은 E_d에서 영으로 선형적으로 감소한다. 또, 공진용 리액터 L에 저장되어 있던 에너지는 출력측으로 공진 전류를 전달하는 모드이다.

[MODE4](t3-t4)

t=3에서 S_{1a}C가 E_d가 되고, V_{c1}이 영이 될 때 C₁ 및 S_{1ac}의 충전방전이 끝나면 S_{1D1}이 턴-온 된다. S_{1D1}가 동작되는 동안에 주스위치 S₁을 턴-온 시키면 영전압 스위칭(ZVS)이 이루어진다. 이 모드도 역시 동작조건으로 t_{d2}가 C₁ 및 S_{1ac}의 충전 시간 t_{c2}보다 길거나 같아야 한다. 한편, 공진용 리액터 L은 정방향으로 에너지를 축적하여 부하측에 공진 전류를 전달한다. 그리고, 나머지 반주기 동안(t=t4 ~ t=t8)은 모드 1 ~ 모드 4와 같은 방법으로 동작이 행해진다.

2.3 정규화 파라미터

각 동작모드에 따른 상태방정식을 구하여 표 1의 정규화 파라미터에 적용함으로써 회로해석에 범용성을 주었다.

표 1. 정규화 파라미터

| Circuit Parameters | Reference Values | Normalized Values |
|--------------------|--|---|
| Voltage | E _s =E _d | v*=v/E _s |
| Current | I _s =E _d /Z _s | i*=i/I _s |
| Power | P _s =E _s ×I _s | P*=P/P _s |
| Impedance | Z _s =2√ $\frac{L}{C}$ | λ=R/Z _s λ ₁ =λ ₂ =R _{d1} /Z _s =R _{d2} /Z _s |
| Inductance | L _s =L | a ₀ =L _o /L _s a ₁ =a ₂ =L _{d1} /L _s =L _{d2} /L _s |
| Capacitance | C _s =C | b ₀ =C _o /C _s b ₁ =b ₂ =C _{v1} /C _s =C ₂ /C _s b ₃ =b ₄ =C _{c1} /C _s =C _{c2} /C _s |
| Frequency | f _r =1/2π√ $\frac{L}{C}$ | μ=f _{sw} /f _r |
| Time | T _s =1/f _{sw} | z=L/T _s dz=dt/T _s |
| Remarks | f _{sw} = Operating frequency of converter f _r = Resonant frequency of converter T _s = Operating period of converter | |

X'ᵀ = AXᵀ + Bᵀ

X' = d/dt [i_{o1}(t) i_{o2}(t) i_i(t) i_o(t) V_{c1}(t) V_{c2}(t) V_{d2}(t) V_{co}(t) V_{cc1}(t) V_{cc2}(t)]

X = d/dt [i_{o1}(t) i_{o2}(t) i_i(t) i_o(t) V_{c1}(t) V_{c2}(t) V_{d2}(t) V_{co}(t) V_{cc1}(t) V_{cc2}(t)]

[동작모드 1]

$$A = \begin{bmatrix} -\lambda_1/a_1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & -\lambda_2/a_2 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & -1 & +1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1/a_o & 0 & 0 & -1/a_o & 0 & 0 \\ 0 & 0 & 1/4 & -1/4 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1/8b_1 & 0 & -1/4b_1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1/4b_o & 0 & 0 & -1/4\lambda b_o & 0 & 0 \\ 0 & 1/8b_3 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B = [\quad 2/a_1 \quad 2/a_2 \quad 0]$$

[동작모드 2]

$$A = \begin{bmatrix} -\lambda_1/a_{1-1} & 0 & 0 & 0 & -2/a_{1-1} & 0 & 0 & 0 & 0 & 0 \\ 0 & -\lambda_2/a_2 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & -1 & +1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1/a_o & 0 & 0 & -1/a_o & 0 & 0 \\ 0 & 0 & 1/4 & -1/4 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1/4b_o & 0 & 0 & 0 & -1/4\lambda b_o & 0 \\ 0 & -1/8b_3 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B = [\quad 2/a_{1-1} \quad 2/a_2 \quad 0]$$

[동작모드 3]

$$A = \begin{bmatrix} -\lambda_1/a_{1-1} & 0 & 0 & 0 & -2/a_{1-1} & 0 & 0 & 0 & 0 & 0 \\ 0 & -\lambda_2/a_2 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & -1 & +1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1/a_o & 0 & 0 & -1/a_o & 0 & 0 \\ 0 & 0 & 1/4 & 1/4 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1/8b_1 & 0 & -1/4b_1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1/4b_o & 0 & 0 & 0 & -1/4\lambda b_o & 0 \\ 0 & -1/8b_3 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B = [\quad 2/a_{1-1} \quad 2/a_2 \quad 0]$$

[동작모드 4]

$$A = \begin{bmatrix} -\lambda_1/a_1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & -\lambda_2/a_2 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & -1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1/a_o & 0 & 0 & -1/a_o & 0 & 0 \\ 0 & 0 & 1/4 & -1/4 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 1/4b_o & 0 & 0 & 0 & -1/4\lambda b_o & 0 \\ 0 & 1/8b_3 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix}$$

$$B = [\quad 2/a_1 \quad 2/a_2 \quad 0]$$

2.4 시뮬레이션 및 검토

본 논문에서 제안한 회로의 전압스트레스 경감을 위한 이론적 검증과 정상성확인을 위하여 범용 시뮬레이션 프로그램인 PSPICE 9.2Ver를 사용하여 표 2의 파라미터를 적용 시뮬레이션을 행하였다.

표 2. 시뮬레이션 파라미터

| Circuit Parameters | Pspice Rating | Circuit Parameter | Pspice Rating |
|-----------------------------------|---------------|-----------------------|-------------------------------------|
| E _d | 50[V] | L | 18[uH] |
| S ₁ , S ₂ | IRFP 250 | Insulated Transformer | N _p :N _s =1:1 |
| S _{1a} , S _{2a} | IRFP 250 | C | 140[nF] |
| L _{d1} , L _{d2} | 334[uH] | L _o | 1.0[mH] |
| R _{d1} , R _{d2} | 0.05[Ω] | C _o | 500[uF] |
| C _{c1} , C _{c2} | 5000[nF] | f _r | 100[kHz] |
| C ₁ , C ₂ | 140[nF] | f _{sw} | 100[kHz] |

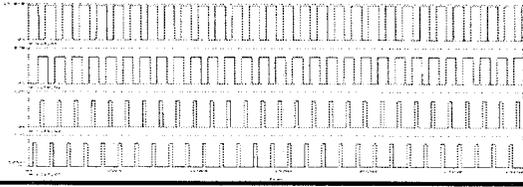


그림 10. 게이트 구동 파형

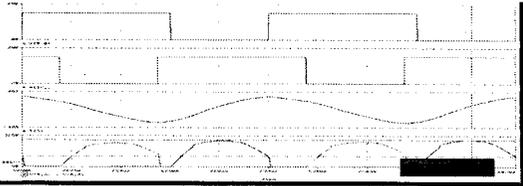


그림 11. 클램프 커패시터(140nF 적용)

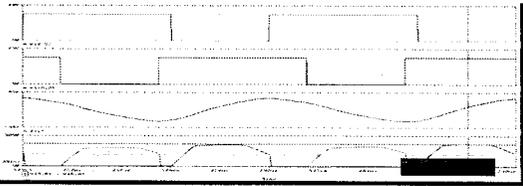


그림 12. 클램프 커패시터(1000nF 적용)

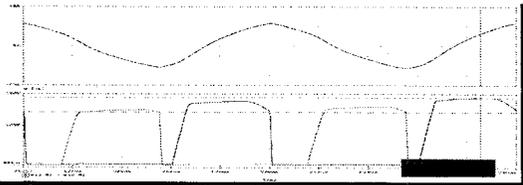


그림 13. 클램프 커패시터(3,000nF 적용)

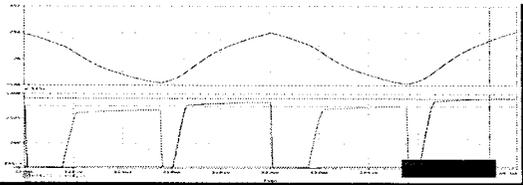


그림 14. 클램프 커패시터(5,000nF 적용)

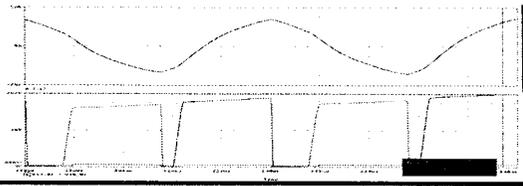


그림 15. 클램프 커패시터(10,000nF 적용)

그림 11은 레드타임을 둔 각 스위치의 게이트 구동파형을 나타내고 있다. 그림 12-15는 스위치의 전압스트레스를 클램프 회로를 적용함으로써 경감이 가능함을 알 수 있었다. 아울러, 향후 본 논문은 일정전압원이 요구되는 소형 일정전원에 적용이 되어지길 기대한다.

레스 저감을 위하여 클램프 커패시터의 비(C_1, C_2 와 C_{c1}, C_{c2} 의 비)를 변화시켜 일정전압이하로 스트레스가 저감됨을 확인하였다. 비가 1:1(140nF)인 경우는 정현파상으로 동작하여 스위치 스트레스 전압이 257V로 나타나나, 1: 7(1,000nF)인 경우, 220V, 1:21(3,000nF)인 경우, 170V, 5,000nF에서 140V, 10,000nF(1:70)인 경우, 99V로 저감되어 스위치의 전압 스트레스가 상당히 줄어들었음을 확인할 수 있었다.

3. 결 론

시뮬레이션과 회로해석을 통하여 기존의 전류공급형 푸시풀형 고주파공진 DC-DC 컨버터를 기초로 하여 스위치 양단에 정현파상으로 나타나는 상당량의 전압스트레스를 클램프 회로를 적용함으로써 경감이 가능함을 알 수 있었다. 아울러, 향후 본 논문은 일정전압원이 요구되는 소형 일정전원에 적용이 되어지길 기대한다.

[참 고 문 헌]

- [1] Bo-Tao Lin: "Adding Active clamping and Soft switching to boost-flyback single stage isolated Power-Fact corrected power supplies." IEEE Trans on Power Electronics, Vol. 12. No6, November 1997. pp. 1017-1027.
- [2] Yasunori Hakoda, Tamotsu Ninomiya, Masahito Shoyama, Takayoshi Hashimoto: "Effect of Clamp Capacitor on the Stability of Active-Clamp DC-DC Converters." IEEE Trans on Power Electronics, Vol. 12. No6, November 1998. pp. 355-361.
- [3] Ion Boldea, S.A.Nasar, "ELECTRIC DRIVES" CRC Press, pp.335-342. 1999.
- [4] 김희준 : "스위칭전원의 기본설계," 성안당 Press, pp.296-297. 2002.