

플라즈마 디스플레이용 구동회로의 저전압화 모델 구현

김성훈*, 장윤석*, 최진호
부경대학교 전기제어계측공학부*, 부산외국어대학교 컴퓨터공학부

Low-voltage level of Driving Model for AC-PDP

Kim Sunghun*, Jang Yunsuck*, Choi Jinho
Pukyong National Univ.* Pusan Univ. of Foreign Studies

Abstract - 플라즈마 디스플레이용 구동회로에서는 현재 160V의 높은 전압을 이용하고 있다. 이러한 높은 공급전압을 사용하기 위해서는 낮은 전압의 경우보다 높은 단가의 스위칭 소자를 사용할 수 밖에 없다. 따라서 플라즈마 디스플레이 시스템의 가격을 결정하는 데 중요한 요인으로 분석하고 있다. 본 논문에선 이러한 점을 고려하여 공급전압의 저전압화를 위한 한가지 모델을 제시한다. 먼저 본 논문에서 제시한 저전압화 모델을 컴퓨터 시뮬레이션을 통하여 그 가능성을 확인한다. 다음에 실제 시판되고 있는 스위칭 소자를 이용하여 모델의 현실성을 검토한 결과를 제시하여 본 논문에서 제시한 저전압화 모델의 실효성을 입증한다.

은 모양의 방전 유지 펄스가 Cp에 걸리게 된다. EH한 각 스위치를 제어하여 이 방전유지 전압의 시간을 변화하여 Cp를 구동시킨다. 그리고 그림 2에서 보듯이 각각 3개의 파워를 인가하게 되는데, 이렇게 3개의 파워를 사용하게 되면 여러 가지 손실과 단점을 예상할 수 있다. 먼저 각 파워를 제어하기 위해서는 또 다른 모듈을 필요로 하게 되고 그만큼 발생하는 효율도 나빠지게 되는 것이다. 그리고 파워에서 발생하는 발열 또한 무시 못할 단점인 것이다. 더욱 더 효율적인 디스플레이를 위해서 본 논문에서 제안한 회로는 그림 3 과 같다.

1. 서 론

PDP (Plasma Display Panel)는 미래형 디지털 영상 디스플레이로서, 다양한 입력 신호(PC, Video, HDTV등)와 연결되어 기존 영상 디스플레이장비보다 밝고 선명한 고화질의 영상을 재현 할 수 있는 미래형 멀티미디어 디스플레이 시스템이다. 특히 40"이상의 대형화면을 10cm 이하의 얇은 두께로 구현할 수 있어 공간 활용 및 미적 디자인 면에서 매우 큰 장점을 지니고 있다. 또한 장점도 있다. 대화면, 초경량 초박형의 Digital Display를 실현하고 자발발광에 의한 160°이상의 시야각을 보장하고, 정교한 이미지화질을 제공할 수 있으며 이로 인한 여러 중대효과를 얻을 수 있는 점이다. 반면 이러한 장점들을 좀 더 부각시키기 위해서는 아직까지도 미흡한 점이 없지 않아 보이고 있는데 미흡한 여러 가지 요인 중 본 논문에서는 Vs(방전유지전압)에 관해 조금더 나은 방안을 제시하려고 한다. 현재 국내에서 쓰이고 있는 전압구동회로에서는 3개의 공급전압원을 쓴다. 이 3개의 전압원에 의한 소비열 및 전력 소모도 무시할 수 없을 정도이고, 효율 또한 재고하지 않을 수 없다고 생각한다. 따라서 보다 효율적인 전압 공급 방안을 기본으로 한 구동방식을 본 논문에서 제시 하고자 한다

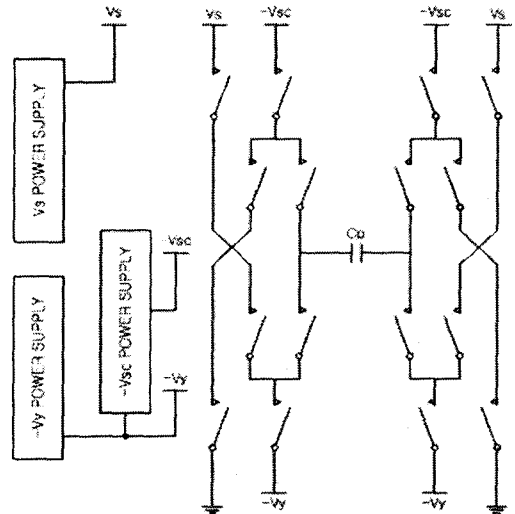


그림 1. 현재 사용중인 구동회로

2. 본 론

2.1 기존의 PDP구동회로

그림 1 은 현재 사용되고 있는 PDP구동회로의 구성도이다. 그리고 그림 2 는 방전유지전압의 파형을 보여주고 있다. 이번 절에서는 기존의 방전유지전압 구동회로의 동작에 대하여 설명하겠다.

그림 1.을 살펴보게 되면 Cp에 걸리는 전압차를 유지하기 위해 3개의 파워 서플라이에서 각기 전압을 공급하고 있다. 그리고 각각의 스위칭 타이밍 제어를 통해 Cp의 전압을 제어 한다. 이러한 제어를 통해서 픽셀의 X-Y node에 들어가게 되는 전압의 차는 180V이다.

구동시에는 -80V를 Cp에 공급해야 하며, 그림 2 와 같

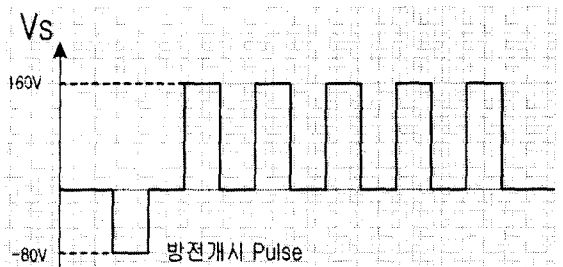


그림 2. 이상적인 방전 유지 Pulse

2.2 저전압 구동회로의 구현

이제부터 본 논문에서 제안한 그림 3의 회로에 대한 검증울 하겠다. 먼저 시뮬레이션 툴인 Simplorer V4.2을 이용하여 시뮬레이션 파형을 나타내고, 아울러 실제 회로를 구성하여 이 제안회로의 실효성을 검증하고 앞으로 나아가야 할 연구방향을 제시 하겠다.

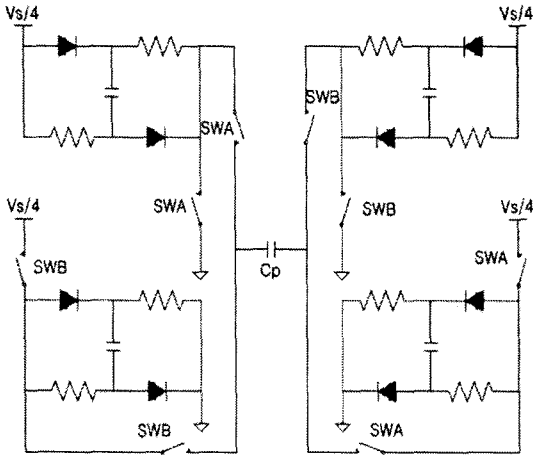


그림 3. 제시한 구동회로

그림 3 은 본 논문에서 제시한 저전압 구동회로이다. 입력 전원은 40V로 단일 전원을 사용하며, 크게 4개의 부분으로 나눌 수 있는데 각각의 부분들은 대각선 방향으로 대칭성을 이루고 있다. 2부분은 Cp에 -80V를 가하게 되고 다른 한 방향으로로는 +80V를 가하여 Cp에 180V의 전압이 가해지는 효과를 기대한다. 각 부의 다이오드들은 전류가 역류하는 것을 방지하며 스위칭 시간을 두 부분으로 나누어 양의 값을 가질 때와 음의 값을 가질 때로 나뉘어 구동시킨다.

그림 4 는 본 논문에서 제시한 저전압 구동회로를 SimplorerV4.2를 통해 컴퓨터 시뮬레이션 한 결과 파형을 나타낸 것이다. 파형을 보게되면 약간의 왜곡은 있지만, 각 스위칭이 될 때 거의 정확히 전위차가 180V가 되는 것을 알 수 있다. 여기서 스위칭 주파수는 100kHz이며, Cp는 0.01uF를, 각 C는 0.1uF를 사용하였고 스위치는 Ideal Model을 사용하였다.

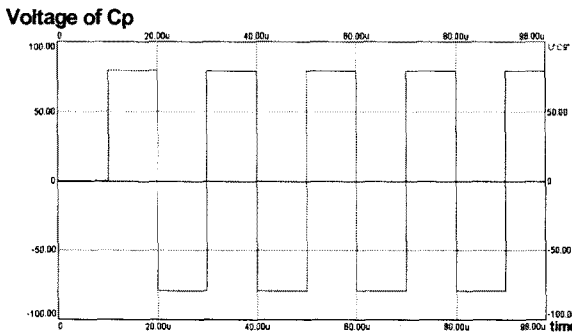


그림 4. 실시간 시뮬레이션 파형

그림 3 에서 제시한 저전압 구동회로를 실제로 구성하였다. 각 스위칭 타입은 A, B로 나누었으며 각각 SWA, SWB로 나타내었다. 시뮬레이션에서와 같이 스위칭 주파수는 100kHz이며, Cp는 0.01uF, 각 C는 0.1uF를 사용

하였고, 스위치는 IRF630 및 IRF 9630을 사용하였다. 각 MOSFET의 게이트를 제어하기 위해서는 고성능 마이크로 컨트롤러인 TI사의 TMS320c2407을 사용하였다. 그림 5 는 A, B 부분의 스위칭 파형을 나타내고 있다. 그리고 그림 6 에서는 양의 영역과 음의 영역의 콘덴서들에 걸리는 전압 파형을 나타내었고, 그림 7 에서는 Cp에 걸리는 전압을 나타내었다.

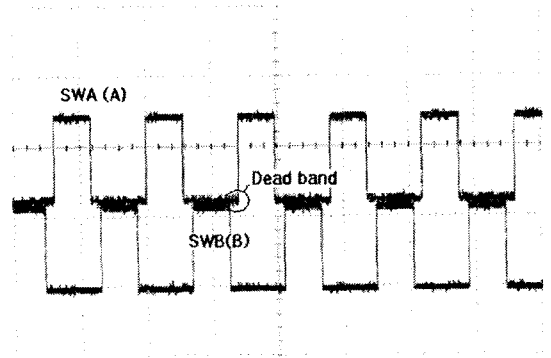
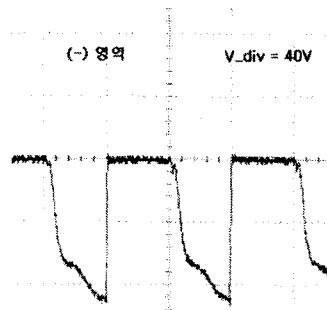
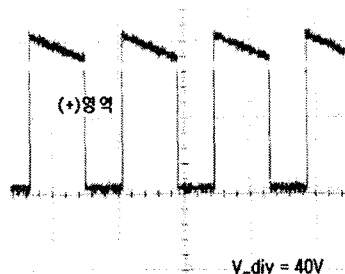


그림 5. 스위칭 타이밍



(a) 음의영역 파형



(b) 양의 영역 파형

그림 6. Cp에 걸리는 양단의 전압

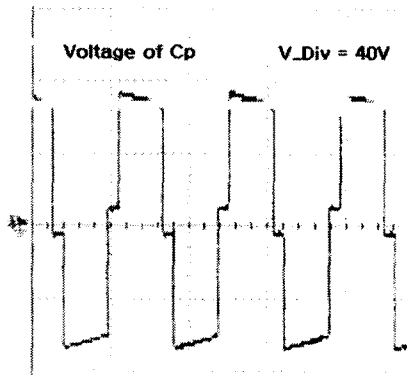


그림 7. Cp에 걸리는 전압 파형

그림 8 에서 전압파형을 관찰하면 기존의 3개의 파형을 사용하여 구현한 회로와 동일한 결과를 얻을 수가 있었다.

위의 결과는 저전압의 단일 전원으로에서도 안정된 전압 파형을 얻어낼 수 있다는 것을 보여 주고 있으며 앞으로의 PDP에서도 매우 혁신적인 설계 구조를 보여줄 수 있는 가능성을 확인 하였다. 효율적으로도 LCD 못지 않는 효과를 얻어 내는 것도 가능 하리라 생각 된다. 하지만 실제로 구현하여 상용화되기 까지는 많은 문제점을 해결해야 한다는 점도 사실이다. 기존의 제어 방식을 바꾸는 문제, 실제 픽셀에서의 방전 효과 문제, 그리고 실제 실험 파형에서 보았듯이 C에서의 전압파형의 왜곡 현상 등을 들 수 있을 것이다.

3. 결 론

본 논문에서는 PDP 구동시 좀더 높은 효율을 가지기 위한 새로운 구동 회로를 제안해 보았다. 제시한 회로에서와 같이 전압원의 수를 줄이고, 더 낮은 전압으로 구동시킬 수 있다는 점은 PDP의 단가를 확실히 낮출수 있는 분명한 장점이 될 것이다. 하지만 이 회로의 실용화에는 구동 드라이버의 개발, 주변 소자나 패널에의 영향에 대한 연구등이 병행 되어야 한다고 생각된다.

[참 고 문 헌]

[1] 장윤석, 최진호, "저전력 AC PDP 구동회로의 설계", 2003년도 대한전기학회 고전압 및 방전응용기술연구회 춘계학술대회 논문집, 20-23, 2003

[2] C. C. Wang, Y. H. Hsueh, C. S. Chen and J. F. Huang, "A low-cost plasma display panel data dispatcher for image enhancement", IEEE Transactions on Consumer Electronics V.48 N.4, 997-1003, 2002

[3] S. C. Brown, "Basic data of plasma physics", John Wiley & Sons

[4] 박정후, "플라즈마 디스플레이의 이해", 제일출판사

[5] Jian-Long Kuo, Tsung-Yu Wang, C. C. Tsai, Yu C. S. and Z. S. Chang, "Efficiency improvement on the PDP driver by using new pulse width modulated gray-level representation", Proceedings of the 4th IEEE International Conference on Power Electronics and Drive Systems - Volume 2. 555 - 559, 2001

[6] Tsai-Fu Wu, Chien-Chin Chen, Wen-Fa Hsu and Chien-Chou Chen. "Design and development of driving waveforms

for AC PDPs", Conference Record of the 2002 IEEE Industry Applications Conference 37th IAS Annual Meeting - Volume 1, 334 - 341, 2002

[7] H. Sumida, A. Hirabayashi and H. Kobayashi, "A high-voltage lateral IGBT with significantly improved on-state characteristics on soi for an advanced pdp scan driver IC", Proceedings of the 2002 IEEE International SOI Conference, 64 - 65, 2002

[8] Y. Amano, J. Endo and B. K. Velayudhan, "A new Driving Method for Vertical Discharge PDP", Proceeding of the Fifth International Display Workshops, 551-554, 1998