

유한 요소법을 이용한 마이크로파용 칩 인덕터의 특성 해석

홍성욱*, 이준호, 이세희, 박일한
성균관대학교 정보통신공학부

Characteristic Analysis of Spiral Inductor Using Finite Element Method for RF IC's

Sung-Ook Hong*, Joon-Ho Lee, Se-Hee Lee, Il-Han Park
School. of Information and Communication Engineering, Sungkyunkwan University

Abstract - 본 논문에서는 축대칭 유한요소법을 이용하여 고주파에서 사용하는 스파이럴 인덕터를 분석하였다. 스파이럴 인덕터는 고주파 운용시 인덕터 도체에 발생 하는 표피 효과와 근접 효과, 실리콘 기판의 전도성으로 인한 와전류에 의한 저항 손실, 그리고 대류 전류에 의한 기생 용량으로 인덕턴스의 감소와 같은 현상이 발생 한다. 이러한 다양한 전자기적 기생 효과들이 실리콘 기판에서 스파이럴 인덕터의 성능을 저하시키게 된다. 그러므로 이러한 점들이 실리콘 기판에서 스파이럴 인덕터를 설계 및 모델링 함에 있어서 동기를 부여해 준다. 그래서 우리는 복잡한 형상에도 적용이 용이한 유한요소법을 이용하여 스파이럴 인덕터를 해석 및 설계하였다.

1. 서 론

무선 통신의 급격한 발전에 따라 이동 통신기기의 고성능화, 소형화 및 경량화의 필요성이 계속 대두되고 있다. 그러나 실제 RF IC 소자에서 Inductor의 물리적인 크기가 다른 소자에 비해서 상당히 크게 된다. 이러한 문제점을 해결하고, 저 전압화, 저 소비 전력화, 저 잡음화 등 고주파에서 우수한 동작 특성을 만족시키기 위해서는 RF Inductor를 사용해야 한다. RF Inductor로써 실리콘 기판을 이용한 RF-IC 기술은 비용 절감, 우수한 집적도, 기존의 반도체 공정 기술을 이용할 수 있는 점 등 많은 장점을 가지고 있다 [1]. 그러나 실리콘 기판은 도전성을 가지고 있어서 와전류 (eddy current)와 대류 전류 (displacement current)가 흐르기 때문에 저항 손실이 발생하고 인덕턴스를 감소시킨다. 이로 인해 실리콘 기판 위에서 Q-factor가 낮아지는 결과를 초래하게 된다. 그러므로, RF-IC 응용 분야에 있어서 우수한 Q-factor를 얻어 내는 것이 매우 중요한 과제인 것이다.

본 논문에서는 스파이럴 인덕터가 가지는 구조적 특이성과 와전류 및 대류 전류와 같은 복잡한 전자기 현상들을 고려한 특성을 예측하고자 하였다. 따라서 특이한 구조나 복잡한 구조에 적용이 용이한 유한요소법을 이용하여 정확한 해석 결과를 예측하였다. 실제 물리적인 조건과 동일한 3차원 해석이 필요하지만 방대한 계산시간이 소요되고, 요소 수의 증가로 인해 상당한 계산시간을 요하게 된다. 그리고, 스파이럴 인덕터는 정방형(square type), 팔각형(octagonal type), 원형(circular type)의 세 가지 타입이 있는데, 이들 중에서 원형 타입이 저항이 작고 소자가 차지하는 면적이 제일 작아서 성능이 가장 좋은 것으로 알려져 있다 [2, 3]. 그리고, 원형 인덕터는 수직축에 대해서 대칭이라는 장점을 가지고 있다[4]. 따라서, 본 논문에서는 원통형 인덕터를 대상으로 축대칭 유한요소법을 이용하여 효율적인 해석 방법을 제시하고 인덕터의 특성을 나타내는 회로 정수를 추출하였다. 원형 스파이럴 인덕터의 물리적 형상을 변화시켜 주파수에 대한 인덕턴스, 저항, Quality factor, 기생 용량 등의 전자기적 특성을 분석하였다.

2. 본 론

2.1 해석 모델

원형 스파이럴 인덕터의 물리적인 형상을 그림 1에 나타내었다. 인덕터의 도체는 알루미늄을 사용하였고, 기판은 실리콘 기판을 사용하였다.

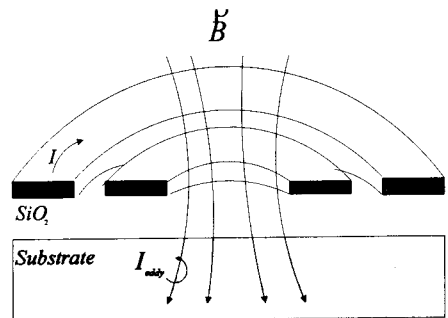


그림 1. 원통형 스파이럴 인덕터 해석 모델

2.2 특성 계산

원형 스파이럴 인덕터의 해석 모델에 저장된 자기에너지 W_m 은 전류원에 의해 지배방정식의 각 절점들에 대한 포텐셜값을 구하고 그에 의해 계산되는 자속밀도에 의해 다음과 같은 수식으로 구할 수 있다.

$$W_m = \frac{1}{2} \int_v \frac{1}{\mu} B^2 dv$$

(1)

원형 스파이럴 인덕터 해석 모델의 인덕턴스 L 은 저장된 자기에너지와 회로에서 구하는 자기에너지를 비교하여 다음과 같이 계산한다.

$$L = \frac{2 W_m}{I^2} = \frac{\int_v \frac{1}{\mu} B^2 dv}{I^2}$$

(2)

인덕터의 저항은 도체의 줄(Joule) 손실과 저항의 관계를 이용하여 다음과 같이 계산한다. 전류밀도에는 전류원(Current source)과 와전류(Eddy current)에 의한 전류밀도가 둘 다 포함되어야 한다. 왜냐하면, 원형 스파이럴 인덕터의 도체에는 전류원이 외부에서 인가되고, 그 전

류원으로 인해 도체 자체에서 와전류가 발생하게 된다. 그러므로, 전류원과 와전류에 의해 저항이 발생한다.

$$R = \frac{\int_v \frac{1}{\sigma} (J_s + J_{eddy})^2 dv}{I^2} \quad (3)$$

실리콘 기판의 저항은 인덕터 도체의 저항을 구하는 수식은 동일하지만, 전류밀도에 전류원이 포함되지 않는 점이 다르다. 그래서 인덕터 도체의 저항을 구하는 수식을 다음과 같이 이용하여 계산한다.

$$R = \frac{\int_v \frac{1}{\sigma} J_{eddy}^2 dv}{I^2} \quad (4)$$

인덕터의 도체와 실리콘 기판사이의 기생용량은 정전에너지를 이용하여 다음과 같이 계산한다.

$$C = \frac{\int_v D \cdot E dv}{V^2} \quad (5)$$

2.3 해석 결과 및 고찰

인덕터 도체의 너비는 20 μ m, 도체의 두께는 0.7 μ m, 도체간의 간격은 1.8 μ m, 실리콘 기판의 너비는 400 μ m로 일정하게 하고, 주파수를 2 GHz로 고정하여, 인덕터 도체의 turn수만 1 turn에서 7 turn 까지 변화시켜 가며 Q-factor의 변화를 고찰하였다. 그림 2는 turn수의 변화에 따른 Q-factor의 값을 나타낸 그림이다.

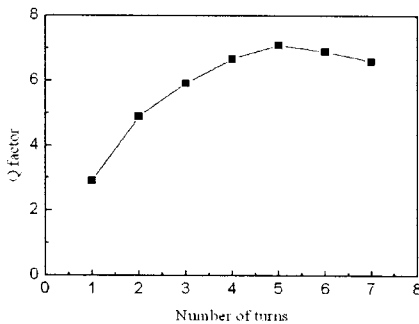


그림 2. Turn수의 변화에 따른 Q-factor의 변화

그림 2에서 나타난 바와 같이 turn수가 적은 경우에서부터 turn수가 많아지면서 Q-factor의 값이 증가하고 있다. 그러다가 turn수가 5에서 Q-factor가 가장 크게 되고 그 이상의 turn수에서는 Q-factor가 감소함을 알 수 있다. 이는 1 turn에서 5 turn까지는 인덕턴스의 증가가 저항의 증가보다 크다는 것을 알 수 있고, 5 turn이후로는 인덕턴스의 증가가 저항의 증가보다 작다는 것을 나타내 주고 있다. Q-factor는 인덕턴스에 비례하고, 손실 저항에 반비례하는 관계가 있다. 스파이럴 인덕터에서는 성능을 분석할 때, Q-factor의 값을 계산하여 그 특성을 파악한다. 그러므로, 원형 스파이럴 인덕터를 설계할 때, Q-factor의 값을 향상시키기 위해 도체의 인덕턴스는 증가하게 하고, 저항은 감소하도록 설계한다.

다음은 인덕터 도체의 inner gap의 변화에 대해 고찰해 본다. 인덕터 도체의 너비는 20 μ m, 도체의 두께는 0.7 μ m, 도체간의 간격은 1.8 μ m, 실리콘 기판의 너비는 400 μ m로 일정하게 하고, 주파수를 2GHz로 고정하여, 인덕터 도체의 inner gap만을 변화시켜 가며 Q-factor의 변화를 고찰하였다. 여기에서 turn수는 5turn으로 고정하였다. 그림 3은 인덕터 도체의 inner gap 변화에 따른 Q-factor의 변화를 나타낸 그림이다.

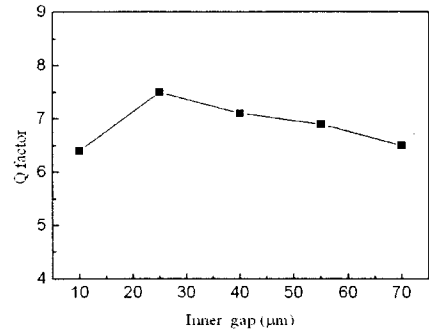


그림 3. inner gap의 변화에 따른 Q-factor의 변화

그림 3의 결과는 인덕터 도체의 inner gap이 변화하게 되면 실제 인덕터 도체의 길이가 변화하게 되므로 도체의 인덕턴스와 저항이 변화함을 보여주고 있다. 인덕터 도체의 inner gap이 25 μ m일 경우에 Q-factor가 최대가 됨을 알 수 있다. inner gap이 계속 증가하게 되면 도체의 길이가 증가하게 된다. 그리하여, 인덕턴스와 저항이 증가하게 되는 데 저항의 증가가 인덕턴스의 증가보다 크게 되어 Q-factor에 영향을 미치게 됨을 알 수 있다.

다음으로 인덕터 도체의 너비 변화에 대해 고찰해 본다. 주파수는 2 GHz로 고정하여 설정하고, 인덕터 도체의 turn수는 5 turn, 인덕터 도체의 두께는 0.7 μ m, 도체간의 간격은 1.8 μ m, 실리콘 기판의 너비는 400 μ m로 고정하여, 인덕터 도체의 너비만을 변화하여 Q-factor의 변화를 고찰하였다. 그림 4는 인덕터 도체의 너비 변화에 따른 Q-factor의 변화를 표시한 그림이다.

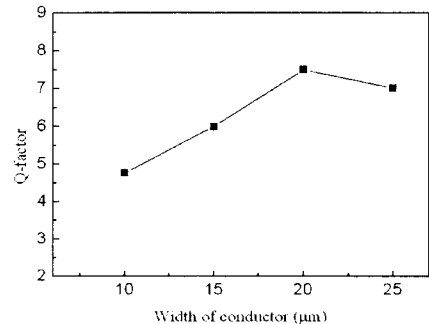


그림 4. 도체의 너비 변화에 따른 Q-factor의 변화

그림 4의 결과와 같이 인덕터 도체의 너비에 따라 Q-factor가 변화함을 알 수 있다. 도체의 너비가 작게 되면 도체의 단면적이 작게 되므로 저항은 증가하게 된다. 그러므로 도체의 단면적이 작은 경우에 Q-factor의 값이 작음을 알 수 있다. 도체의 단면적이 크게 되면 그에 따라 도체 저항이 감소하게 된다. 그러나 도체의 너비가 증가하면 도체의 길이도 증가하게 되므로 실리콘

기판에 유도되는 와전류(Eddy current)가 증가하게 되어 실제로 저항이 감소되는 효과가 없어지게 된다. 그러므로 도체의 너비가 충분히 크게 되면 Q-factor가 증가하지 못하게 된다. 위의 결과에서 보듯이 도체의 너비가 20 μ m인 경우에 Q-factor가 가장 좋을 것을 알 수 있다.

다음은 실리콘 기판의 도전율의 변화에 따른 손실 저항에 대해 고려해 본다. 주파수는 2 GHz로 설정하고, 인덕터 도체의 너비는 20 μ m, 도체의 두께는 0.7 μ m, 도체간의 간격은 1.8 μ m, 도체의 turn수는 5 turn, 실리콘 기판의 너비는 400 μ m로 하여, 실리콘 기판의 도전율을 변화하여 손실 저항의 값을 고찰하였다. 그림 5는 기판 도전율의 변화에 따른 손실 저항의 변화를 나타낸 그림이다.

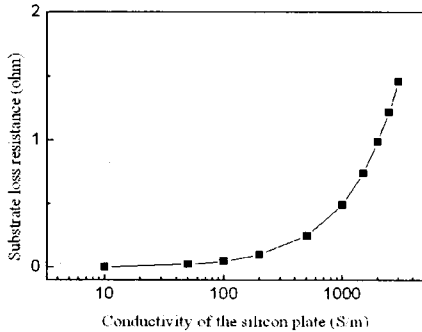


그림 5. 기판 도전율의 변화에 따른 손실 저항의 변화

위의 그림 5에서 보이는 결과와 같이 실리콘 기판의 도전율이 증가함에 따라 기판 손실 저항도 계속 증가함을 알 수 있다. 결국 실리콘 기판의 도전율이 낮은 것을 사용하여 기판 손실이 작음을 알 수 있다. 기판 손실이 작은 것을 사용하면 전체 저항이 감소하게 되어 Q-factor도 증가하게 된다.

마지막으로 인덕터 도체와 실리콘 기판 사이의 기생용량 성분에 대해서 고찰해 본다. 모든 조건은 위의 내용들과 동일하게 설정하고, 인덕터 도체의 turn수만 변화하여 도체와 실리콘 기판사이의 기생용량에 대해서 살펴 보았다. 그림 6은 인덕터 도체와 실리콘 기판사이의 turn수의 변화에 따른 기생용량의 변화를 도시한 그림이다.

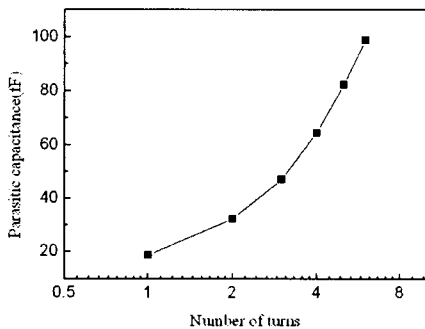


그림 6. 도체와 기판사이 turn수에 따른 기생용량

위의 그림 6에서 나타나는 결과와 같이 turn수가 증가함에 따라 기생용량도 증가하게 된다. 도체의 길이나 너비가 증가하게 되면 자연적으로 capacitance 값이 증가하게 된다. 기생용량이 증가하게 되면 인덕턴스를 감소시키게 되므로 Q-factor를 떨어뜨리게 된다. 그리고 기생용량이 증가하게 되면 자기공진주파수(SRF)가 작아지

게 되기 때문에 인덕터 고유의 동작을 하게 되는 주파수 범위를 감소시키게 된다. 그러므로 L과 C의 입장에서 자기공진주파수를 높이는 것이 소자의 동작에 매우 중요하다. 결국 기생용량을 작게 하려면 turn수를 줄여야 함을 알 수 있다.

3. 결 론

고주파 대역에서 원형 스파이럴 인덕터의 기하학적 변화에 따른 Q-factor와 실리콘 기판을 사용함으로 인한 인덕터의 손실 저항과 기생 용량에 대해서 축대칭 유한 요소법을 이용하여 특성을 해석하였다. 원형 스파이럴 인덕터의 도체 길이, inner gap, 도체의 너비를 변화시켜 가며 주파수 2 GHz에 대해서 Q-factor의 변화를 고찰하였고, 실리콘 기판의 저항율을 변화에 따른 손실 저항의 변화와 도체와 실리콘 기판사이의 기생용량에 대해서 분석하였다.

고주파 손실을 줄이고 가능한 한 인덕턴스가 큰 값을 갖도록 설계하여야 한다. 또한, 실리콘 기판의 손실 저항을 감소시키기 위해 기판은 저항율이 높은 기판을 사용해야 하며, 도체와 실리콘 기판 사이의 기생용량 성분을 줄이기 위해 기판과 접하는 도체의 면적을 주어진 면적 내에서 최소화하여야 한다.

앞으로 2 GHz이상의 주파수 대역에서 원형 스파이럴 인덕터를 해석 및 평가하기 위한 연구가 필요하며, 원형 스파이럴 인덕터의 성능을 최적화할 수 있도록 설계에 대한 더욱 더 많은 연구가 요구된다.

[참 고 문 헌]

- [1] A. M. Niknejad and R. G. Meyer, "Analysis, Design, and Optimization of Spiral Inductors and Transformers for Si RF IC's", IEEE Journal of Solid-State Circuits, vol. 33, no. 10, pp. 1470-1481, 1998.
- [2] S. Chaki, S. Aono, N. Andoh, Y. Sasaki, N. Tanino and O. Ishihara, "Experimental Study on Spiral Inductors", IEEE MTT-S Digest, pp. 753-756, 1995.
- [3] K. T. Christensen and A. Jorgensen, "EASY SIMULATION AND DESIGN OF ON-CHIP INDUCTORS IN STANDARD CMOS PROCESSES", IEEE, pp. 360-364, 1998.
- [4] J. Craninckx and M. S. J. Steyaert, "A 1.8-GHz Low-Phase-Noise CMOS VCO Using Optimized Hollow Spiral Inductors", IEEE Journal of Solid-State Circuits, vol. 32, no. 5, pp. 736-744, 1997.
- [5] C. P. Yue and S. S. Wong, "A Study on Substrate Effects of Silicon-Based RF Passive Components", IEEE MTT-S Digest, pp. 1625-1628, 1999.