

위성중계기용 Feedforward 구조의 주파수 체배기를 이용한 PLDRO의 설계 및 제작

Design and Implementation of PLDRO for Transponder using Frequency Doubler with Feedforeard Structure

김창범 임형철 우민근 민병만
(광운대, 석사과정)

김현진 유형수 이형규
(광운대, 박사과정)

홍의석
(광운대, 교수)

목 차

- I. 서 론
- II. 설계 및 제작
 - 1. Feedforward 구조의 주파수 체배기 설계
 - 2. PLDRO 설계 및 제작

- III. 측정 결과
 - 1. 주파수 체배기
- IV. 결 론

I. 서 론

차세대 ITS망에서 우선적으로 필요한 요구점은 개인 차량 내 단말의 이동성이다. 개인의 단말은 단말의 종류와 귀속된 망의 종류에 독립적이어야 한다. 또한 이를 지원할 무선망은 WLAN에서 위성망에 이르기까지의 서비스 범위를 제공해야 한다. 이를 위해 Access Point(AP), Base Station(BS), 통신 위성 등의 중앙시스템은 차량의 주파수와 채널을 담당하고 위치관리와 핸드오프를 지원해야 한다. 위치관리는 단말에 관해 incoming call을 조절하며, 핸드오프를 능동적으로 처리할 수 있게 해준다. 또한 이동차량에 관련된 정보나 original cell, 현재 위치하고 있는 cell, 현재 위치로의 패스나 라우트를 관리한다.

차세대 이동 ITS망은 보다 광범위하고 확장된 서비스 지역이 예상되고 있다. 현재의 망으로부터 상호연동성, 이동성 등 차별화 요소를 갖고, 또한 IP의 지원을 받아 새로운 개인 멀티미디어 서비스를 뒷받침하여, 화상전화, 화상회의, 무선인터넷 등의 광대역 어플리케이션 서비스를 가능하게 한다. 이러한 차세대 이동 ITS망인 Satellite cell을 운용하기 위해서는 위성통신이 필요하다.[1]

우리나라는 1990년대 초반 국내 통신방송위성의 독자보유로 우주개발 계획을 수립하고, 무궁화위성 발사로 본격적인 위성사업을 추진하여 1995년 8월 무궁화 1호 위성을 발사 및 1996년 1월 무궁화 2호 위성을 발사하였다. 1999년 9월에는 무궁화위성 3호를 발사함으로서 본격적인 위성시대의 대중화에 접어들고 있다. 무궁화위성은 통신 및 방송서비스를 제공하는 복합위성으로서 현재는 무궁화위성 2호와 3호에 의한 통신과 방송서비스가 제공되고 있으며, 초고속인터넷시대를 맞아 위성통신에 대한 이용수요가 급속히 증가하여 Ku-band 통신용

중계기의 경우 80% 이상의 활용률을 보이고 있는 실정이다.

한편, 2000년대 세계 위성수요는 기존의 Ku대역 주파수가 점차 고갈됨에 따라, 서비스의 초고속·광대역화로 대용량 전송이 가능한 Ka대역 주파수 위주로 형성될 것으로 전망된다. 마이크로파 시스템에서는 중간 주파수, 송·수신용의 국부발진 주파수 그리고 송·수신 주파수등 여러 주파수가 필요시 되고 있다. 이러한 주파수원(Frequency Source)을 얻기 위해서는 수정 발진기로부터 얻은 주파수를 체배기를 이용하여 시스템에서 필요로 하는 각종 주파수를 발생시키는 방법이 있다. 주파수 체배 방식은 위상 잡음 특성이 우수하나 시스템이 복잡해지는 단점이 있다. 다른 방법으로는 PLL을 이용한 구성 형태가 있다. 시스템에 사용되는 주파수가 여러 개인 경우 필요한 주파수만큼의PLL 개수가 요구된다. PLL개수가 2개 이상이 되면 PLL을 서로 위상 동기 시켜 모든 발생 주파수에 대하여 위상을 고정 시켜야 한다.

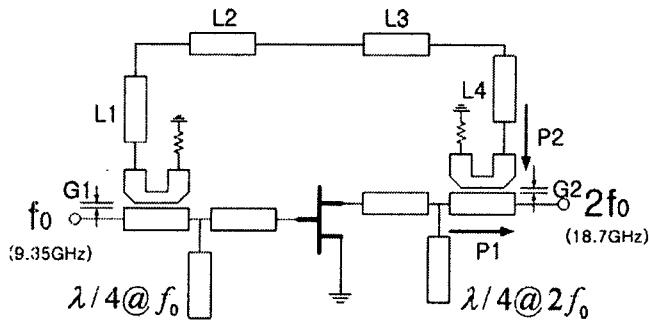
그러나 PLL의 개수가 증가하여 다중 루프 형태의 PLL이 되면 PLL 상호간에 위상을 동기 시키기에 어려움이 많이 발생하게 된다. 이러한 문제를 극복하기 위하여 단일 또는 이중 루프 PLL과 주파수 체배기를 혼합하여 시스템에서 필요로 하는 각종 주파수를 발생하여 주는 혼합형 PLL을 생각할 수 있다.[2]

II. 설계 및 제작

1. Feedforward 구조의 주파수 체배기

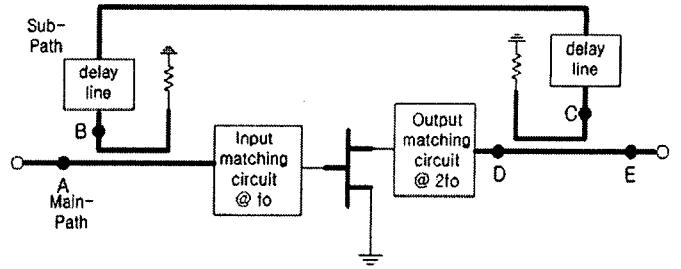
Single-ended 주파수 체배기(frequency doubler)는 직렬형 유전체 공진 발진기의 9.35GHz의 발진 출력을 2체배하여 18.7GHz의 출력을 얻는 기능을 한다. 그러므로 주파수 체배

기는 9.35GHz의 입력신호와 18.7GHz의 출력신호를 갖는다. 그럼 2-1은 Single-ended 주파수 체배기의 일반적인 블록도이다. 주파수 체배기의 구조는 입력 정합회로, 출력 정합회로, 외부 케환망인 $\lambda/4$ 길이의 개방형 스터브와 능동소자로 구성된다. 능동소자로는 Alpha 사의 AFP02N3 HEMT를 이용하였다. 입력 정합회로는 게이트단에서 기본 주파수인 f_0 에 정합하였으며 출력 정합회로는 체배된 주파수인 $2f_0$ 에 정합하였다. 정합회로는 최적의 출력과 동작 주파수 범위 내에서 변환 손실을 최소화 하였다. Single-ended 주파수 체배기의 설계는 $\lambda/4$ 길이의 개방형 스터브를 설계하여 FET의 드레인단에 첨가한 후 입력과 출력을 정합 한다. [3,4].

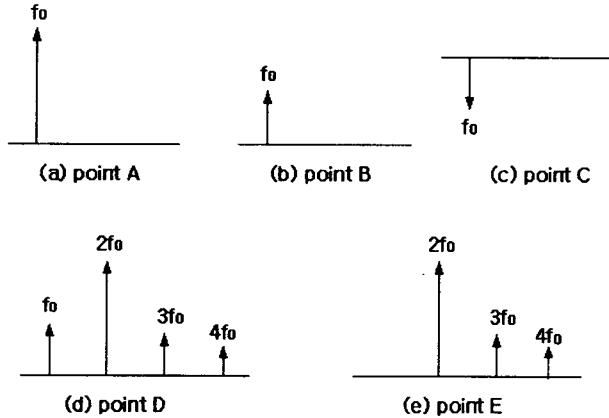


<그림2-1> Feedforward 구조의 주파수 체배기의 회로도

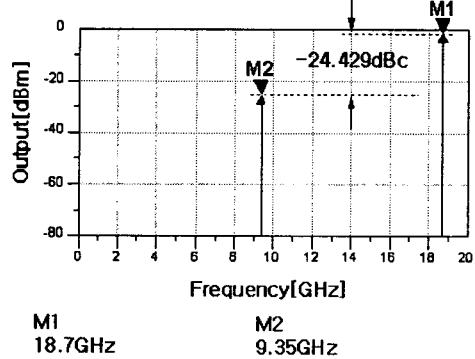
Feedforward 구조의 주파수 체배기는 그림 2-2에 나타나고 있다. 기본적인 Single-ended 체배기 구조를 그대로 유지하면서 입력과 출력 단자에 방향성 결합기를 이용하여 기본 주파수를 억압하는 역할을 하도록 설계를 하였다. 높은 주파수 대역에서의 가변 위상변환기의 사용이 힘들기 때문에 본 논문에서는 마이크로스트립 라인의 길이와 방향성 결합기의 결합 선로의 폭을 이용하여 높은 주파수 대역에서 Feed-forward 구조의 사용을 제안하였다. 기본주파수를 상쇄시키기 위해서는 크기는 같고 위상은 180° 로 반전 시켜야 하므로. 게이트 입력단자와 드레인 출력 단자에 방향성 결합기의 간격 G1, G2를 이용하여 드레인 출력 P1 전력과 방향성 결합기에서 나오는 P2전력의 크기를 맞추고 L1과 L2의 길이를 조절하여 두 전력(P1, P2)의 위상이 180° 가 되어 기본주파수가 상쇄 되도록 설계하였다. 그럼 2-3은 그림 2-2의 입력으로 인가된 기본 주파수는 주경로(A)와 방향성 결합기에 의한 보조 경로(B)로 나누어진다. 주 경로에서는 디바이스에 의해 그림 2-3(d)와 같이 고조파 신호 성분들이 발생한다. 방향성 결합기를 통해 보조 경로로 인가된 기본 주파수는 두개의 delay line에 의해서 역(180°)위상을 맞추고 방향성결합기의 폭에 의하여 크기를 조절한다. 주 경로에 다시 결합되기 직전에 기본 주파수 신호의 크기와 위상이 그림 2-3(c)와 같이 해줌으로써 주파수 체배기의 최종 출력은 그림 2-3(e)와 같이 기본 주파수 신호 성분이 제거되어 진다. [5,6]



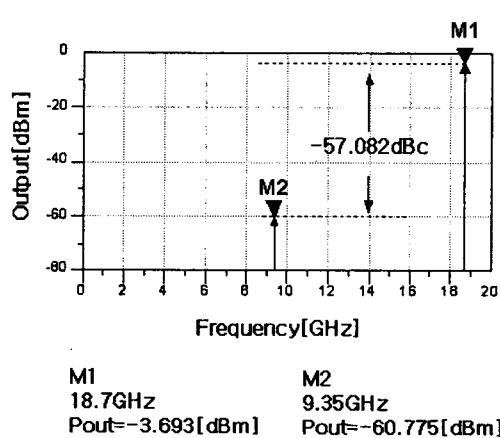
<그림2-2> Feedforward 주파수 체배기의 블록도



<그림2-3> Feedforward 주파수 체배기의 스펙트럼 변화



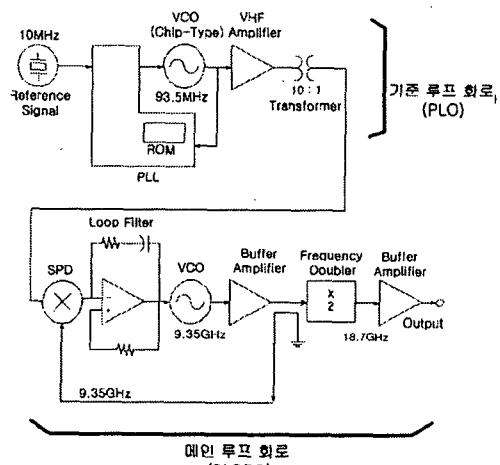
<그림2-4> Single-ended 주파수 체배기의 억압 특성



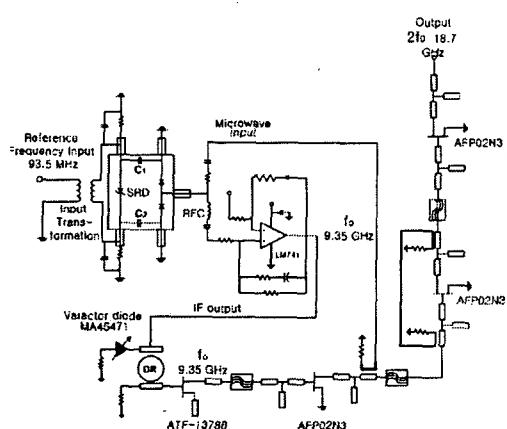
<그림2-5> Feedforward 주파수 체배기의 억압특성

일반적인 single-ended의 체배기로 주파수 억압 특성을 위해 출력에 개방 스터브를 사용한 경우 일반적으로 -30dBc 이상 억압하기 힘드나 Feedforward 구조의 체배기를 이용하였을 경우 그림2-5에 나와 있듯이 -57.08dBc의 높은 주파수 억압 특성을 얻을 수 있다. [5,6] Feedforward 구조의 주파수 체배기의 입력단은 입력 주파수인 9.35GHz에서 반사계수는 -22.34dB를 얻었으며, 출력단은 입력신호가 체배되어 손실 없이 전송되도록 18.7GHz에 정합 시켰다. 그림 2-4는 Single-ended 주파수 체배기의 억압특성으로 24.429dBc의 기본주파수 억압 특성을 나타내고 이때 18.7GHz의 출력 전력은 약-2dBm을 얻었다. 그림 2-5는 Feedforward 구조의 주파수 체배기 억압 특성으로 -57.08dBc의 우수한 억압 특성을 얻을 수 있었고, 18.7GHz의 출력 전력은 약 -3.7dBm을 얻었다. 이 설계 결과로 볼 때 Feedforward 구조의 주파수 체배기는 Single-ended 주파수 체배기보다 기본 주파수 억압 특성은 우수하나 18.7GHz의 출력에서 약 1dB 정도 감소하고 있다. 그 원인은 게이트와 드레인단에서 방향성 결합기를 통해 전력이 소모되기 때문에 출력 전력이 감소하게 된 것이다.

2. PLDRO 설계 및 제작



<그림2-6> 이중루프 고조를 갖는PLDRO

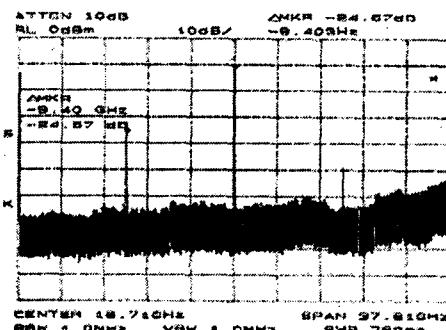


<그림2-7> 메인 위상고정 유전체 공진 발진기의 시스템 구성도

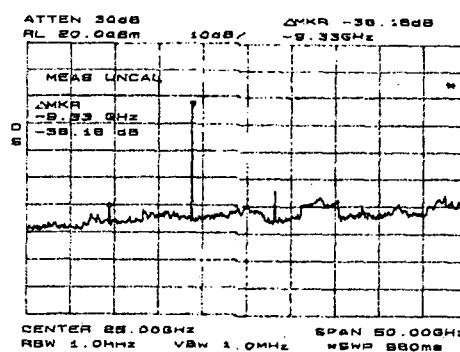
회로설계는 Agilent사의 ADS2002을 이용하여 설계 하였다. 그림 2-6은 이중루프 구조를 갖는 위상고정 유전체 공진 발진기의 전체 블록도이다. 그림 2-6에서 보인 것과 같이 기준 루프회로와 메인 루프회로로 구성되어 있다. 기준 루프회로는 93.5MHz인 VCXO (voltage controlled crystal oscillator)를 frequency synthesis인 LMX2306을 이용하여 위상을 고정하였으며 기준 루프 회로와 메인 루프회로의 임피던스를 맞추기 위해 10:1 transformer를 사용하였다.[7] 메인 루프 회로는 그림 2-7에서와 같이 9.35GHz인 VCDRO (voltage controlled dielectric resonator oscillator)를 SPD (sampling phase detector)를 이용하여 위상을 고정하여 본 논문에서 제시한 체배기를 통해 18.7GHz의 출력을 얻도록 설계 하였다. [7, 9]

III. 측정 결과

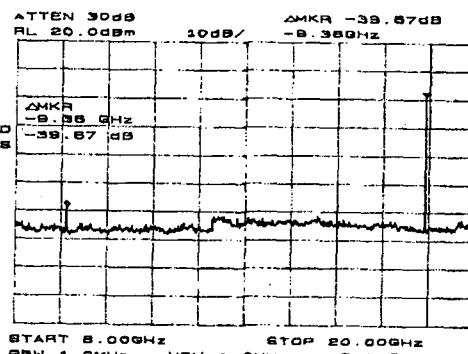
1. 주파수 체배기



<그림3-1> Single-ended 주파수 체배기의 억압특성

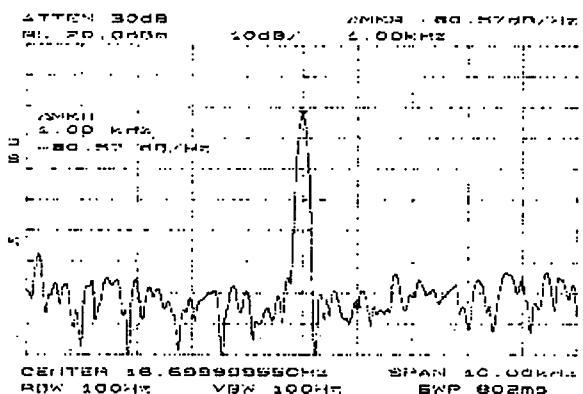


<그림3-2> Feedforward 주파수 체배기의 억압 특성



<그림3-3> 이중 루프PLDRO의 전력 스펙트럼

그림 3-1은 Single-ended 주파수 체배기의 억압 특성의 측정 결과로서 -24.67dBc의 기본 주파수 억압 특성을 얻을 수 있었다. 그림 3-2는 Feedforward 주파수 체배기의 억압 특성의 측정 결과로서 -38.16dBc의 기본 주파수 억압 특성을 측정 할 수 있었다. Single-ended 주파수 체배기의 억압 특성은 시뮬레이션 결과 값과 거의 동일하게 측정 되었고, Feedforward 주파수 체배기의 억압 특성의 경우 시뮬레이션 보다 특성에 차이를 보이고 있다. 실제 제작에서는 위상과 크기를 완벽히 맞출수 없었다. 그러나 Single-ended 주파수 체배기의 억압 특성에 비하여 Feedforward 주파수 체배기의 기본주파수에 대한 억압 특성이 우수함을 알 수 있다. 그림 3-3는 이중 루프PLDRO의 전력 스펙트럼 측정 결과로서 -39.67dBc의 기본 주파수 억압 특성을 측정 할 수 있었다.

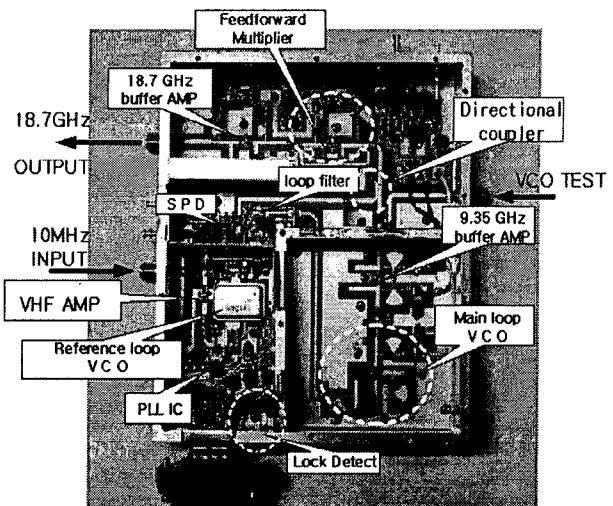


<그림3-4> 이중 루프PLDRO의 위상잡음 특성(offset 1kHz)

그림 3-4는 이중 루프 위상고정 전압제어 유전체 공진발진기의 위상잡음 특성으로 offset 1kHz에서 -80.57dBc/Hz의 특성을 얻었다.

IV. 결 론

본 논문에서는Single-ended 주파수 체배기 보다 기본 주파수 억압 특성이 좋은 Feedforward 구조의 주파수 체배기를 사용하여 k_a 대역 PLDRO(phase lock dielectric resonator oscillator)를 제작 하였다. 차세대 ITS망의 위성통신 LNB부품으로 사용되어질수 있으리라 기대된다. 사용제안된 Feedforward구조의 주파수 체배기는 single-ended 주파수 체배기 보다 15dB이상의 기본 주파수 억압특성을 나타내었다. Feedforward 구조의 정확한 위상과 전력을 알 수 있는 모델링과 Feedforward 구조가 system에 미치는 영향 등을 향후 과제로 남는다.



<그림3-4> 이중 루프 위상고정 유전체 공진발진기의 실물 사진

참고문헌

1. 강승철."차세대 ITS망에서 이동차량의 위치관리 기법", 한국ITS학회 학술대회 논문지, pp.22-25, 2002, 11.
2. 김운용."코헤런트 시스템에 이용을 위한 헤테로다인, 이중 루프형의 주파수 발진기의 설계", 마이크로파 및 밀리미터파 workshop 논문지, pp.167-173, 1993, 7.
3. R. Gilmore, "Concepts in the design of frequency multipliers,"Microwave Journal, pp. 129-139, March 1987.
4. T. Hirota, and H. Ogawa, "Uniplanar monolithic frequency doubler," IEEE Trans. Microwave Theory Tech., vol. 37, pp. 1249-1254, Aug. 1989.
5. N. Siripon, M. Chongcheawchanan, and I. D. Robertson, "Novel Frequency Doubler using Feedforward for Fundamental Frequency Component Suppression," IEEE MTT-S Digest pp. 1345-1348, 2001.
6. 황도경, "기본신호와 3차 이상의 고조파 신호 제거 특성을 갖는 주파수 체배기 설계", 마이크로파 및 전파학술대회 논문지, 제25권 1호, pp.303-306, 2002. 5.
7. Alpha Semiconductor Division, Sampling phase detectors, Data Sheet. Mar, 1990.
8. National Semiconductor Division, LMX2306/LMX2316 /LMX2326 PLLatinum Low Power Frequency Synthesizer for RF Personal Communications,Data Sheet. February, 2002.
9. J. Perez, P. Porta and F Sierra, "A comparison of the performance of three phase locked oscillators fabricated at 21GHz," IEEE MTT-S Int. Microwave Symp. Digest, pp. 305-308, 1992.