

TRS(Trunked Radio System)용 전력 증폭기의 선형화를 위한 듀얼 주파수 체배기를 이용한 전치왜곡 선형화기 설계 및 구현

A Design and Implementation of Predistortor using Dual Frequency Multiplier for TRS Power Amplifier

김영준 배상균 안수형 임형철
(광운대, 석사과정)

민준기 유형수
(광운대, 박사과정)

홍의석
(광운대, 교수)

목 차

- I. 서론
- II. 듀얼 주파수 체배기를 이용한 전치왜곡 선형화기
- III. 전치왜곡 선형화기 설계
- IV. 전치왜곡 선형화기 측정
- V. 결론

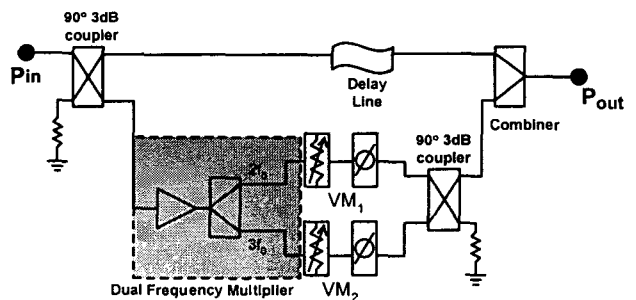
I. 서론

TRS (Trunked Radio System) 는 주파수 이용의 효율성을 높이기 위해 여러개의 주파수를 다수의 가입자가 공동으로 이용하는 무선통신 시스템이다. TRS는 이미 널리 사용되고 있는 차량전화나 휴대전화에 비해 서비스 종류가 다양하고 가격도 저렴하여 주로 기업등에서 업무용으로 적합한 통신 서비스이다. 즉 TRS는 하나의 단말기로 이동전화는 물론 무선데이터, 양방향무선호출등의 기능을 발휘할 수 있으며 다양한 부가서비스를 이용할 수 있는 장점을 갖고 있다. 이에따라 TRS는 대형운수업체나 택시회사, 대규모 현장관리업무, 유통사업분야, 보안서비스 등에 적합하다. TRS는 또 상업용 서비스 업체외에 일부 대기업들이 자가통신망으로 구축 활용하고 있기도 하며 경찰청이나 교통방송 검찰청 등에서도 자가업무용으로 TRS망을 구축, 통신에 활용하고 있다. 이와같은 TRS 서비스는 서비스 방식에 있어서는 기존의 워키토키라고 불리는 무전기와 비슷하나 통화권이 기지국을 중심으로 무전기는 2km 정도에 불과하지만 TRS는 최대 50km에 달한다. 일반적으로 이러한 통화권 확장에 필요한 대전력 증폭기(HPA: High Power Amplifier)의 기술적 요구사항 중 증폭기의 비선형성에 의해 발생하는 혼변조 특성을 만족하여야 통신 시스템을 구성할 때 품질이나 성능 및 효율면에서 우수하다. 다중 신호가 동시에 입력되면 증폭기 출력 단에서는 증폭된 입력신호와 함께 하모닉 성분들과 혼변조 왜곡 신호들이 발생된다. 이러한 하모닉 신호성분과 혼변조 왜곡 신호를 개선하기 위한 다양한 선형화 방식이 존재하지만 그 중에서 전치왜곡기술은 적절한 성능을 내면서 비교적 저렴한 솔루션으로 인정 받고 있다. 본 논문은 이러한 대전력 증폭기 (HPA: High Power Amplifier)가 비선형 특성을 가지고 있어서 발생하는 혼변조 왜곡 신호를 억압하기 위한 방법으로 고조파 성분을 이용하여 혼변조 신호를

억압할 수 있는 기법을 제안 하였다.

II. 듀얼 주파수 체배기를 이용한 전치왜곡 선형화기

본 논문에서 제시한 듀얼 주파수 체배기를 이용한 전치 왜곡 선형화기의 구성도를 <그림 1>에 나타내었다. 90o 3dB 커플러를 사용하여 입력신호를 선형경로와 비선형경로 나누어 비선형 경로에서 능동소자 하나로 구성된 듀얼 주파수 체배기를 사용하여 2체배 주파수와 3체배 주파수를 동시에 발생시키고 각각의 체배 주파수 출력단 뒤에 가변 위상변환기와 가변 감쇄기를 삽입한 구조로 능동소자 하나로 구성된 듀얼 주파수 체배기는 선형화기 자체 DC 전력을 다소 줄일 수 있으며 각각의 체배 주파수 출력단 뒤에 가변 위상변환기와 가변 감쇄기를 삽입하여 3차 혼변조 와 5차 혼변조 신호를 개별적으로 조절 할 수 있도록 구성하였다.



<그림 1> 듀얼 주파수 체배기를 이용한 전치왜곡 선형화기 구성도

전치왜곡선형화 동작원리는 입력단에서 두 개의 반송파가 인가되면 90o 3dB 하이브리드 커플러를 통과한 신호가 듀얼 주파수 체배기를 통과하여 2고조파 와 3고조파의 신호가 발생되고 이 체배된 신호들이 위상과 크기를 조절하는 VM(Vector Modulator)을 지나 두 개의 반송파와 결합기를 통하여 주전력 증폭기에 동시에 입력된다. 수식적으로 고조파를 이용한 전치왜곡 기술을 해석하기 위해서 전력 증폭기의 비선형 식을 식 (1) 과 같이 5차 파워 시리즈(Power Series)로 표현할 수 있다.

$$V_{out}(t) = g_1 V_{in}(t) + g_2 V_{in}^2(t) + g_3 V_{in}^3(t) + g_4 V_{in}^4(t) + g_5 V_{in}^5(t) + \dots \quad (1)$$

고조파 신호들이 혼변조 신호를 억압할 수 있는 조건은 2 tone 입력주파수가 w_1, w_2 크기가 A_1, A_2 라 가정하고 입력신호가 $A_1 \cos w_1 t, A_2 \cos w_2 t$ 일 때 2고조파신호는

$$A_{11} \cos(2w_1 t + \phi_1), A_{22} \cos(2w_2 t + \phi_2) \text{ 이며}$$

전력증폭기로 입력되는 신호는 식(2) 와 같다.

$$V_{in}(t) = A_1 \cos w_1 t + A_2 \cos w_2 t + A_{11} \cos(2w_1 t + \phi_1) + A_{22} \cos(2w_2 t + \phi_2) \quad (2)$$

여기서, ϕ_1 과 ϕ_2 는 고조파 주파수의 위상 성분이다.

식(1)를 식(2)에 대입하여 상측 3차혼변조 신호와 관련된 항을 추출하면 아래 식(3) 과 같다.

$$A_1 A_{22} g_2 \cos[(2w_2 - w_1)t + \phi_2] + \frac{3}{4} A_1 A_2^2 g_3 \cos[(2w_2 - w_1)t] - \frac{1}{8} A_1^2 A_2^3 g_5 \cos[(2w_2 - w_1)t + \phi_2 - \phi_1] \quad (3)$$

3차 혼변조 상쇄조건을 2고조파의 크기 와 위상으로 표현하면 식(4) 와 같다.

$$A_{11} = \frac{A_1^2 g_3}{4g_2} \quad |\phi_1| = 180^\circ$$

$$A_{22} = \frac{A_2^2 g_3}{4g_2} \quad |\phi_1| = 180^\circ \quad (4)$$

또한 5차 혼변조를 고려하면 3고조파 신호가

$$A_{11} \cos(3w_1 t + \phi_1), A_{22} \cos(3w_2 t + \phi_2) \text{ 일때}$$

전력 증폭기로 입력되는 신호는 식(5) 와 같다.

$$V_{in}(t) = A_1 \cos w_1 t + A_2 \cos w_2 t + A_{11} \cos(3w_1 t + \phi_1) + A_{22} \cos(3w_2 t + \phi_2) \quad (5)$$

식(5) 를 식(1) 에 대입하여 상측 5차 혼변조 항을 추출하면 아래 식(6) 과 같다.

$$\frac{3}{4} A_1^2 A_{22} g_3 \cos[(3w_2 - 2w_1)t + \phi_2] + 3A_1 A_{11} A_{22} g_3 \cos[(3w_2 - 2w_1)t + \phi_2 - \phi_1] - \frac{1}{8} A_1^2 A_2^3 g_5 \cos[(3w_2 - 2w_1)t + 90^\circ] \quad (6)$$

5차 혼변조 상쇄조건을 3고조파의 크기 와 위상으로 표현하면 식(7) 과 같다.

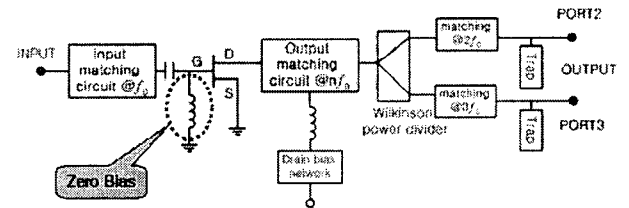
$$A_{11} = \frac{A_1^3 g_5}{6g_3} \quad |\phi_1| = 90^\circ, 270^\circ$$

$$A_{22} = -\frac{A_2^3 g_5}{6g_3} \quad |\phi_1| = 90^\circ, 270^\circ \quad (7)$$

윗 식에서 와 같이 2고조파와 3고조파의 위상과 크기가 식 (4) 와 식(7)로 조절되어지면 전력 증폭기에서 요구하는 충분한 혼변조 억압특성을 가질 수 있다.

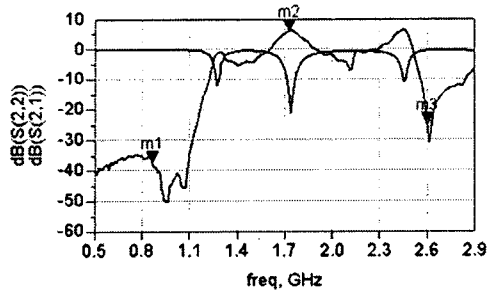
III. 전치왜곡 선형화기 설계

제한한 전치왜곡 선형화기는 현재 상용화 되고있는TRS BC밴드 순방향 10 MHz (856.0125 ~ 865.9875MHz) 주파수에서 Agilent사의 ADS2002의 설계틀을 사용하여 설계 하였다. <그림 2> 는 전치왜곡 선형화기에 사용된 듀얼 주파수 체배기 블록도를 나타내었다. 사용된 주파수 체배기는 고조파 성분의 전력을 고려하여 게이트에 제로 바이어스를 사용하였으며 출력측에 각각의 체배 주파수에 해당하는 매칭회로를 구성하고 원하는 체배 주파수 이외의 주파수성분을 억압하고자 트랩을 삽입한 구조로 설계 하였다.



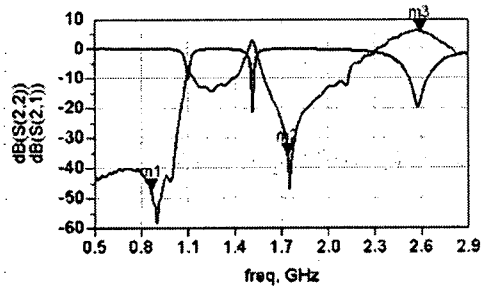
<그림 2> 듀얼 주파수 체배기 블록도

<그림 3> 은 설계된 듀얼 주파수 체배기의 소신호 이득특성 설계 결과이며 2체배 주파수의 이득이 약 6 dB이상이고 기본주파수와 3체배 주파수는 충분히 억압된 것을 볼 수 있다. <그림 4> 는 포트3의 소신호 이득특성 설계 결과이며 원하는 3체배 주파수에서의 이득이 약 5dB 이상이고 기본 주파수와 2체배 주파수 역시 충분히 억압된 것을 볼 수 있다. <그림 5> 와 <그림 6> 은 2 tone (34dBm/ tone) 입력시 선형화 전후의 전력 증폭기의 혼변조 특성 설계 결과를 나타내고 있다. 설계 결과 제안된 전치왜곡 선형화기를 장착한 후 3차와 5차혼변조 개선량은 각각 25 dB와 16.75 dB를 나타내었다. <그림 7>은 설계된 전치 왜곡 선형화기의 레이아웃을 나타내었다.



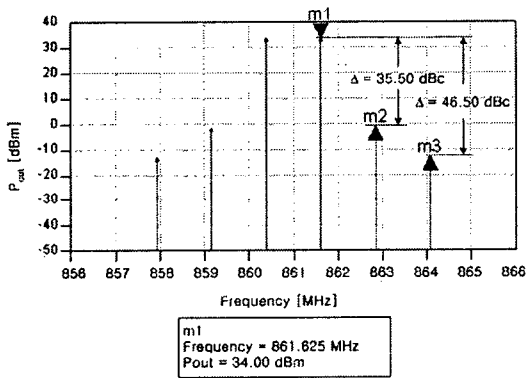
| | | |
|---|--|---|
| m1 Freq = 861 MHz S21 = -38.74 dB | m2 Freq = 1.722 GHz S21 = 6.024 dB | m3 Freq = 2.583 GHz S21 = -25.74 dB |
|---|--|---|

<그림 3> 2체배 주파수 소신호 이득특성

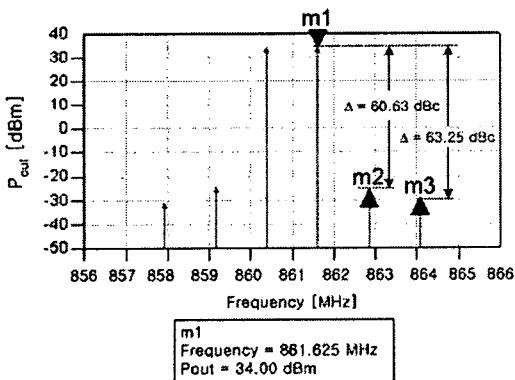


| | | |
|---|---|---|
| m1 Freq = 861 MHz S21 = -47.74 dB | m2 Freq = 1.722 GHz S21 = -35.64 dB | m3 Freq = 2.583 GHz S21 = 5.74 dB |
|---|---|---|

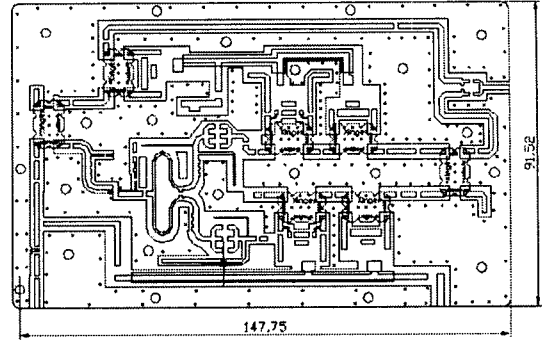
<그림 4> 3체배 주파수 소신호 이득 특성



<그림 5> 선형화전 혼변조 특성



<그림 6> 선형화후 혼변조 특성



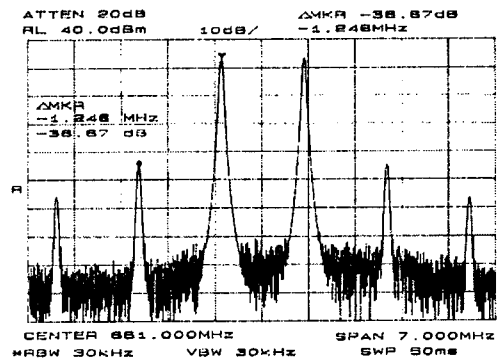
<그림 7> 전치 왜곡 선형화기 레이아웃

IV. 전치왜곡 선형화기 측정

본 논문은 듀얼 주파수 체배기를 이용한 전치왜곡 선형화기를 하이브리드 형태로 제작 하였으며 회로제작을 위해 유전율 2.52, 높이 0.54 mm 인 테프론 기판을 사용하여 제작하였다. 선형화기 성능 측정에 사용된 전력 증폭기는 주파수 856.0125 ~ 865.9875 MHz 에서 이득이 40 dB이고 평균 출력 전력 5 W (37 dBm) 인 증폭기를 사용하였다. <그림 8>은 선형화전의 전력 증폭기의 3차와 5차 혼변조 특성을 나타내었으며 <그림 9>는 전치왜곡 선형화기 장착후의 3차 와 5차 혼변조 특성을 나타내었다. <표 1>은 설계값과 측정값을 비교하였으며 측정결과 혼변조 개선량이 3차 와 5차 혼변조 개선량이 각각 22 dB 와 13.5 dB의 개선된 특성을 나타내어 설계값과 측정값이 유사함을 보였다.

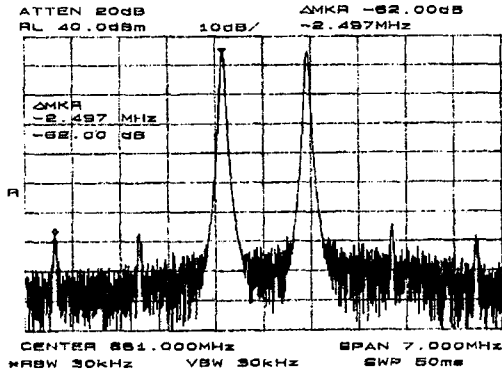
<표 1> 설계값과 측정값 비교

| 항 목 | 조 건 | 설계값 | 측정값 |
|--------|------|-----------|-----------|
| 3차 혼변조 | 선형화전 | 35.50 dBc | 38.67 dBc |
| | 선형화후 | 60.63 dBc | 60.27 dBc |
| 5차 혼변조 | 선형화전 | 46.50 dBc | 48.50 dBc |
| | 선형화후 | 63.25 dBc | 62.00 dBc |



<그림 8> 선형화전 혼변조 특성

참고문헌



<그림 9> 선형화후 혼변조 특성

V. 결 론

본 논문에서는 TRS 서비스 영역 확장을 위해 필수적인 대 전력 증폭기의 혼변조 특성을 개선 하고자 고조파를 이용한 전치왜곡 선형화기를 설계 및 제작 하였다. 제안된 구조는 혼변조 신호를 발생시키기 위한 루프를 제거하고 능동소자 하나를 이용하여 3차 와 5차 혼변조 신호를 동시에 억압할 수 있는 듀얼 주파수 체배기를 이용한 구조로써 선형화기 자체 DC 전력을 줄일 수 있는 구조이다. 선형화후 3차와 5차 혼변조 특성이 60 dBc 이상의 특성을 나타내어 TRS 서비스에서 원하는 만족할 만한 특성을 나타내었으며 서비스 확장을 위한 전력 증폭기로서 충분한 선형성을 나타내었다. 향후 DSP를 적용하여 지능형 전치왜곡 선형화기를 구현함으로써 전력 증폭기의 효율측면을 고려한 선형화 기술 연구가 이루어져야 할 것이다.

1. S. M. Li, D. Jing and W. S. Chan, "Verification of Practicality of Using the Second Harmonic for Reducing IMD", Electron. Lett., vol. 34, no. 11, pp. 1097-1098, 1988.B.
2. E. Camargo, "Design of FET Frequency Multipliers and Harmonic Oscillators," Artech House, 1998.
3. F. Madriz, "Design of PHEMT frequency triplers with conversion gain at 6GHz", Applied Microwave & Wireless, pp. 42-48, 2000.
4. G. Zhang, " A novel technique for HEMT tripler design", IEEE MTT-s Int. Microwave Symp. Digest, pp. 663-666, 1996.
5. Sang Won Kim, Han Yu Cho, Young Kim, Ik SooChang and Won Woo Lee "Deisgn of a Predistorter Controlling Individual Orders of Intermodulation Using a New armonic Generator", Microwave Journal, Technical Feature, April 2003.
6. N. Potheary. Feedforward Linear Power Amplifier, Artech House Microwave Library, 1999.
7. B. Kenington, "High-linearity RF Amplifier Design," Artech House Microwave Library, 2000