

Open-tube 방식을 이용한 n-type GaAs_{0.60}P_{0.40}에 Zn 확산과 전계발광 특성

Zn Diffusion using by Open-tube Method into n-type GaAs_{0.60}P_{0.40} and the Properties of Electroluminescence

표진구*, 소순진*, 박춘배*

Jin-Goo Pyo*, Soon-Jin So*, Choon-Bae Park*

Wonkwang University*

Abstract

To diffuse Zn at solid-state, the SiO₂/ZnO/SiO₂ wafers was made by PECVD and RF Sputter. Thicknesses of bottom SiO₂ and cap SiO₂ was about 500Å and about 3500Å. Diffusion temperatures were 760°C, 780°C, and 800°C, and diffusion times were 1, 2, 3, 4, 5, and 6 hr. LED chips were fabricated by the diffused wafers at Fab. The peak wavelength of all chips showed about 625~650 nm and red color. Main reason for Iv change was by diffusion temperature not diffusion time. The lower temperature was the higher Iv. We think that these properties is because of the very high diffusion temperature.

Key Words : Zn Diffusion, LED(Light Emitting Diode), Open-tube, GaAsP

1. 서 론

III-V족 화합물 반도체는 광소자 응용분야 뿐만 아니라 초고속 전자소자분야에서도 폭 넓게 활용되고 있다.^[1] 이들 재료의 p-type 층에 이용되는 가장 일반적인 도펀트가 Zn 원소이다. HBTs의 열화특성이 Zn의 확산에 큰 영향을 받는 것 때문에 HBTs 분야에서 Zn 확산에 대한 연구는 널리 진행되고 있다. 또한, GaAs_{1-x}P_x 박막에서의 Zn 확산은 red (x=0.40)와 orange (x=0.65) LED의 도펀트로서 널리 사용된다.^[2-4]

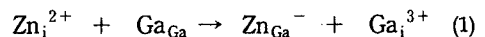
이렇게 GaAs를 기반으로 한 화합물 반도체에서 Zn 확산공정은 매우 중요한 위치에 있다. 그러므로 확산에 대한 공정도 다양하게 이루어지고 있으며 크게 다음과 같이 3가지로 분류할 수 있다.

- i) Open-tube 방식
- ii) Ampoule-tube 방식
- iii) Dopant Implantation 방식

Open-tube 방식은 Ampoule-tube 방식에 비해 공

정 단가 및 설비비가 저렴하여 가장 일반화된 공정인 장점을 가지고 있으나, 발광특성이 비교적 약하고 공정에 대한 외부 영향을 많이 받는다는 단점도 있다. Ampoule-tube 방식은 발광특성이 우수하나 공정 단가가 높고 고가의설비가 요구된다. 마지막으로 Dopant Implantation 방식은 양산화 하기에는 공정기술상의 어려움과 공정 단가 문제로 발광소자에서 널리 사용되고 있지 않으며 주로 연구 분야에서 사용되고 있으나 확산 농도 및 깊이를 쉽게 제어할 수 있다는 장점을 가지고 있다.

일반적으로 GaAs에서의 Zn 확산은 GaAs 결정 내의 침입형 자리(interstitial site)에 Zn을 확산시킨 후, Ga 공공(Ga vacancy)로 치환하는 다음과 같은 메커니즘에 따르는 것으로 보고 되고 있다.



Zn_{Ga}⁻는 얇은 역선택 에너지 준위를 갖고며 p-type 특성을 갖게 하고 Ga_i³⁺는 out diffusion이나 깊은 에너지 준위를 갖게 된다. 이러한 메커니즘은 많은 연구를 통해 진행되어 왔지만 공정에 따른 여러 효과를 설명하고 양산화에서의 안정된 공정 설계를 위해

* : 원광대학교

계속해서 연구되어야 할 것이다.

본 연구에서는 양산시 공정 단계 및 설비비가 저렴한 open-tube 방식을 이용하여 확산 온도와 시간에 따라 LED 칩에서의 전계발광 특성을 분석하였다. 특히, SiO₂ 박막증착은 기존에 많이 사용하고 있는 LPCVD방법보다 공정시간이 빠르고 공정이 용이한 PECVD방법을 활용하여 이에 대한 전계발광 경향을 확인하였으며 그 가능성을 평가하였다.

2. 실험

2.1 SiO₂/ZnO/SiO₂ 구조와 확산

Open-tube 방식은 Zn를 고체상 상태에서 확산해야 하기 때문에 일반적으로 SiO₂ 박막 사이에 샌드위치형의 구조를 형성해야 한다. 이때 하부에 SiO₂ 박막은 약 500Å으로 얇게 증착하여 확산이 고르고 되도록 하였으며 확산 이후에 불산 액에 에칭이 되도록 하였다. 하부 SiO₂ 박막의 PECVD 공정조건은 표1에 정리하였다. 하부 SiO₂ 박막을 증착한 후, Zn 확산원인 ZnO 박막은 RF 스퍼터를 사용하여 약 500Å에 두께로 증착하였다. 마지막으로 상부 SiO₂ 박막은 Zn가 확산과정에서 외부 확산을 막기위해 PECVD를 이용하여 약 3500Å 두께로 증착하였다. 이렇게 준비된 웨이퍼의 단면을 그림 1에 나타내었다.

표 1. 박막 증착 공정 조건.

	압력 [mTorr]	RF Power [W]	가스 [sccm]	온도 [°C]
하부 SiO ₂	300	40	N ₂ O: 350 SiH ₄ : 700	50
상부 SiO ₂	300	40	N ₂ O: 350 SiH ₄ : 700	270
ZnO	10	500	Ar: 70	300

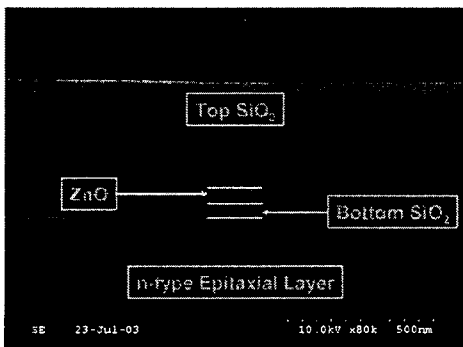


그림 1. SiO₂/ZnO/SiO₂ 구조의 SEM 사진.

2.1 LED 칩 제작과 측정

확산된 웨이퍼의 광학적 특성을 분석하기 위해

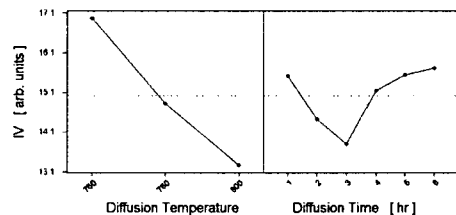
LED Fab에서 칩 공정을 진행하였다. n면과 p면 전극은 열증착기(Thermal Evaporator)를 이용하여 각각 AuGeNi/Au구조와 AuBe/Au 구조로 증착하였다. 사진식각공정을 이용하여 패틴을 형성하였으며 메탈에칭과 열처리 오믹 공정을 진행하였다. 그후 다이싱 공정, 그리고 염산계로 칩 표면 처리를 하였다.

이렇게 준비된 LED 칩은 Sorter LED 광분석기를 통해 한매의 웨이퍼당 10 개 이상의 칩을 20 mA에서 분석하였다. 전류-전압 특성과 전압-정전용량 특성은 각각 Agilent 4165 semiconductor parameters와 Agilent 4284 LCR meter를 이용하여 측정하였다.

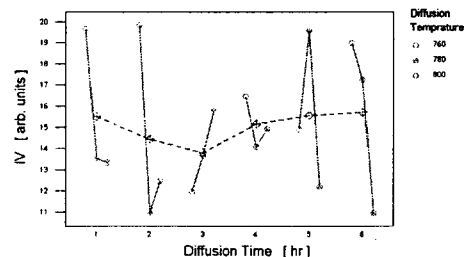
3. 결과 및 고찰

그림 2는 모든 조건의 칩을 20 mA에서 측정된 후, DOE(Design Of Experimental: 실험설계)와 통계적 분석을 바탕으로 통계도구로 표현한 Main Effect Plot과 Multi-Vari Chart를 보였다. 그림 2에 나타난 바와 같이 IV에 영향을 주는 것은 확산 시간보다는 확산 온도에 영향이 크다. 또한 온도가 낮을수록 상대적으로 높은 IV 값을 보였다. 이것 또한 확산 온도가 준비된 웨이퍼에 비해 너무 높게 설정되었음을 의미하며, PECVD로 준비된 SiO₂ 박막에서는 낮은 온도에서 확산해야 함을 보인다.

그림 3은 같은 DOE에 대한 VF의 결과를 나타낸다. 그림 3 (a)에서 나타난 바와 같이 온도와 시간 모두에 대해 VF는 큰 영향을 받는다. 확산 온도가 높고 확산 시간이 길수록 VF가 높아진다. 이는 너무

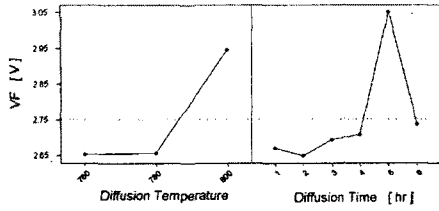


(a) IV에 대한 Main Effect Plot.

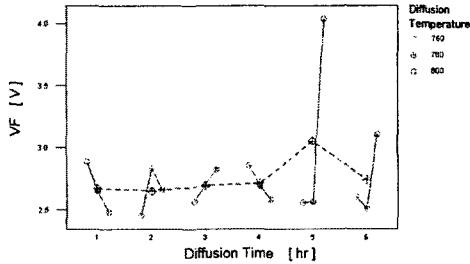


(b) IV에 대한 Multi-Vari Chart.

그림 2. 20 mA 구동 전류에서 측정된 IV 분포.



(a) VF에 대한 Main Effect Plot.



(b) VF에 대한 Muir-Vari Chart.

그림 3. 20 mA 구동 전류에서 측정된 VF 측정.

높은 온도에서 확산함으로 인해 상부 SiO₂가 파손되기 때문으로 생각된다. 그리고 그림 3(b)에서는 확산 시간이 3~4시간 영역에서 VF의 편차가 적음을 보였다.

위의 Sorter LED 광분석기에서 얻은 결과 760°C에서 가장 높은 IV를 보였으며 더 낮은 확산 온도로 공정설계를 해야 함을 알수있다. 그림 4는 760°C에서 시간에 따른 IV와 전류-전압 특성 곡선을 나타낸다. 시간에 따라 IV의 경향은 뚜렷하게 보이지 않고 있으며 VF 또한 특정 경향 없이 2.2~2.8 V 사이를 보였다.

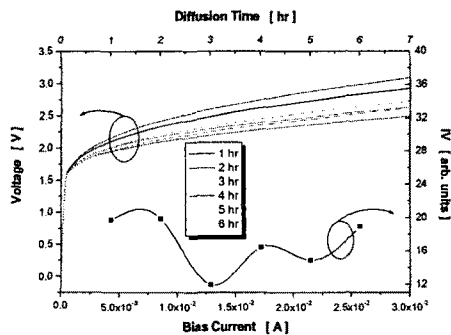


그림 4. 확산온도 760°C에서 확산시간에 따른 전류-전압 특성 곡선.

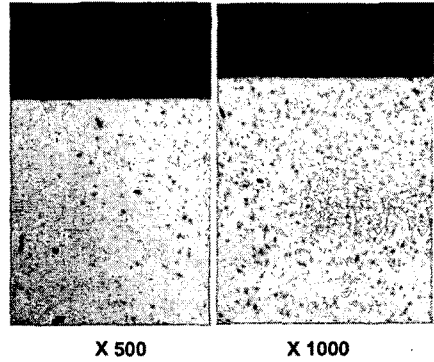


그림 5. 웨이퍼 단면을 화학 에칭한 후 광학현미경 사진.

확산 온도와 확산 시간에 따른 확산 깊이를 알아보기 위해 불산계와 황산계 Etchant로 웨이퍼 단면을 에칭해 보았으나 그림 5와 같이 에칭 깊이가 명확히 보이지 않았다. 이는 화학 에칭을 이용한 정전용량 계측기 분석결과 Zn 도핑 농도가 10¹⁷/cm³ 정도로 매우 낮기 때문인 것으로 사료된다. 이 낮은 도핑 농도는 결국 그림 3 과 그림 4에서 보는 것과 같이 VF를 2.2V 이상의 약간 높게 한 것이다.

그림 6은 760°C에서 확산된 LED 칩에 대한 전압-정전용량 특성 곡선을 나타낸다. 확산 농도가 높을수록 역바이어스 전압인가시 공핍영역의 폭이 좁아지므로 높은 정전용량을 갖게 된다. 그림 5에 나타난 곡선을 보면 대부분이 비슷한 정전용량을 보여 확산시간에 따라 도핑 농도에 영향이 없음을 보였다.

그림 7은 본 연구에서 만들어진 LED 칩의 발광 스펙트럼을 보여준다. 발광스펙트럼은 n-type에서

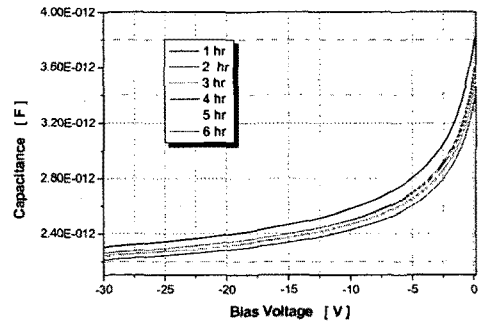


그림 6. 확산온도 760°C에서 확산 시간에 따른 전압-정전용량 특성곡선.

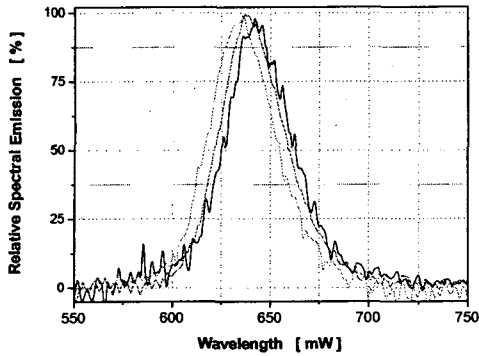


그림 7. 760°C에서 확산된 LED 칩의 발광 파장 스펙트럼.

As와 P의 함량에 따른 에너지 밴드 겹에 의해 변화 되기 때문에 그림 7에서와 같이 모든 칩에 대해 피크 파장이 625~645 nm로 발광됨을 보인다. 본 연구에서는 As와 P의 함량이 0.60과 0.40을 사용하였기 때문이다.

4. 결 론

본 연구에서는 n-type GaAs_{0.60}P_{0.40} 웨이퍼에 공정 단가 및 설비비가 저렴한 open-tube 방식을 이용하여 Zn를 확산시켰으며, 이를 LED 칩까지 제작하여 전계발광 특성을 분석하였다. 특히, SiO₂ 박막은 PECVD로 증착하여 기존의 LPCVD가 아닌 새로운 공정으로 설계하여 이에 대한 가능성을 평가하였다. 확산 농도는 대부분 10¹⁷/cm³ 정도로 낮은 값을 보였으며, 이로 인해 VF는 2.2~2.8 V의 값을 나타내었다. 발광특성은 확산 시간보다 확산 온도에 큰 영향을 받았으며, 본 연구에서는 760°C에서 가장 높은 IV 값을 보였다. 결국 PECVD를 이용한 SiO₂ 박막을 활용할 경우 확산 온도는 760°C보다 낮은 온도에서 확산해야 하며 본 연구는 이에 대한 방향을 설계하는데 있어 기초 지식으로 활용할 수 있을 것이다.

참고 문헌

- [1] S. Ekobte, M. Cahay and K. Roenker, "Space-charge recombination currents and their influence on the dc current gain of AlGaAs/GaAs PnP heterojunction bipolar transistors", J. Appl. Phys. Vol. 86, No. 12, 1999.
- [2] M. P. Chase, M. D. Deal, and J. D. Plummer "Diffusion modeling of Zn implanted into GaAs", J. Appl. Phys., Vol. 81, No. 4, 1997.
- [3] Park, Choon Bae and Kim, Keunjoo Open-tube solid-state diffusion of Zn into n-type

GaAs_{0.35}P_{0.65} from ZnO oxide films and electroluminescence", J. Appl. Phys., Vol. 83, No. 3, 1998.

- [4] M. Ogihara, M. Taninaka, and Y. Nakamura, "Open-tube zinc diffusion of GaAs_{0.8}P_{0.2} using AlN and SiN_x cap films", J. Appl. Phys., Vol. 79, No. 6, 1996.