한국전기전자재료학회
'03 영호남 학술대회논문집

소성온도와 적층수가 ZnO계 적층형 바리스터의 미세구조와 전기적 특성에 미치는 영향

Effect of firing temperature and degree of lamination on microstructure and electrical properties of ZnO-based multilayered ceramic chip varistors

김철홍*, 김종화**, 김진호*

Chul-Hong Kim, Jong-Hwa Kim and Jin-Ho Kim

Abstract

The electrical properties of a ZnO-based multilayered chip varistor (abbreviated as MLV) were studied as functions of firing condition and the degree of lamination. The fundamental varistor characteristics such as nonlinear coefficient and breakdown voltage were independent of the degree of lamination. As the number of the laminated ceramic sheets increased, however, not only the energy handling capability but also the capacitance and the leakage current which are relevant to delayed response to the voltage surge and the pre-breakdown energy loss, respectively, increased. With the increase of firing temperature between 950℃ and 1150℃, both the capacitance and the leakage current of the MLV increased due mainly to the grain growth of ZnO and the volatilization of Bi_2O_3. High performance MLVs with clear electrode pattern were obtained at the firing temperature range of 1000~1050℃ in this experiment.

Key Words : ZnO; Multilayered varistors; voltage surge; nonlinear coefficient.

1. 서 론

이상과도전압과 낙뢰 유도서지로부터 통신시스템을 보호해 주는 서지보호 기능과, 인체에 의해 발생하는 정전기 (ESD: Electro-Static Discharge)로부터 휴대형 정보기기를 보호하는 기능을 가진 특유의 비선형 전류-전압 특성을 지닌 적층형 칩 바리스터 (MLV: Multi-Layered ceramic chip Varistor)가 각종 전자회로용 보호 소자로 최근 적극적으로 사용되어 큰 효과를 나타내고 있다. MLV는 기존의 적층형 세라믹 칩 커패시터 (MLCC: Multi-Layered Ceramic Capacitor)의 제조공정을 응용해 개발된 것으로서, 전자파 규제에 전자파 내성규제가 의무화되어 모든 통신 및 정보제품에 적용되기 시작한 현 상황에서 기존의 제너 다이오드를 대체할 수 있는 가장 유력한 전자부품 소자로 인식되고 있으며, 이에 따라 국내외의 여러 연구그룹 및 전자부품 업계에서 MLV의 집중적인 개발이 이루어지고 있다.[1-2)]

이러한 MLV는 벌크형 바리스터와는 달리 다양한 방법으로 전기적 특성을 조절하는데, 예를 들어 항복전압의 경우, 벌크형은 입자크기와 소체의 두께로 조절하는데 반해, MLV는 주로 내부전극사이의 세라믹층의 두께로 조절한다. 하지만, 이러한 특성의 조절 및 변화에 있어 나타나는 다른 변화에 대해서는 명확한 조사나 연구가 시행된 적은 거의 없다.[3)]

이러한 관점에서 본 연구는, 세라믹 적층수와 소성온도의 변화가 Ag/Pd (7:3)를 내부전극으로 하는 MLV의 미세구조와 항복전압, 비선형계수, 누설전류, 클램핑전압, 피크전류 그리고 정전용량등의 전기적 특성에 미치는 영향을 고찰하고자 하였다.

2. 실 험

실험에 사용한 출발원료는 시약급의 산화물로서 조성은 ZnO를 주성분으로 하고, 주 첨가물로 Bi_2O_3 와

* : 경북대학교 무기재료공학과
(대구광역시 북구 산격동 1370)
Fax: 053-950-5645
Corresponding Author : jihkim@bh.knu.ac.kr
** : 한국기초과학지원연구원

Sb_2O_3를, 그리고 Mn_3O_4, Co_3O_4, Cr_2O_3 등의 천이금속 산화물을 소량 첨가한 계로 하였다. 세라믹 그린시트는 slurry로부터 doctor blade 성형법을 이용하여 제조하였다.[4] 전극물질은 Ag/Pd (Ferro Co., 융점 ~1150℃) paste를 사용하였고, 활성층 (active layers)의 적층 수를 각각 5, 9, 13층으로 하였다. 제작한 칩의 사이즈는 EIA 규격 2012이며 소결 후 전극층의 두께는 2~3 ㎛, 세라믹층의 두께는 ~30 ㎛이었다.

MLV의 미세구조는 내부전극면과 수직한 단면을 거울면 연마하여 SEM(JSM-5400, JEOL, Japan)으로 관찰하였다. MLV의 전기적 특성은, I-V특성을 I-V meter (Keithley 237 & 2410, Keithley)로, 펄스 응답특성을 8/20㎲ pulse generator (E504A, Keytek ECAT System)로 측정하였다. 이 때 항복전압 (V_{bk})은 전류치가 1 ㎃일 때의 전압, 누설전류 (I_L)는 동작전압 (V_w: 항복전압의 80%인 지점)에서의 전류값으로, 비선형계수 (α)는 측정한 I-V 특성을 이용하여 식 (1)로 부터 구하였다.

$$\alpha = \frac{\log(I_2/I_1)}{\log(V_2/V_1)} \qquad (1)$$

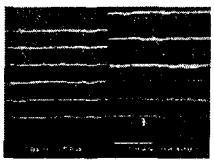
여기서, V_1과 V_2는 전류가 각각 I_1 (0.1 ㎃)과 I_2 (1.0 ㎃)에서의 전압이다.

클램핑전압 (V_c)은 8/20 ㎲의 파형으로 10 A의 전류를 인가하였을 때 측정되는 피크전압으로 하였으며, 클램핑비는 클램핑전압을 항복전압으로 나눈 값으로 정의하였다. MLV의 클램핑비는 1.6을 넘지 않는 것으로 알려져 있다.[5] 피크전류 (I_p)는 8/20 ㎲의 전류 임펄스의 인가에 의한 항복전압의 변화율이 10% 이내일 때의 최대 전류 임펄스의 크기로 정의하였으며 Impedance/gain phase analyzer (HP 4194A, Hewlett Packard)를 이용하여 1 ㎒의 주파수에서 MLV의 정전용량을 측정하였다.

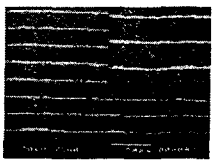
3. 결과 및 고찰

그림 1은 950℃에서 소성한 MLV의 적층수에 따른 미세구조의 변화를 보여주고 있다. 적층수와 상관없이 내부전극은 박리나 굴곡없이 깨끗이 나타나고 있다. 한편, 그림 2는 5개의 활성층을 가지는 MLV의 소성온도에 따른 미세구조를 보여주고 있는데 1050℃까지 전극 패턴의 변화는 관찰되지 않았으나 1100℃의 경우 부분적인 박리와 전극의 단락등이등이 발견되었다.

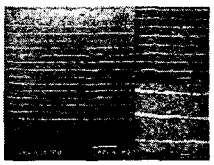
한편, 내부전극 Ag/Pd의 용융점 이상인 1150℃ 소성의 경우 상당량의 박리, void와 전극간의 gap이 확인되었는데 이는 내부전극물질의 용융으로 인한 세라믹층으로의 확산 또는 out-flow등으로 사료된다. 이러한 현상은 바리스터의 전기적 특성 성능지수와 신뢰도에 상당한 악영향을 끼칠 것으로 판단된다.



(a) 5 active layers



(b) 9 active layers



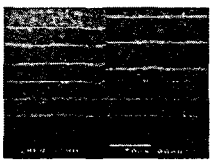
(c) 13 active layers

그림 1. 950도에서 소성한 MLV의 적층수에 따른 미세구조의 변화.

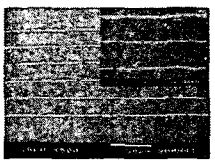
Fig. 1. Microstructure of MLV as a function of the number of electrode layers, fired at 950℃.

미세구조와 I-V 특성곡선을 근거로 산출한 MLV의 항복전압과 입계당 항복전압을 그림 3에, 비선형계수와 누설전류를 그림 4에 나타내었다. 1100℃이상의 소성 시편의 경우 저항성 소자에 가까운 I-V 특성을 보이며 그 재현성 또한 얻어지지 않아 데이터에서 제외하였다. 1100℃ 이상에서 소성온도의 증가에 따른 이러한 바리스터 특성의 저하는 주로 내부전극의 소멸과 세라믹층의 입계상 Bi_2O_3의 다량 휘발에 기인한 것으로 보인다.

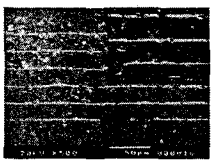
항복전압은 소성온도가 증가함에 따라 감소하였는데, 이는 ZnO의 입성장에 따른 세라믹층 내의 입계수의 감소에 의한 것으로 추정되며, 입계당 항복전압은 전 소성범위에서 2 V의 값을 나타내었다. 상기의 성능지수는 적층수에 영향을 거의 받지 않았는데, MLV에서 항복전압은 전체 적층수보다는 각각 하나의 세라믹층의 두께에 의존하기 때문으로 사료된다.



(a) fired at 1000℃



(b) fired at 1050℃



(c) fired at 1100℃

(d) fired at 1150℃

그림 2. 소성온도에 따른 MLV의 미세구조의 변화.

Fig. 2. Microstructure of MLV as a function of the firing temperature. (5 active layers)

누설전류는 소성온도와 적층수가 증가할수록 점차 증가하였는데 이는 각각 입성장에 따른 입계 수의 감소와 활성전도영역의 증가로 인한 것으로 판단된다. 하지만, 전반적으로 10 μA이하의 상대적으로 양호한 수치를 나타내었다. 이에 반해 비선형계수는 950℃ 소성체의 경우 ZnO 입내 및 계면으로의 도너의 용해와 억셉터의 편석을 통한 바리스터특성의 발현이 충분하지 않는 이유로 20이하의 특성치를 나타내는 것을 제외하고는 소성온도와 적층수에 무관하였다.

소성온도와 적층수에 따른 클램핑 전압 (V_c)과 클램핑 비의 변화를 그림 5에, 그리고 피크전류 (I_p)와 정전용량의 변화를 그림 6에 나타내었다.

클램핑 전압은 소성온도의 증가에 따라 감소하였고, 클램핑 비는 1000℃ 소성체가 약 1.4을 나타내며 온도가 증가할수록 점차적으로 증가하였다. 적층수의 변화는 항복전압의 경우와 마찬가지로 상기 특성치에 영향을 주지 않은 것으로 보인다. 하지만, 피크전류는 적층수가 증가할수록, 소성온도가 낮을수록 높은 값을 나타내었다. MLV의 경우 피크전류는 활성층 내의 전극면적에 비례증가하는데 본 실험에서도 동일한 결과를 얻을 수 있었다. 클램핑 비와 더불어 피크전류는 바리스터의 에너지 흡수능과 관련된 성능지수로 클램핑비가 1에 가까울수록, 또한 피크전류가 클수록 MLV의 에너지 흡수능은 증가한다.[3)]

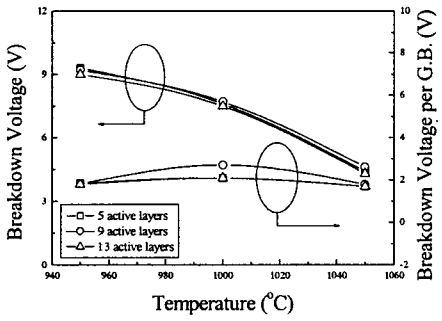


그림 3. 적층수와 소성온도에 따른 MLV의 항복전압과 입계당 항복전압.

Fig. 3. Breakdown voltage (V_{bk}) and V_{bk} per grainboundary ($V_{/g}$) of MLV with the number of laminated layers and the firing temperature.

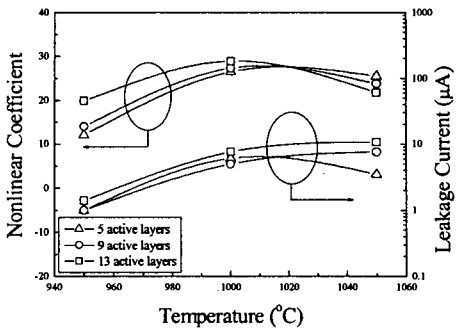


그림 4. 적층수와 소성온도에 따른 MLV의 누설전류와 비선형계수.

Fig. 4. Leakage current (I_L) and nonlinear coefficient (α) of MLV with the number of laminated layers and the firing temperature.

한편, MLV의 정전용량은 소성온도와 적층수가 증가할수록 점차적으로 증가하는 데, 전자는 도너로 작용하는 천이금속 원자의 ZnO 입내의 고용량이 증가함에 따른 입계 부근의 공핍층 두께의 감소, Bi_2O_3의 휘발에 따른 입계 절연층의 두께 감소 등에 기인하는 것으로 추정되며 후자는 늘어난 전극수에따르는 활성전도영역의 증가때문인 것으로 판단된다. 높은 정전용량은 고주파 고속데이터회로의 전송에 있어서 신호의 왜곡을 초래할 수 있으므로 바람직하지 않다.

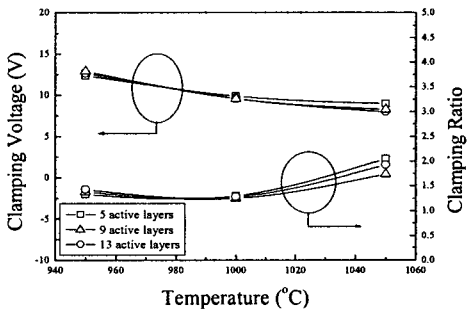


그림 5. 적층수와 소성온도에 따른 MLV의 클램핑 전압과 클램핑비.

Fig. 5. Clamping voltage (V_C) and clamping ratio (C_R) of MLV with the number of laminated layers and the firing temperature.

4. 결 론

ZnO계 적층형 바리스터의 미세구조와 전기적 특성을 고찰한 결과 다음과 같은 결론을 얻었다.

MLV의 내부전극패턴은 1050℃까지 유지되었으나, 그 이상의 온도에서는 세라믹층으로의 Ag의 부분적인

용해와 액상층인 Bi_2O_3의 휘발로 인해 박리현상이 관찰되었다. 이러한 변화는 결과적으로 비선형계수와 피크전류의 감소, 누설전류와 클램핑비의 증가등의 전반적인 바리스터 성능지수의 감소를 초래하였다. 적층수의 변화에 따른 항복전압, 클램핑전압, 클램핑전압의 변화는 관찰할 수 없었다. 하지만, 적층수가 증가할수록 I-V 곡선은 오른쪽으로 이동 (고전류영역)하고 피크전류와 정전용량이 증가하였는데, 이는 전도영역 (내부전극의 면적)의 증가에 인한 것으로 판단된다.

소성온도가 증가함에 따라 항복전압과 클램핑 전압은 각각 증가하였는데 이는 ZnO 결정립의 입성장에 기인하는 것으로 사료된다. 한편, 950℃ 이하의 소성은, 각각 ZnO 입내 및 계면으로의 도너의 용해와 억셉터의 편석을 통한 바리스터특성의 발현이 충분하지 않는 것으로 추정된다. 본 실험에서 나타난 ZnO-Bi_2O_3-Sb_2O_3계 MLV system의 최적 소성온도는 1000~1050℃로 판단되며, 이 때 나타나는 성능지수는 각각 소성밀도 97% 이상, 누설전류 8 ㎂이하, 클램핑비는 ~1.45로 평가되었다.

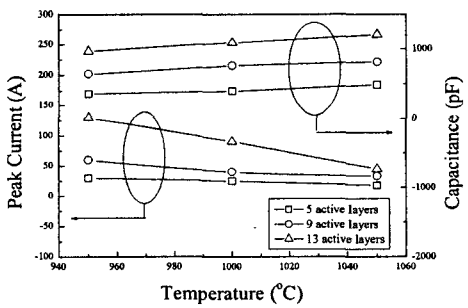


그림 6. 적층수와 소성온도에 따른 MLV의 피크전류와 정전용량.

Fig. 6. Peak current (Ip) and capacitance (C) of MLV as a function of the number of laminated layers and the firing temperature.

참고 문헌

[1] D. R. Clarke, "Varistor ceramics", J. Am. Ceram. Soc., Vol. 82, No. 3, p. 485, 1999.

[2] Nippon Electric Co. Ltd., "Voltage dependent nonlinear resistor", U. S. Pat. No. 4 290 041, 1981.

[3] C. -H. Kim and J. -H. Kim, "Voltage Transient Response of a ZnO-Based Multi-Layered Chip Varistor Doped with Alum ($AlK(SO_4)_2 \cdot 12H_2O$)", Key Eng. Mater., Vol. 228-229, p. 179, 2002.

[4] R. E. Mistler and E. R. Twiname, "Tape casting", The American Ceramic Society, Westerille, Ohio, 2000.

[5] F. J. Toal, J. P. Dougherty, and C. A. Randall, "Processing and electrical characterization of a varistor-capacitor cofired multilayer device", J. Am. Ceram. Soc., Vol. 81, No. 9, p. 2371, 1998.