

C-V Technique을 이용한 low-k polyimide로의 구리의 drift diffusion 연구

최용호, 이현용, 김지균, 김정우, 김유경, 박진호*
명지대학교, 위덕대학교*

Use of a capacitance voltage technique to study copper drift diffusion in low-k polyimide

Yong-ho Choi, Heon-yong Lee, Jee-gyun Kim, Jung-woo Kim, Yoo-kyuon Kim, Jin-ho Park*
Myongji Uni, Uiduk Uni*.

Abstract

Cu⁺ ions drift diffusion in different dielectric materials is evaluated. The diffusion is investigated by measuring shift in the flatband voltage of capacitance/voltage measurements on Cu gate capacitors after bias temperature stressing. At a field of 1.1MV/cm and temperature 200°C, 250°C, 300°C for 1H, 2H, 5H. The Cu⁺ ions drift rate of polyimide(2.8≤k≤3.2) is considerably lower than thermal oxide. Also Cu⁺ drift rate of polyimide is similar to PECVD oxide. But, polyimide film is even more resistant to Cu drift diffusion and thermal effect than Thermal oxide, PECVD oxide. This results got a comparative reference. The important conclusion is that polyimide film is strongly dielectric material by thermal effect and Cu drift diffusion.

Key Words : C-V Technique, Polyimide, Cu drift diffusion, BTS test

1. 서론

최근의 반도체 소자는 고집적화, 고속화되어지고 있으나, 소자의 feature size의 감소와 Integration의 증가로 인한 RC Time delay의 증가는 고집적 고속화소자 구현에 문제점으로 작용한다. 위와 같은 문제점을 개선하기 위해 반도체 업계에서는 Al과 SiO₂의 대체 물질로 Cu 및 low-k dielectric에 대한 연구가 활발히 진행되고 있다. Cu는 Al에 비하여 비저항이 작아 RC Time delay를 감소시킬 뿐만 아니라, EM에 대한 저항이 우수하여 소자의 신뢰성이 Al에 비하여 우수하다. 또한, low-k dielectric(k≤3.0)을 이용함으로써 기존의 재료인

SiO₂보다는 RC time Delay를 감소시킬 수 있다. 이러한 장점을 가지고 있음에도 불구하고 현재의 디바이스 공정에 사용되지 않는 가장 큰 이유는 Cu⁺ ions의 dielectric materials로의 drift diffusion이다. 이러한 Cu⁺ ions의 drift diffusion은 소자에 defect로 작용하여 소자의 신뢰성 및 특성에 영향을 미친다. 이러한 Cu⁺ ions의 drift diffusion의 연구는 Cu metalization에 대한 barrier layer의 필요성 및 중요성을 입증하기 위하여 필요하고, 또한 polyimide의 Cu⁺ ions의 drift diffusion 특성을 알아보기 위하여 필요하다. 본 실험은 polyimide로의 Cu⁺의 drift diffusion을 BTS 전·후의 C-V를 측정함으로써 관찰하고, reference paper를 이용하여

여러 가지의 dielectric materials의 Cu drift diffusion을 비교 평가하였다.

2. 실험

본 실험에 사용한 시편은 (100) n-type silicon wafer를 이용하여 MIS (Metal-Insulator-Silicon) 구조로 만들어 사용하였다. 절연막 증착에 사용된 폴리이미드는 NISSAN CHEMICAL社의 SE5219 Polyamic acid를 이용하였다. 폴리이미드를 증착하기 위하여 이용된 박막 증착법은 스�핀 코팅법을 이용하였다. 폴리이미드를 증착하기 위한 spin 속도는 4000[rpm]에서 120[sec], 5000[rpm]에서 180[sec]로 속도와 시간을 달리하여 증착 하였다. 이렇게 증착된 polyimide의 thickness는 65~80nm이다. Si wafer에 Spincoating된 폴리이미드를 완전 증착하기 위해서는 두단계의 baking 과정을 가진다. 첫 단계는 soft baking 단계로서, 150℃에서 30분동안 baking한다. 두 번째 단계는 hard baking 단계로서, 350℃에서 60분 동안 baking한다. 이 과정을 거치고 나면 polyimide가 Si wafer에 완전 증착이 될 뿐만 아니라 polyimide와 같이 녹아 있는 solvent 성분이 증발하고, 또한 solvent에 같이 녹아있는 불순물도 없어지는 Curing 효과도 나타난다. 이러한, baking 과정을 거친 polyimide의 thickness는 60+5nm로 측정되었다. 이러한 과정을 거친 polyimide films은 C-V측정을 통하여 계산한 결과 $2.8 \leq k \leq 3.2$ 이라는 유전체 상수를 가진 films임을 알수 있었다.

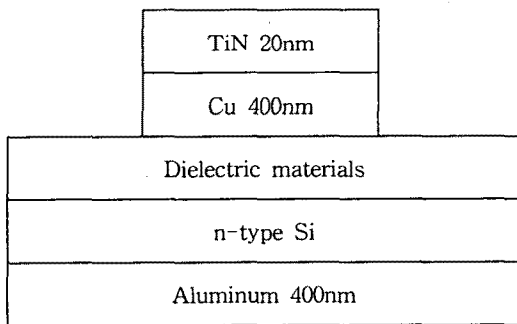
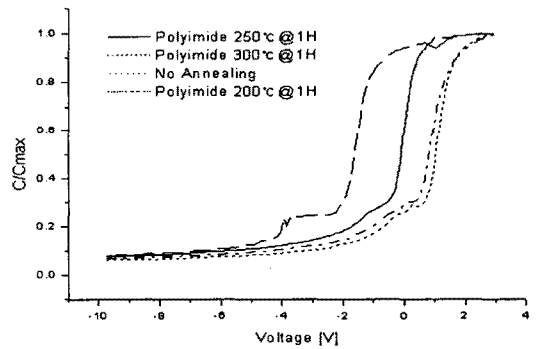


그림 1. 테스트 시료의 단면도.

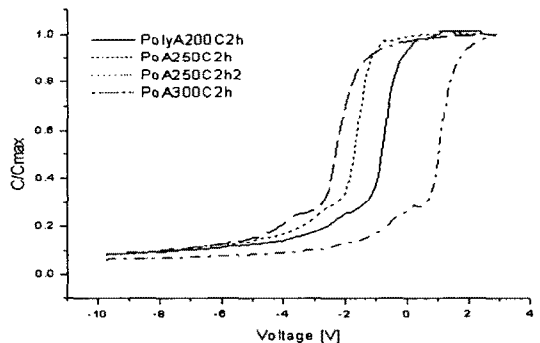
BTS 테스트와 고주파 (100KHz) C-V 측정은 Mitutoyo社, Probe Station WP microscope와 HP社, HP4280A, C-V 분석기를 이용하였다. 본 실험에서는 중간 절연체를 SiO₂와 polyimide를 가진 MIS구조의 capacitors를 제조 및 측정하였다.

3. 결과 및 고찰

Cu⁺ ions의 drift diffusion은 BTS 전·후의 Cu gate Capacitors의 C-V를 측정하여 Flatband voltage의 변화를 측정함으로써 연구되었다. BTS method는 온도의 상승(200℃~300℃)과 인가된 전계(1.1MV/cm)에 의한 Cu⁺ ions의 dielectric materials로의 drift diffusion을 발생시킨다. 온도는 고정시키고 열처리 시간을 달리하고, 1.1MV/cm의 전계가 인가된 polyimide를 중간절연층으로 가지는 capacitors의 C-V곡선은 그림 2와 같다.



(a) 1시간 열처리한 polyimide C-V 곡선



(b) 2시간 열처리한 polyimide C-V 곡선

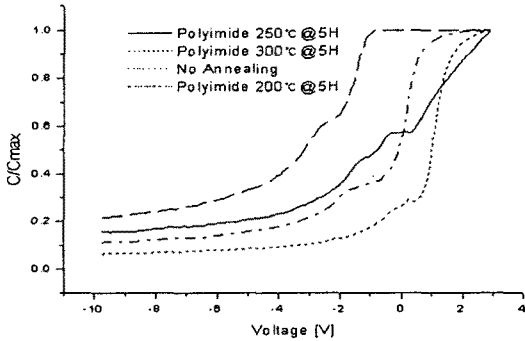


그림 2. 온도와 시간에 따른 BTS 전·후 Polyimide의 C-V곡선 (E=1.1MV/cm)

그림 2.의 C-V 그래프는 오른쪽부터 No Annealing, 200°C, 250°C, 300°C에서 각각 Annealing한 그래프이다. 그림 2.에서 나타나는 것과 같이 열처리 시간이 길어질수록 Accumulation time이 길어짐을 알 수 있고, 또한 ΔV_F 의 변화가 크다는 것을 알 수 있었다. 이러한 결과는 C-V를 측정함으로써 flatband band의 변화를 측정할 수 있었으며, 또한 Annealing시간의 변화에 대한 ΔV_F (shift flatband voltage)를 측정할 수 있다. ΔV_F 는 BTS 처리 전·후의 C-V 곡선에서의 flatband의 차이를 측정함으로써 결정된다. 1.1mv/cm의 전계가 인가된 Cu gate capacitors의 flatband voltage는 열처리 시간과 온도에 비례하여 negative voltage 방향으로 움직이는 경향을 보였다. 일반적인 Cu gate capacitors의 경향은 BTS 온도와 시간, 인가 전계가 증가할수록 ΔV_F (shift flatband voltage)는 증가하는 경향이 있다. 위와 같은 ΔV_F 의 변화는 dielectric materials과 Si의 interface에서의 charging effect에 의하여 발생한다. 그림 3.은 Cu gate를 가진 capacitors의 BTS 온도와 시간에 대한 ΔV_F 를 나타낸 그림이다. BTS 처리한 Cu gate capacitors에서 측정된 ΔV_F 와 Annealing 시간은 drift rate을 계산할 수 있는 factor를 제공한다. 각각의 Cu ions의 drift rate은 식 1.과 같이 구할 수 있다. 여기에서 q는 전자의 전하량이고, C는 capacitance per unit area이다.

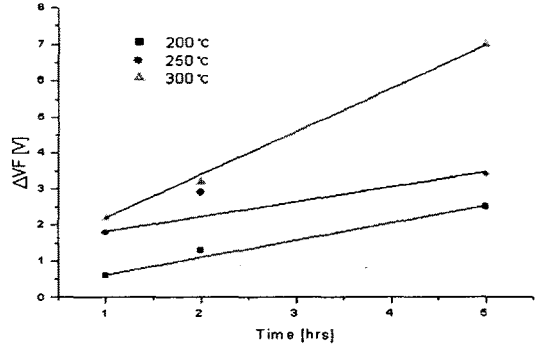


그림 3. polyimide capacitors의 BTS time과 온도에 대한 ΔV_F (E=1.1MV/cm)

$$\frac{d}{dt} [Cu+] = -\frac{c}{q} \frac{d}{dt} (\Delta V_F)$$

(식. 1)

여기에서 q는 전자의 전하량이고, C는 capacitance per unit area이다. 식.1은 drift된 Cu ions을 가지는 dielectric과 substrate의 interface를 추적할 수 있다.

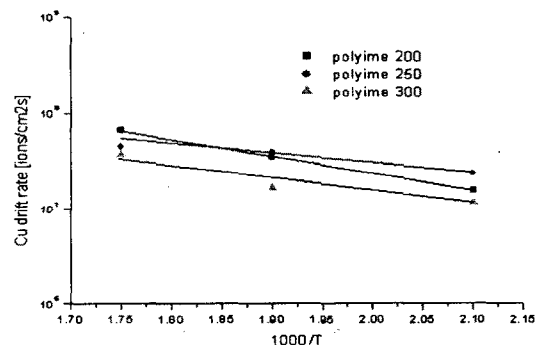


그림 4. 각 온도와 시간에 대한 Cu drift rate.

그림 4.에서의 기울기 곡선은 BTS 시간과 ΔV_F 의 를 이용하여 구하였다. 그림 4.에서 하부부터 각각 300°C, 200°C, 250°C의 drift rate을 나타냈다. Cu drift rate의 기울기는 각 포인트의 값을 연결하여 구하였으며, 급격한 변화를 가지는 data point는 무시하였다. 그 이유는, 계산되어진 값의 해석을 위하여 급격하게 변화된 data point는 무시하였다.

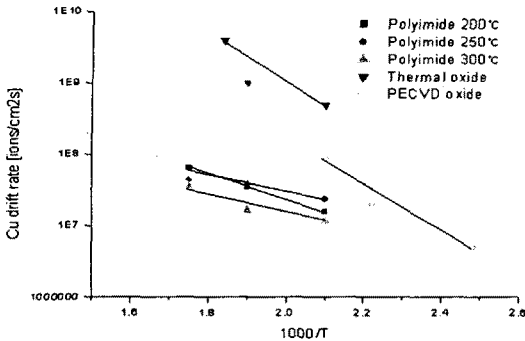


그림 5. 여러 가지 유전체의 Cu drift rate

그림 5는 polyimide와 thermal oxide와 PECVD oxide를 비교하였다. Thermal oxide와 PECVD oxide는 reference를 참고하였다. 그림에서 나타나는 것과 같이 polyimide film은 thermal oxide보다는 Cu drift rate의 저항성이 우수하고, PECVD oxide와는 비슷한 경향을 보인다. 그러나, PECVD oxide보다는 Cu drift rate의 온도에 대한 저항성이 우수하게 나타났다.

4. 결론

Cu 기반 소자의 집적화에 있어서 Cu diffusion은 소자의 신뢰성과 동작에 영향을 미친다. 이러한 영향을 알아보기 위하여 BTS와 C-V 측정은 Cu Diffusion을 알아보기 위하여 많이 사용되고 있다. 본 실험에서는 Cu gate를 가진 capacitors를 BTS 전·후의 C-V를 측정하여 Cu drift diffusion이 소자에 미치는 영향을 알아보았다. 이렇게 측정된 C-V data를 가지고 flatband voltage의 변화를 관찰하고, Cu drift rate을 계산하여 PECVD oxide, thermal oxide를 polyimide film과 비교 분석하여 특성을 알아보았다. PECVD oxide와 thermal oxide는 reference를 참고하였다. Polyimide film은 온도가 상승하여도 PECVD oxide와 thermal oxide에 비하여 Cu drift rate이 작았다. 이러한 결과는 온도의 증가에 의한 Cu diffusion이 PECVD 또는 thermal oxide보다 작다는 것을 알 수 있다. 그 이유는 Cu drift rate은 ΔV_F 의 함수이기 때문이다. ΔV_F 가 증가하면 Cu drift rate 역시 증가한다. ΔV_F 의 증가는 Cu Diffusion의 결과이다. 그러므로, Cu drift rate으로 polyimide film의 diffusion

rate이 PECVD oxide와 thermal oxide에 비하여 안정적임을 알 수 있다. 본 실험에서의 결과로 Copper meyalization시 barrier의 필요성도 입증되었고, barrier layer가 존재한다면 소자의 신뢰성이 향상될 것이며, 소자의 lifetime도 증가할 것이라는 것을 유추할 수 있었다.

참고 문헌

- [1] S.P. Murarka, "Multilevel interconnections for ULSI and GSI era", mater. Sci. Eng, R19 (3-4)88-147, 1997.
- [2] Y. Shacham-Diamond, A.Dedhia, "Copper transper in thermal SiO2", J. Electrohem. Soc, 140(8) 2427-2432, 1993
- [3] A.L.S. Loke, J.T. Wetzel, J.J. Stankus, M.S. Angyal, S.S. Wong, "Electric leakage at low-k polyimide/TEOS interface", IEEE Electron Device lett. 19(6), 177-179, 1998
- [4] F. Lanckmans, W.D. Gray, B. Brijs, K. Maex, "A comparative study of copper drift diffusion in plasma deposited a-SiC:H and silicon nitride", MAM 2000, Stresa Italy, Microelectron. Eng, in press
- [5] J.D. McBrayer, R.M. Swanson, T.W. Sigmon, "Diffusion of metals in silicon dioxide", J. Electrohem. Soc. 133 (6), 1242-1246, 1986
- [6] A.L.S. Loke, C. Ryu, P.Yue, J.S.H. Cho, S.S. Wong, "Kinetics of copper drift in PECVD dielectrics", IEEE Electron Device Lett. 17(12), 549-551, 1996
- [7] M. Vogt, K. Drescher, "Barrier behaviour of plasma deposited silicon oxide and nitride against Cu Diffusion", Appl. Surf. Sci, 91, 303-307, 1995
- [8] F. Fauple, R. Willecke, A. Thran, "Diffusion of metals in polymers", Mater. Sci. Eng, R22 (1), 1998