

반도체 소자 Pick & Placer 및 제어 알고리즘 개발

심성보*, 김재희(전북대 대학원 정밀기계 공학과), 유범상(전북대 기계항공 시스템 공학부)

Development of Control Algorithm and Pick & Placer

S. B. Shim, J. H. Kim (Department of Precision Mechanical Engineering, CBNU)
B. S. Ryuh(Division of Mechanical & Aerospace System Engineering, CBNU)

ABSTRACT

This paper presents a development of the control algorithm and Pick & Placer. The Pick & Placer provides a powerful multi-task system that includes both graphical and remote interface. Users can easily set up sorting parameters and record important data including wafer number, data, and operator information. This System sets up a dustproof device and massively machined components to provide an extremely stable sorting environment. Precise resolution and accuracy result from using machine vision, a pneumatic slide drive and close-looped positioning.

Key Words : Machin Vision(머신 비전), Stepping Motor(스텝핑 모터), Voice Coil Motor(보이스 코일 모터), Motion Control(모션 제어)

1. 서론

반도체 장비의 20%만이 국내에서 제작하여 실제 산업현장에서 사용하고 있으며 80%이상은 외국에서 수입하여 사용되어지고 있다. 현재 국내 반도체 산업은 세계적인 수준에 있지만 반도체 생산을 위한 핵심장비는 국내에서 일부분밖에 생산하지 못하고 있는 실정이다. 반도체 소자가 더욱 직접화, 소형화 될수록 외국 장비의 의존도는 더욱 커진다. 그에 따른 장비수입 및 단가상승이 국내 반도체 시장의 시장성 악화의 원인이 된다.

본 연구는 이전 연구인 반도체 소자의 전기적, 광학적 특성을 측정하는 Laser Diode Tester¹와 Photo Diode Probing Machine 의 개발을 통하여 획득한 기술을 바탕으로 Pick & Placer 장비 개발을 목표로 하였다. Pick & Placer는 반도체 소자(IC) 제조 공정에 있어서 Probing 장비에 의하여 양,불량이 구분되어진 Chip을 Wafer로부터 분리시켜 Tray에 적재하는 시스템으로 다양한 형상의 소자들을 고속으로 분류할 수 있어야 한다.

따라서 본 연구에서는 다양한 형상의 크기를 갖는 반도체 소자를 고속으로 분류할 수 있는 Pick & Placer 를 개발 하였다. 시스템은 웨이퍼 정렬 스테이지, Chip 이송부, Tray 정렬 스테이지, 머신 비전부, Chip Pick-up 부, Ejector 부 등으로 구성되

며, 대상 칩은 280*280 μm 크기의 Photo Diode 로 빛신호를 전기신호로 변환 하는 역할을 하는 소자를 대상으로 하였다. 개발된 시스템은 PD Wafer 가 웨이퍼 정렬 스테이지에 로딩되면 머신 비전에 의해 칩의 영상을 획득하고 Edge Detecting 을 실시 하여 자동으로 웨이퍼를 정렬 시킨다. 웨이퍼가 정렬 되면 사용자는 칩의 이미지를 로딩 시켜 작업 대상 칩을 설정한다. 입력된 칩의 데이터는 웨이퍼상의 칩들과 비교 분석되어 유사한 패턴 갖는 Chip 의 데이터를 찾아 모션 시스템에 전달한다. 전달된 데이터는 웨이퍼 정렬 스테이지를 이송하여 비전과 칩의 중심을 정확히 일치시켜 Ejector 가 칩을 분리할 수 있도록 한다. 분리된 칩은 Chip 이송부에 의해 Tray 로 이송되어 적재된다. 본 논문은 자동화된 Pick & Placer 메커니즘과 제어 알고리즘을 제시하여 다양한 형상의 Chip 들을 분류해 낼 수 있는 Pick & Placer 시스템을 제시 하고자 한다.

2. 시스템 설계 및 제작

2.1 시스템 구성

모션부의 구성은 크게, Pick Up 부(Voice Coil Motor), Ejector 부, Chip 이송부(Rodless Cylinder), 웨

이퍼 정렬 스테이지(XYθ Stage), Tray 정렬 스테이지(XY Stage) 등으로 이루어진다. Fig.1 은 시스템의 설계 도면이다.

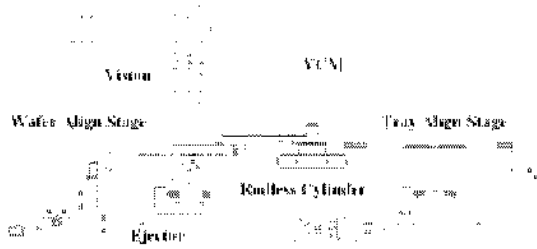


Fig. 1 Layout of the developed Pick & Placer

2.1.1 Pick Up 부

블루 테입에서 분리된 Chip 을 Pick-up 하기 위해 본 연구에선 VCM(Voice Coil Motor)를 사용하였다. VCM 은 Moving Coil(Voice coil)의 원리를 이용하여 개발한 Actuator 로서 다양한 포지션, 속도, 토크 제어가 가능하고, 내부에 Vacuum Line 이 구성되어 있어 제품이 컴팩트하여, 간단하게 장비에 장착하여 사용할 수 있는 장점을 가진다. 개발에 사용된 VCM 의 경우 SMAC 제품으로 모델명은 LAR30-15-55FVS 리니어축 Resolution 이 5 μm이다. VCM 을 이용하여 280 μm의 Chip 을 Pick-up 하기위해 Fig.2 와 같은 별도의 Pick-up Tool 을 제작하여 사용하였다.

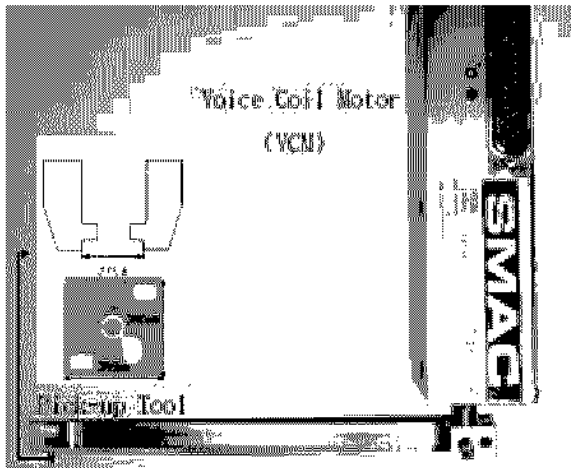


Fig. 2 Pick-up Tool of the VCM Rod

2.1.2 Ejector 부

Ejector 부는 Chip 을 블루 테입에서 분리시키는 역할을 수행한다. 본 연구에서 Chip 사이즈에 맞는 Eject Pin 을 구입 후 자체적으로 Ejector 를 제작하였다. 초기 작업 시 비전 중심과 이젝트 핀의 중심을 맞추기 어렵기 때문에 편을 미세조절하기 위한 수

동 미세 조절 장치를 만들어 XYZ 축의 위치를 조절할 수 있도록 설계하였다. 제작된 Ejector 는 두 개의 공압 라인을 이용하여 블루 테입을 Suction 하면서 동시에 Eject Pin 을 동작하여 블루 테입에서 Chip 을 쉽게 분리 할 수 있도록 하였다.

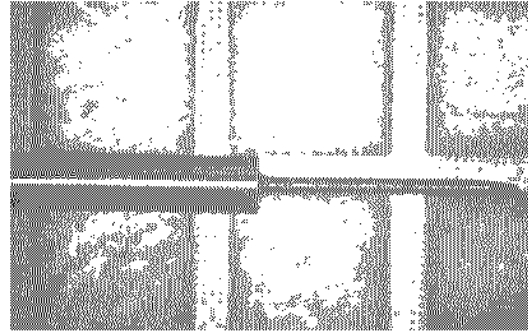


Fig. 3 Eject Pin

2.1.3 Chip 이송부

Chip 이송부는 VCM 이 Pick-up 한 Chip 을 Tray 로 이송하기 위한 장치이다. 이송을 위해 사용된 로드리스 실린더는 공압 선형 드라이브로 최대 속도는 1m/s 이고 행정거리는 550mm 이다. 실제 연구에서는 행정거리를 350mm 로 사용하였다. 또한 공압 장비를 사용함으로써 발생하는 충격을 억제하고 정확한 끝단 정지를 위하여 외부적으로 충격완충기 및 끝단 정지기를 부착하였다. 부착된 외부 충격완충기는 압력 조절 밸브를 통한 오일 치환에 의해 충격 에너지가 분산되고 내장된 압착 스프링이 피스톤 로드를 초기 위치로 복귀시켜 준다. 제작된 Chip 이송부는 시스템 정밀도 측정을 위하여 Fig.4 와 같이 VCM 을 부착하여 정밀도 측정을 실시하였다. Resolution 이 5 μm인 VCM 을 이용하여 100 회 측정 결과 끝단의 위치정밀도가 5 μm이내에 수렴하였다.

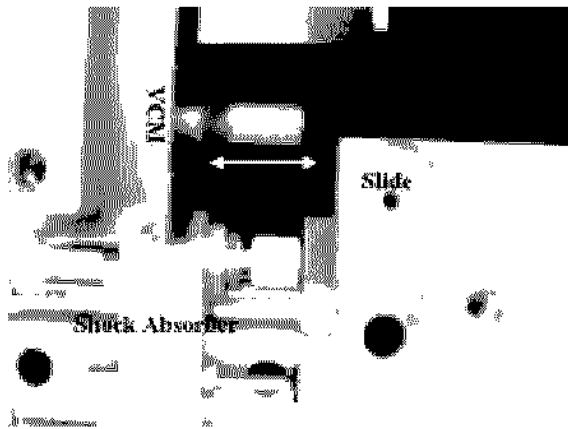


Fig. 4 Test of the Rodless Cylinder Position accuracy

2.1.4 웨이퍼 및 Tray 정렬 스테이지

웨이퍼 정렬 스테이지는 사용자가 웨이퍼를 적재하게 되면 머신 비전의 측정 데이터를 통해 XYθ 축을 이동 시킨다. 이를 위해 Fig.5 와 같이 XY 스테이지 위쪽에 θ 축 스테이지를 부착하여 XYθ 스테이지로 설계 하였다. 이를 통해 기존에 수작업으로 이루어지던 웨이퍼 정렬을 자동화 하였다. Tray 정렬 XY 스테이지는 Chip 이 적재되는 곳으로 4 개의 GelPack 형 Tray 를 이용하여 총 1600 개의 칩을 적재할 수 있도록 제작하였다. Table 1 은 스테이지의 사양이다.

Table 1 Accuracy Specification of XYθ Stage

| Model | Max Speed (mm/sec) | Repeatability (θ (μm)) | Resolution (μm/pulse) | Positional Accuracy |
|-----------|--------------------|------------------------|---|---------------------|
| KS202-100 | 10 | Within±0.3 | 1 μm/pulse(full) 0.05 μm/pulse(MS Driver in use) | within 10 μm |
| KS402-100 | 20 | ± 0.005° | 0.004"/pulse(full) 0.002"/pulse(half) | Within 0.03° |



Fig 5 Photo of Tray and Wafer Align Stage

2.2 제어부

제어부는 2 Axis VCM Servo Motor Controller, 6 Axis Stepping Motor Controller, Digital IO Board, Vision Board, GPIB Board 등으로 이루어진다. Fig.6 은 시스템의 하드웨어 제어 구성을 나타낸 것이다.

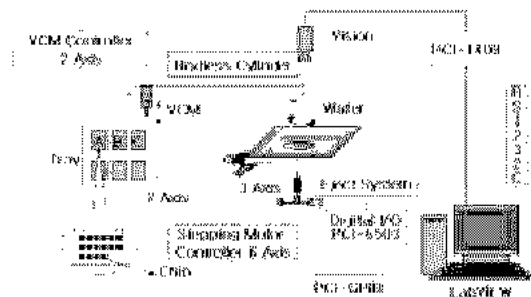


Fig. 6 Hardware Interface of the Pick & Placer

2.2.1 하드웨어 및 소프트웨어 구성

VCM Controller 는 2 축 동시 제어가 가능한 서

보모터 콘트롤러이다. 각각 4 개의 Digital Input 과 Output 을 가지고 있으며 PID 제어를 통한 제어기 구조가 간단하고 피드백 기능, 정상상태 오차 제거, 예측기능 등을 갖는다. 데이터 전송방식은 RS-232C 통신을 사용한다. 스테이지 제어를 위해 사용한 콘트롤러는 Micro-Stepping Controller 로 5 상 모터 드라이브(0.75A/phase, 1.4/phase)로 6 축제어가 가능하다. 최대 250 Micro-steps 에 16 개 채널을 설정할 수 있으며 GPIB 통신을 이용하여 Interface 를 수행한다. Machine Vision, Digital IO, Controller 제어를 위하여 사용한 Board 는 NI(National Instrument Inc)의 PCI-1409, PCI-6503, PCI-GPIB Board 를 사용하였다.

2.3 머신 비전부

비전은 Pick & Placer 에 있어서 정밀도를 결정하는 중요한 역할을 한다. 비전에서 오차가 발생하면 시스템 전체에 영향을 미치게 된다. 따라서 이러한 오차를 최소화 하기 위해 시스템 설계부터 세심한 고려를 했으며 반복된 실험을 통해 이를 해결하였다.

본 실험에서 머신 비전은 1/2" B/W CCD Camera(JAI CV-M50), 0.75X~4.5X 수동 줌 렌즈 와 LED 조명을 사용하였다. 조명부는 칩에 수직인 조명을 비춰 주기 위해서 줌 렌즈 앞부분에 장착할 수 있게 설계된 LED 조명을 사용하였다. 광학배율 4.5x 배율에 640*480 크기의 해상도를 적용하였다. 위와 같은 조건으로 Image Calibration 을 실시하였다. 식(1)에 의해서 아래와 같다.

$$F = \text{Real Distance} + \text{Image Distance} \quad (1)$$

$$= 2.15 \mu\text{m/pixels}$$

2.3.1 이미지 프로세싱

Wafer 상의 Chip 들의 정확한 위치 및 각도를 파악하고 이를 보정하기 위해서 형태처리 모폴로지 (Morphology) 기법을 사용하여 원하는 영역의 구조를 명확히 하였다. 모폴로지 기법에는 이진 영상에서의 모폴로지 기법과 그레이 영상에서의 모폴로지 기법이 있다. 모폴로지 알고리즘으로는 침식 연산, 팽창 연산, 열림 연산, 닫힘 연산으로 분류되어진다. 각 연산들은 독립적으로 사용되지만 일반적으로 원하는 결과 영상을 얻기 위해 몇 개의 연산을 병행하여 수행하는 경우가 대부분이다. 본 연구에서 사용한 모폴로지 기법은 침식(Erosion), 팽창(Dilation), 제거(Opening), 채움(Closing) 연산이다. 원 영상의 물체와 배경사이의 스파크 잡음제거와 전체 영상에서 아주 작은 물체를 제거하거나 또는 전체 영상에서 배경확장에 따른 물체를 축소하는 역할을 한다. 한가지 예로 침식연산은 식(2)로 나타낼 수 있다.

$$A \odot B = \{X | (B)X \subseteq A\} \quad (2)$$

표현하면 B에 의한 A의 침식은 X에 의해 전이된 B가 A내에 포함되는 모든 점 X의 집합이다

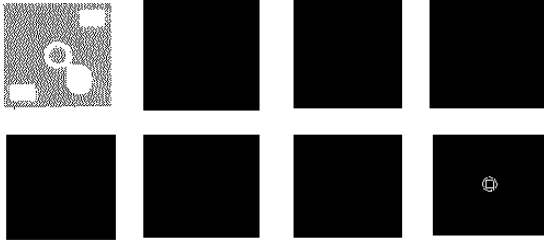


Fig. 7 Morphology Analysis of the Image

이러한 과정을 수행 후 최종영상에서 Circle Detection 함수를 이용하면 Chip 중심 좌표값을 찾을 수 있다. 식으로 표현하면 식(3)은 면적, 식(4)는 둘레, 식(5)는 거리로 나타낼 수 있다.

$$Area = \frac{1}{2} \sum_{i=1}^N (x_i y_{i+1} - x_{i+1} y_i) \quad (3)$$

$$Perimeter = \sum_{i=1}^N \sqrt{(x_{i+1} - x_i)^2 + (y_{i+1} - y_i)^2} \quad (4)$$

$$Distance = ([i_1, j_1], [i_2, j_2]) = \sqrt{(i_1 - i_2)^2 + (j_1 - j_2)^2} \quad (5)$$

2.3.2 Pattern Matching (패턴 매칭)

패턴 매칭은 Machine Vision에서 중요한 이미지 분석 도구이다. 일반적으로 이전에 지정된 이미지로부터 위치나 일치하는 이미지의 수 등을 알 수 있다. 패턴 매칭에 사용되는 상호 상관 함수는 식(6)으로 표현할 수 있다.

$$Correlation(i, j) = \sum_{x=0}^{i-1} \sum_{y=0}^{k-1} w(x, y) f(x+i, y+j) \quad (6)$$

여기에서 $w(x, y)$ 는 템플릿 이미지의 크기이며 $f(x, y)$ 는 원 이미지의 크기를 나타낸다. 이젝트 핀과 카메라의 중심과 칩의 중심을 맞추는 작업은 상당히 번잡하고 어렵다. 이를 해결할 수 있는 방안으로 패턴 매칭을 실시하여 선택된 Chip의 중심 좌표값을 구하고 다음으로 Centroid 함수를 이용하여 Vision의 중심값을 찾아 연산을 수행한다. 연산이 수행된 값은 모션시스템에 전달하여 대상 칩을 비전의 중심에 자동적으로 맞추게 된다.

2.3.3 Chip 초기점 결정 및 진행 방향

반도체 소자 중 임의의 형상을 가진 Chip이 있더라도 패턴 매칭을 실시하여 선택된 이미지의 좌표값을 Array에 저장하고 저장된 값들에 대해 최소

값을 찾아내는 Array max_min 함수를 사용하여 데이터를 획득한다. 획득된 데이터는 Wafer 정렬 스테이지를 비전 중심에 일치 시킨다. 위와 같은 방법을 연속적으로 실행하면 웨이퍼상에 존재하는 Chip의 최소 좌표값을 찾아 내게 된다. 이렇게 찾아낸 초기점은 작업 진행의 시작점으로 결정한다. 작업 시작점이 결정되면 스테이지는 비전과 Chip이송부의 작업의 진행 상태에 따라 Fig. 8와 같이 이동하면서 작업을 진행한다.

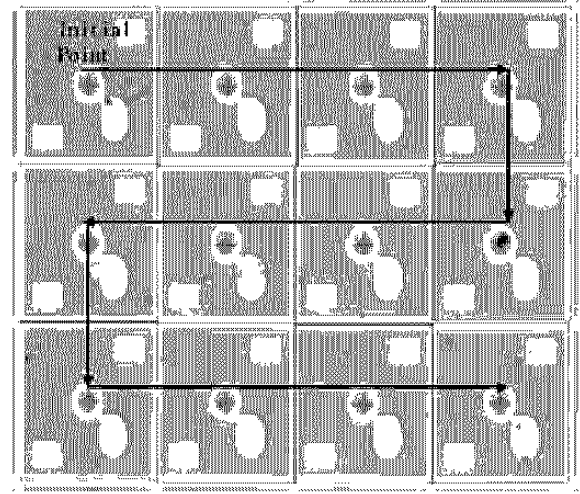


Fig. 8 Operating flow of the Wafer Stage

3. 시스템 제어 알고리즘

개발된 시스템은 LabVIEW를 이용하여 프로그래밍 하였으며, 크게 사용자가 전 과정을 자동으로 작업 할 수 있는 자동 모드와 모니터링을 통하여 임의의 작업을 할 수 있는 반자동 모드로 나뉘어진 것이다. Fig.9는 자동모드의 흐름도를 표현한 것이다.



Fig. 9 Flowchart of the Auto Mode

3.1.1 반자동 모드

반자동 모드는 사용자가 비전의 이미지를 모니터링 하여 원하는 작업을 수행할 수 있도록 프로그래밍 하였다. 웨이퍼 이송 스테이지를 임의로 움직여

Image Processing 을 거친 Chip 을 비전 중심에 이동시킨 후 Next Process 버튼을 클릭하면 Chip 을 Pick-up 하여 GelPack 에 하나씩 적재하게 프로그래밍 하였다.

3.1.2 자동 모드

자동모드는 사용자가 웨이퍼를 공급 후 Chip 의 패턴을 인식 시켜주면 모든 공정이 자동으로 진행 되도록 프로그래밍 하였다. Fig.10 은 LabVIEW 를 이용하여 작성한 User Interface 창이며 Fig.11 은 Block Diagram 에서의 프로그램을 나타낸다.

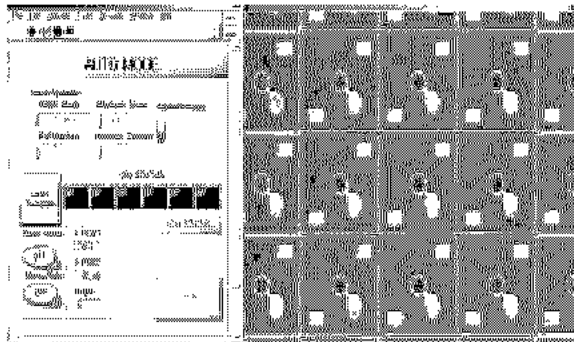


Fig 10. Application Program of the Pick & Placer

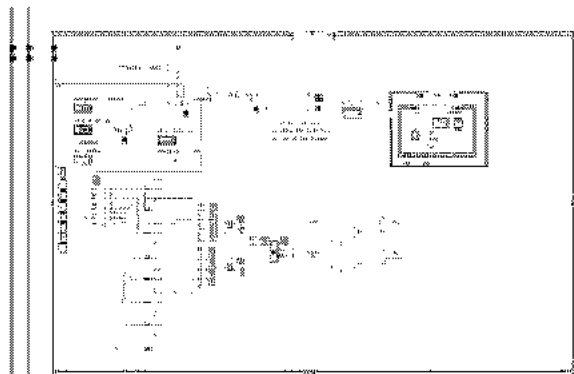


Fig 11. Block Diagram of Application Program

4. 평가

본 시스템은 머신 비전을 이용한 반도체 소자 Pick & Placer 개발을 목적으로 하고 있다. Table 1 과 같이 Wafer 정렬 스테이지의 위치 정밀도가 10 μm 이며 스텝핑 모터로 구동 된다. 스텝핑 모터의 특성상 절대 위치 에러와 백래쉬처럼 보이는 히스테리시 오차가 존재한다. 이러한 특성 때문에 Micro Step 으로 구동하여도 위치 정밀도가 향상 되는 것은 아니다. 정밀위치 제어를 요하는 소자를 Pick & Placer 대상으로 한다면 시스템 안정성에 영향을 미치게 된다. 따라서 안정적인 위치 정밀도를 갖는 시스템을 구현하기 위해 머신 비전을 이용 하여 다

양한 형상의 Chip 을 분류할 수 있도록 패턴 매칭 기법을 적용 하였다. 실험에서 Chip 의 중심과 비전의 중심 좌표값을 연산하여 스테이지를 구동하는 제어 알고리즘은 Chip 의 중심이 2 μm 이상의 오차를 갖지 않았다.

5. 결론

본 논문은 반도체 소자 Pick & Place 시스템 개발에 필요한 설계 및 제어 알고리즘을 제시 하였다. 개발된 제어 알고리즘을 통하여 웨이퍼 정렬 XY θ 스테이지의 위치 정밀도를 2 μm 이내로 향상 시켰으며 패턴 매칭 기법을 적용하여 다양한 형상의 광소자에 적용 할 수 있도록 하였다.

기구적으로 발생하는 위치 오차를 제어 알고리즘을 통해 보정할 수 있는 방법은 추후 연구 과제인 나노 모션 시스템 설계에 기초 연구로 활용될 수 있다.

참고문헌

1. J. H. Kim, C. W. Ryu, S. M. Park and B. S. Ryuh, "Development of Laser Diode Test Device using Feedback Control with Machine Vision" TRANSACTIONS OF KSMTE, Vol.13 No.4 ,pp. 30~36.
2. National Instruments™, "IMAQ Vision Concept Manual", 2000
3. 임용천, "LabVIEW7 과 GPIB 통신" 도서출판 LabVIEW 지기
4. THOMAS KLINGER, "Image Processing with LabVIEW IMAQ Vision"
5. 장동혁, "Visual C++을 이용한 Digital Image Processing" 정보게이트
6. Ramesh Jain, Rangachar Kasturi, Brain G schunck, "MACHINE VISION", McGraw-Hill, Inc., 1995
7. G.J. Vanderbrug and Rosenfeld, "Two-stage Template Matching", IEEE Transaction on Computer, Vol.C-26, No.4, pp.384-393, April 1977
8. J.O.Limb and L.A. Murphy, "Estimating the Velocity of Moving Images in Television Signal", Computer Graphics and Image Processing, pp.311-321, 1975
9. G.R. Legters JR. and T.Y. Young, "A mathematical model for computer image tracking", IEEE Transaction on PAMI, Vol. 4, pp.583-594, 1982