

백색 LED 조명 광원제작 공정에 필요한 포토마스크 제작

하수호 , 최재호 , 황성원 , 김근주*

전북대학교 기계공학과

초록

본 연구에서는 고밀도로 백색 발광다이오드를 웨이퍼 상에 제작하기 위한 제조공정에 필요한 포토마스크를 제작하는 연구를 수행하였다. 발광다이오드 한 개의 패턴을 웨이퍼상에 연속적으로 배열하여 이를 병렬로 연결하는 금속배선을 고려하였다. AutoCAD의 DWG 파일로 캐드작업을 수행하여 이를 DXF 파일로 변환하였으며, 레이저빔으로 스캔하여 소다라임 유리판 위에 크롬을 식각함으로써 포토마스크를 제작하였다. 이는 기존에 제작된 개별칩 형태의 발광다이오드 제작공정을 집적공정화함으로써 웨이퍼상에서 전면 발광하는 조명광원의 구조를 갖는다. 또한 이를 활용하여 백색 발광다이오드 집적칩을 제작하려 한다.

1. 서론

현재 반도체 산업 및 기술이 발전하면서 화합물 반도체를 이용한 광반도체 기술은 기업이나 연구소에서 활발한 연구가 진행되고 있다 [1]. 발광 다이오드(light emitting diode: LED) 를 이용하여 백열전구와 형광등을 대신하기 위한 대체조명으로 연구가 진행되고 있다 [2]. 빛의 삼원색인 적색, 녹색, 청색의 각각의 칩을 조합하여 백색 광원을 만들 수가 있고 또 다른 방법은 청색 혹은 UV LED를 이용하여 형광체를 여기 시켜 백색광을 얻는 방법이 있다 [3]. 1996년 니치아 화학 회사에서 고휘도 청색 LED칩 위에 YAG(Yttrium Aluminum Garnet)계 형광물질을 도포하여 백색 LED 램프를 제조하였다 [4].

우리나라에서 조명등으로 널리 사용되는 형광등은 300nm대의 자외선을 방출하는데 고압 가스 방전을 통하여 자외선 영역의 파장을 방출하고 형광등 유리안쪽 표면에 형광물질을 도포하여 색 변환을 유도함으로써 백색 빛이 나오게 된다. 하지만 형광물질은 자외선을 완벽하게 차단할 수 없으므로 가시광선과 함께 자외선이 방출된다. 이러한 자외선은 화학반응을 일으킬 수 있는 높은 에너지를 가지고 있어 피부에 노출되는 경우 피부손상을 가져온다.

한편, 필라멘트를 이용하는 백열전구는 장파장인 적외선 영역의 파장을 형성하여 형광등의 자외선 파장방출처럼 인체에는 해가 없지만, 백열전구는 뜨거운 적외선 영역의 열을 내기 때문에 과열에 의한 전기화재의 위험도가 높고, 고휘도의 백색을 구현하는데 한계가 있다.

하지만 발광다이오드 램프는 형광등과 백열전구의 중간대 파장인 가시광선 영역의 파장을 갖고 있기 때문에 인체에 해가 없으며, 다량의 열을 발산하지 않기 때문에 전력손실이 적고, 고휘도의 백색을 구현하는데 용이하게 된다. 발광다이오드 램프를 이용한 기존방식으로는

개별칩 형태의 발광다이오드를 인쇄회로기판(Printed Circuit Board : PCB)에 조립 제작하는 경우이다. 이러한 적은 밀도를 갖는 다이오드수의 전구형태는 공간 활용도의 저하와 저휘도 특성을 초래하게 된다.

본 연구에서는 발광다이오드 칩을 일체형 구조로 제작하여 고밀도의 고효율을 갖는 조명광원을 제작하기 위해 포토마스크 설계 및 제작을 수행하였다. 금속배선을 통한 고밀도로 집적화된 칩으로 제작함으로써 고휘도의 광원을 얻으며, 또한, 질화물계 반도체를 이용하여 고품질의 결정성과 전기적, 광학적 특성을 지닌 발광다이오드 회로를 성장시켜 고효율의 백색 발광다이오드를 제작하는데 활용하고자 한다.

2. 포토마스크 설계

그림 1은 청색 발광다이오드의 개별칩 형태의 단일칩구조를 나타낸다. 발광LED의 형상의 Two-top 방식으로 칩둘레에 스크라이빙되어지는 이유로 모두 위 표면에 전극이 형성되어 와이어본딩의 후공정을 수월하게 하는 구조이다. 그림 2는 웨이퍼위에 집적칩의 형태를 갖는 단일칩구조를 나타낸다. 이러한 집적칩에서는 스크라이빙 공정 없이 하나의 칩주위에 식각된 부분위에 n형 전극을 형성하게 되며, 위 표면에 p형 전극만 제작하되 와이어본딩공정이 수반되지 않아 p형 전극부분의 크기는 전류를 공급하는데 필요한 최소한의 크기를 갖는다.

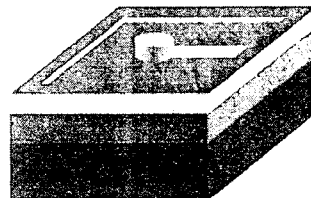
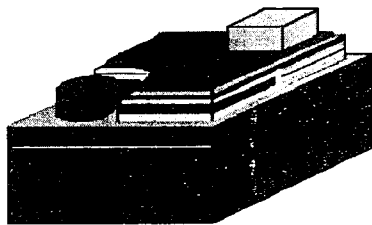


Fig. 1 Schematic diagram of discrete blue LED chip Fig. 2 Schematic diagram of integrated cell of LED

먼저 그림 3은 GaN계 청색 발광다이오드 박막구조의 내부단면도이다. 사파이어 기판 위에 유기금속화합물 화학 기상증착방법(MOCVD)을 이용하여 제일 먼저 560°C의 온도에서 GaN 완충층을 300Å 두께로 증착한다. 이 GaN 완충층은 1130°C의 고온에서 성장하는 GaN 에피층의 성장시 발생하는 nucleation free energy를 낮추므로써 에피층 성장시 3차원적인 성장보다는 2차원적인 횡방향 결정성장을 촉진시켜 전위, 결합경계 등의 결함밀도가 낮은 GaN 에피층을 성장시키는 역할을 한다. 사파이어 기판 그 위에 GaN 완충층을 성장시킨 후 그 위에 Si 도핑된 n-GaN층을 1130°C의 온도에서 2 μ m의 두께로 성장시키고, 다시 그 위에 도핑이 되지 않은 GaN층을 1130°C에서 150Å으로 성장한다. 또한, 상기 층 위에 청색 발광 활성층으로 InGaN/GaN 다중 양자우물 구조(Multi-Quantum Well structure)를 700°C에서 20/80Å 두께로 3주기로 성장시키며, 그 위에 Mg이 도핑된 GaN을 2000Å 두께로 1050°C에서 성장한다.

또한 이러한 에피박막구조의 p-GaN층 위에 Ni/Au 금속 박막층을 전자빔 금속 증착장비를 이용하여 60/80Å의 투명 금속 박막층을 형성하고, 그 위에 p형 전극을 Ni/Au 금속으로 증착

형성하며, n형 전극은 n-GaN층을 플라즈마 건식식각하여 그 위에 Ti/Al 금속을 증착하여 형성한다.

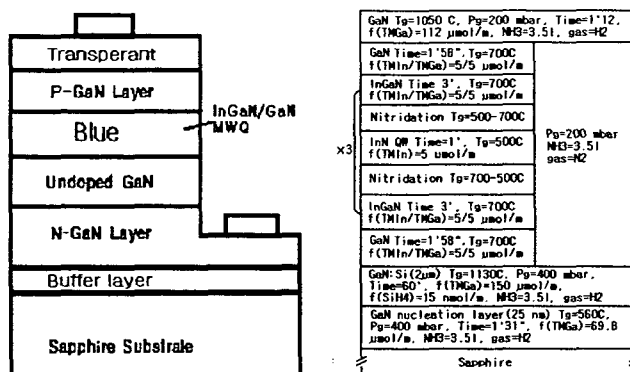


Fig. 3 Schematic diagram of epitaxial LED structure

집적칩을 제작하는데 있어서 필요한 포토마스크로는 6종류가 있다. 먼저 n형 GaN 오믹접촉층을 식각하는 에피식각 마스크(Mask1)와 p형 표면에 전류의 공급을 촉진하기 위해 형성된 투명전극 식각 마스크(Mask2), n형 금속배선층을 식각하는 마스크(Mask3), n형 금속층과 p형 금속층을 격하는 절연층을 식각하는 마스크(Mask4), p형 전극패드를 형성하는 마스크(Mask5), 그리고 최종 양/음 전극을 표면 보호용 절연층으로부터 노출하기 위한 마스크(Mask6)로 구성되어 있다.

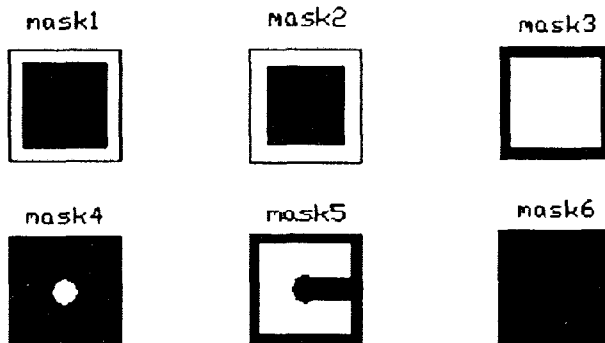


Fig. 4 Photomask patterns for the processes of integrated LED

3. 포토마스크 제작

AutoCAD로 설계된 포토마스크를 DWG파일로 저장하여 이를 linkcad를 이용 GDS파일로 변환하게 된다. GDS파일을 laser 또는 e-beam 리소그래피 장비에 입력하여 장비를 작동하게 된다. 소다라임(sodalime) 유리판 위에 크롬 금속을 증착(Chrome-no mirror dark타입-웨이퍼 표면과 마스크의 크롬패턴이 서로 접하는 구조)하고 그 위에 포토레지스트를 도포한다. 포토레지스트를 80 에서 소프트 베이킹하고 난 후 laser를 이용 패턴을 전사한다. 다시 포토레지스트를 120 에서 하드베이킹한 다음 포토레지스트를 현상하여 패턴을 형상화한다. 이어서 크롬금속을 화학용액에 담근 다음 노출된 크롬막을 제거하고 또한 남은 포토레지스트를 전면 노광하여

현상액에서 제거한다.

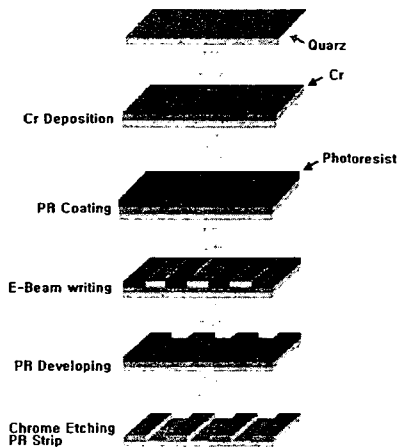


Fig. 5 Fabrication process of photomask

청색 발광다이오드 칩을 n형 금속배선을 하기 위해 칩의 n-GaN층이 노출될 때까지 플라즈마 식각 공정을 mask1을 이용한 포토공정을 수행한 다음에 연속적으로 수행하게 된다. 이 공정을 수행하기 위해서 먼저 GaN계 LED에피박막을 형성한 기판 전체에 SiO₂ 절연막을 성장시킨 다음, 에피박막을 패턴에 따라 플라즈마 식각 공정을 수행하여 일정면적의 사각 발광부분을 패턴화한다. 이때 칩의 간격 설정을 위해 십자형 패턴들을 칩 25개마다 삽입한다. 또한 발광다이오드 칩의 전기 공급을 위한 n형 전극부를 형성하기 위하여 하방향으로 n-GaN층이 노출 될 때까지 플라즈마 식각을 수행한다.

투명 전극형성 공정에서는 에피식각 공정이 수행된 기판위에 투명전극 Ni/Au 금속층을 60/80Å 두께로 증착 형성하고 식각공정에서의 패턴보다 면적이 다소적은 사각 투명전극을 패턴화 한다. 이 과정에서 투명전극은 p-GaN층의 칩 보다 투명전극 마스크를 작게 함으로써 n-GaN층과의 접촉을 방지한다.

n형 금속 배선 공정에서는 칩 주위의 n-GaN층에 60μm의 넓이로 n형 금속배선을 칩 전체에 n형 Ti/Al 금속 막을 증착한 다음, 포토 공정을 수행하여 n형 금속 배선층을 패턴화한다. 이때 금속 배선의 두께를 n접촉층의 통로보다 작게함으로써 n형금속이 칩의 p-GaN층에 접촉하지 않게 한다.

p형 금속 배선 공정에서는 n형 금속배선과의 사이에 절연층을 삽입하고 투명 전극을 노출시킨다. n형 금속 배선 공정 후 칩 위에 p형 금속 배선과 전극을 증착하면 전기적으로 합선이 일어나므로 n형 금속 배선 위에 SiO₂로 구성된 절연막을 증착시킨다. 또한 절연막 위에 p형 금속 배선을 증착하고 또한 투명전극 층위에 전극용 금속이 접촉되도록 하기 위해 칩의 정중앙에 직경 90μm의 크기의 구멍으로 포토레지스트 공정을 통해 절연막을 제거하여 투명전극을 노출시킨다.

p형 전극 및 금속 배선 공정에서는 칩의 정중앙에 절연막을 제거한 구멍에 p형 Ni/Au 전극 및 p형 금속 배선을 증착한 다음, 포토 공정을 수행하여 p형 Ni/Au 전극과 금속배선 증착 부분을 패턴화한다. 상기 p형 Ni/Au 전극과 금속배선 공정을 수행한 다음, SiO₂로 구성된 절연보호막을 칩 전체에 증착 피복시킨다.

칩에 외부로부터 전류의 공급로를 확보하기 위해 부분 절연막을 제거하는 공정을 수행한다. 이 공정은 p형 전극부 위에 절연막 1층이 존재하게 되고 n형 전극부 위에 2층의 절연막이 존재하므로 이 절연막들을 제거하기 위해서 포토 공정을 수행하여 사파이어 기판의 가장자리 부분에 유도된 p형과 n형 전극부를 확보한다.

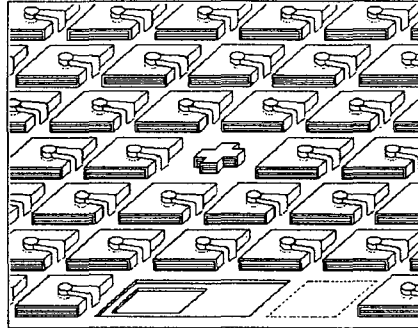


Fig. 6 Schematic diagram of integrated LED chips

4. 결론

고밀도 평판형 백색 발광 다이오드를 제작하기 위하여 본 연구를 통해 $5 \times 5 \text{ in}^2$ 크기를 갖는 6장의 포토 마스크를 웨이퍼와 접촉되는 Chrome-no mirror dark 타입으로 제작하였다. 백색발광 조명광원을 개발하기 위하여 LED 칩간을 금속배선화하는 집적 칩개념을 도입하여, 특히 각 공정에 따른 복잡한 공정을 6장의 마스크공정으로 세분화하였다. 본 연구를 통하여 발광 다이오드 칩을 고밀도 집적화시킴으로써 고휘도 백색램프를 구현할 수 있는 계기를 마련하였다. 차후 연구계획은 이러한 포토마스크를 활용하여 고밀도 집적 칩의 제작공정을 수행하고 조명광원의 가능성을 확인하려 한다.

후기

이 연구는 2003년도 한국에너지관리공단 학술진흥사업(2003-E-EL03-P-01-0-000)의 지원 연구비에 의하여 연구되었음.

참고문헌

- [1] S. Nakamura and G. Fasol, "The Blue Laser Diode". (Springer, Berlin, 1997) p. 216.
- [2] 손성진, 홍창희, Bulletin of the Korean Institute of Electrical and Electronic Material Engineers, 14(11), 20 (2001).
- [3] Gardner et al., Appl. Phys. Lett., 74, 2230 (2000).
- [4] K. Bando, Y. Noguchi, K. Sakano and Y. Shimizu, Tech. Digest, Phosphor Res. Soc., 264th Meeting, November 29 (1996) (in Japanese).