

# 나노 세리아 슬러리를 이용한 STI CMP에서 나노토포그래피 시뮬레이션

김민석, Takeo KATOH, 강현구, 박재근, \*백운규  
한양대학교 Nano-SOI 공정 연구실  
\*한양대학교 세라믹 공학과

## Nanotopography Simulation of Shallow Trench Isolation Chemical Mechanical Polishing Using Nano Ceria Slurry

Min-Seok KIM, Takeo KATOH, Hyun-Goo KANG, Jea-Gun PARK, \*Ungyu PAIK  
Nano-SOI Process Laboratory, Hanyang University  
\*Department of Ceramic Engineering, Hanyang University

### Abstract

We investigated the nanotopography impact on the post-chemical mechanical polishing (post-CMP) oxide thickness deviation (OTD) of ceria slurry with a surfactant. Not only the surfactant but also the slurry abrasive size influenced the nanotopography impact. The magnitude of the post-CMP OTD increased with adding the surfactant in the case of smaller abrasives, but it did not increase in the case of larger abrasives, while the magnitudes of the nanotopography heights are all similar. We created a one-dimensional numerical simulation of the nanotopography impact by taking account of the non-Prestonian behavior of the slurry, and good agreement with experiment results was obtained.

**Key Words** : nanotopography, STI, CMP, ceria, slurry, surfactant, non-Prestonian, wear-contact model

### 1. 서론

최신 디바이스 제작 공정에서 사용되어지는 Shallow Trench Isolation (STI) 에서는 실리콘 웨이퍼 상에 증착 되어있는 산화막을 평탄화 하기 위해 Chemical Mechanical Polishing (CMP) 기술이 필수적으로 사용된다. 그리고 최근에는 세리아 슬러리에 계면활성제를 첨가할 경우 질화막과 산화막의 고 선택비를 구현할 수 있게 되었다[1-3]. 그러나 계면활성제를 첨가한 나노 세리아 ( $CeO_2$ ) 슬러리를 이용하여 CMP공정을 진행할 경우 나노토포그래피에 의해 절연막의 두께 변화가 생기는 문

제가 발생한다. 나노토포그래피란[4-6] 웨이퍼 상에 존재하는 나노 스케일의 토포그래피를 말하는 것으로 토포그래피의 높이가 100nm이하, 폭이 0.2~20mm[6] 정도 되는 것을 나노토포그래피라 정의하고 있다. 본 연구에 앞서 나노토포그래피 영향에 대한 연구들[7-16] 가운데 공간 분광 특성 연구를 통한 Power Spectral Density (PSD) 분석을 개발하였다[11,12]. 그리고 연마 pad의 stiffness[13]와 연마 깊이 (removal depth)[14], 그리고 웨이퍼 제조방법[15] 등도 검토하였다.

음이온 계면활성제가 첨가된 나노 세리아 슬러리는 산화막과 질화막의 고 선택비를 이용하여

STI-CMP 공정에서 광범위하게 사용되고 있다 [1-3]. Nojo등에 의해 보고된[3] 바에 따르면, 계면활성제가 첨가된 나노 세리아 슬러리를 이용할 경우 연마 압력과 연마율 사이의 관계를 non-Prestonian[17] 또는 non-linear의 상관관계를 통해 "self-stopping polishing"을 할 수 있다는 결과를 보여주었다. 본 연구에 앞서 세리아 슬러리의 계면활성제 농도와[18] 연마입자 크기[19]에 따른 나노토포그래피 의존성에[20] 관한 내용을 발표하였다.

본 연구에서는 세리아 슬러리 내에 첨가된 계면활성제 농도와 연마 시 적용된 압력에 따른 non-Prestonian 거동을 통해 웨이퍼 상에 존재하는 나노토포그래피가 미치는 영향에 관한 결과를 wear-contact model[7,8,21]을 기초로 하여 simulation 하였으며, 그 일치율 여부를 분석하였다.

## 2. 실험 방법

세리아 슬러리는 출발 물질을 세륨카보네이트( $Ce_2(CO_3)_3$ )로 하여 고상법으로 연마입자를 합성하였다. 이때 연마입자의 크기는 900℃로 하소(calcination) 공정을 통해 연마입자 크기를 결정화하였으며, 분쇄(milling) 공정을 통해 입자 크기를 조절하였다. 조절된 세리아 연마입자 크기를 두 가지 슬러리 (슬러리 A, B)로 만들었으며, 다결정 연마입자 크기를 AcoustoSizer II (Colloidal Dynamics)로 측정된 결과 슬러리A는 290nm, 슬러리B는 71.7nm로 나타났다. 슬러리에 첨가된 계면활성제는 수용성 음이온 계면활성제 (Poly acrylic acid)를 사용하였으며 농도는 0, 0.8wt%로 첨가하였고, 세리아 연마입자 농도가 1wt%인 슬러리를 사용하였다.

본 실험에서는 8인치 실리콘 웨이퍼를 사용하였으며, 산화막은 Plasma Enhanced Tetra-ethyl-ortho Silicate (PETEOS) 법으로 7000Å까지 증착하였다. CMP 장비는 6EC (Strasbaugh)를, 연마 패드는 IC1000/SubaIV (Rodel)를 사용하였다. CMP장비의 공정 조건으로는 head와 spindle speed를 각각 70rpm, 그리고 패드와 웨이퍼의 각속도는 250fpm (feet per minute), 슬러리 flow-rate은 100cm<sup>3</sup>/min, 압력은

4psi로 하였다. CMP 전·후의 산화막 두께 측정은 Nanospec 180 (Nanometrics)과 분광 ellipsometer ES4G (SOPRA)를 사용하였다. 나노토포그래피 높이(Nanotopography height : NH)는 광 간섭 측정기인 Nano mapper (ADE Phase Shift)를 이용하여 측정하였다.

본 연구에서 실시된 simulation은 wear-contact model을 기초로 하여 나노토포그래피 영향에 대한 일차원 numerical simulation이다. 그리고 이러한 simulation과정을 그림 1에 나타내었다. wear-contact model에서 웨이퍼 표면의 형태를  $f(x)$  알고 있다면 각 지점의 압력을  $p(x)$  구할 수 있다. 우리는 Nano mapper를 이용해 웨이퍼 표면을 측정하여 simulation에 적용하였다. 각 지점의 압력  $p(x)$ 과 산화막 제거비 ( $df(x)/dt$ )는 실제 실험한 압력에 대한 non-Prestonian 거동의 압력과 산화막 제거비를 대입하였으며, 최종 목표로 하는 시간까지 계속 반복해서 CMP 결과를 계산하여 simulation 하였다.

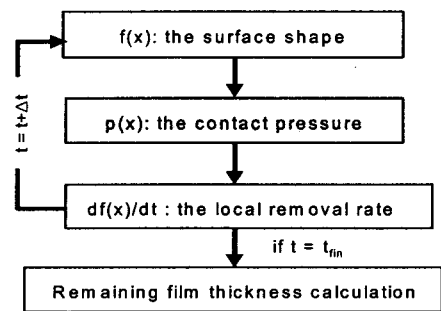


그림 1. simulation 과정

## 3. 결과 및 고찰

그림 2는 NH 대하여 실험적인 산화막 두께 변화 (Oxide Thickness Deviation : OTD)와 simulation 된 OTD를 비교한 결과이다. 그림에서 보여주는 바와 같이 NH와 실제 실험된 OTD의 전체적인 peak와 valley의 위치가 잘 일치하는 것을 볼 수 있다. 이 실험 결과로 볼 때 NH가 OTD에 영향을 미친다고 생각할 수 있다. 그리고 실험적인 OTD와 simulation한 OTD의 peak와 valley 위치와 값이 잘 일치하는 것을 확인할 수 있었다. 연마입자 크기가 큰 슬러리A로 연마공정을 진행할 경우, 계

면활성제를 첨가하였을 때나 첨가하지 않았을 때 모두 나노토포그래피 영향에 대한 OTD가 적은 것을 알 수 있었다. 하지만 연마입자 크기가 작은 슬러리B로 연마공정을 진행한 경우 계면활성제를 첨가하지 않은 경우보다 계면활성제를 0.8wt% 첨가한 경우 나노토포그래피의 영향을 받아 OTD가 심해지는 것을 알 수 있었다.

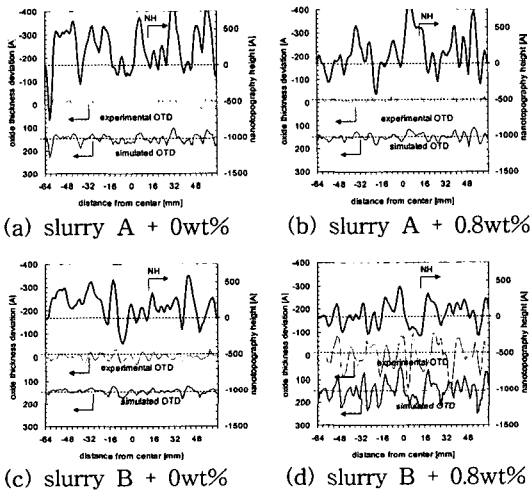


그림 2. NH와 실험된 OTD, simulation한 OTD의 상호관계

그림 3은 실제 실험한 결과와 simulation한 OTD 결과를 Rms값으로 비교한 것이다. 그림2의 결과에서 확인한 것과 마찬가지로 OTD Rms값 역시 잘 일치하는 것을 알 수 있었다. 따라서 본 연구에서 진행한 simulation으로 나노토포그래피 영향에 대한 OTD를 예측할 수 있었다.

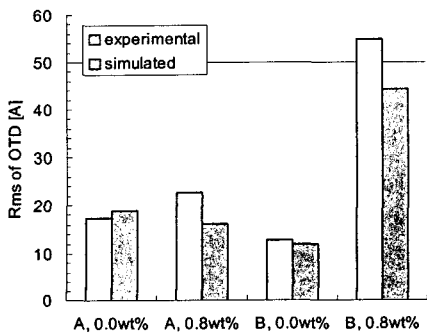


그림 3. 실험적인 OTD와 simulation OTD의 비교

그림 4는 실험한 OTD와 simulation한 OTD의 값이 얼마만큼 일치하는가를 나타낸 그래프이다. 일치율이란 OTD가 평균OTD 보다 크거나 같으면 (+) 로 나타내고, 작으면 (-) 값으로 나타내어 비교하였다. 만약 같은 위치에서의 OTD와 simulation된 OTD 값이 서로 일치한다면 서로 똑같이 (+) 나 (-) 값을 가지게 되므로 두 OTD 값의 곱은 무조건 (+) 값으로 나타나게 된다. 따라서 일치율은 (+) 값을 가지는 OTD가 전체적으로 얼마나 나타나는지를 조사한 결과이다. 그림 4는 각각의 슬러리 특성마다의 일치율을 나타내는 그래프이다. 그래프에서 보는 바와 같이 전체적으로 일치율이 60~70%정도로 나타났다.

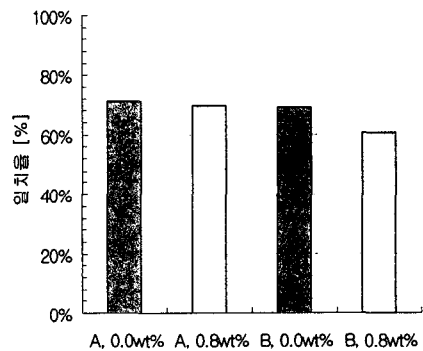


그림 4. 실험 결과와 simulation 결과의 일치율

#### 4. 결론

본 연구에서는 자체적으로 개발한 고 선택비를 갖는 고성능 나노 세리아 슬러리를 이용하여 계면활성제 농도와 연마입자 크기를 달리하면서 CMP 공정에 적용하였다. 계면활성제의 농도를 달리한 나노세리아 슬러리를 이용하여 나노토포그래피가 존재하는 평판 웨이퍼를 CMP공정을 진행한 결과, 연마입자 크기가 큰 나노 세리아 슬러리의 경우, 계면활성제를 첨가하였을 때나 하지 않았을 때 모두 산화막 두께 변화에 대한 나노토포그래피 영향이 없었지만, 연마입자 크기가 작은 나노세리아 슬러리의 경우, 계면활성제가 첨가되지 않았을 경우보다 첨가되었을 경우 OTD가 급격히 커지는 것을 알 수 있었으며, 이것은 웨이퍼 상에 존재하는 나노토포그래피 영향인 것을 확인할 수 있었다. 더욱이 non-Prestonian 거동에 관한 실험 결과들

wear-contact model에 적용한 나노토포그래피 simulation으로 나노토포그래피 영향에 대한 산화막 두께 변화 (OTD)의 예측이 가능하였다.

### 감사의 글

본 연구는 과학기술부와 국가지정연구소 (NRL) 프로그램 지원 아래 수행되었습니다. 그리고 실험을 하는데 도움을 주신 Hynix 반도체, Sumitomo Mitsubishi Silicon Corp. 관계자 여러분께 감사드립니다.

### 참고 문헌

- [1] K. Hirai, H. Ohtsuki, T. Ashizawa and Y. Kurata: Hitachi Chemical Tech. Report No. 35 (2000) 17.
- [2] Y. Homma, T. Furusawa, K. Kusukawa and M. Nagasawa: Proc. CMP-MIC, Santa Clara, CA, 1996 (Institute for Micro electronics)
- [3] H. Nojo, M. Kodera and R. Nakata: Proc. IEEE idem, San Francisco, CA, 1996 (The Institute of Electrical and Electronics Engineers, Piscataway, 1996) p. 349.
- [4] C. S. Xu, E. Zhao, R. Jairath and W. Krusell: J. Electrochem. & Solid-State Lett. 1 (1998) 181.
- [5] K. V. Ravi : Intel Corp., Future Fab. International 7 (1999) 207.
- [6] SEMI Document M43, Guide for Reporting Wafer Nanotopography.
- [7] B. Lee, T. Gan, D. Boning, P. Hester, N. Poduje and W. Baylies: Advanced Semiconductor Manufacturing Conf., Boston, MA, 2000 (unpublished).
- [8] B. Lee: Ph. D Thesis, Department of Electrical Engineering and Computer Science, Massachusetts Institute of Technology, Massachusetts, 2002.
- [9] D. Boning and B. Lee: Mater. Res. Soc. Bull. 27 (2002) 761.
- [10] T. Fukuda, Y. Shimizu, M. Yoshise, M. Hashimoto and T. Kumagai: Proc. 3rd Int. Symp. Advanced Science & Technology of Silicon Materials, Kona, Hawaii, 2000 (The Japan Society for the Promotion of Science, Tokyo, 2000) p. 382.
- [11] T. Katoh, B. G. Ko, J. H. Park, H. C. Yoo, J. G. Park and U. G. Paik: J. Korean Phys. Soc. 40 (2002) 180.
- [12] J. G. Park, T. Katoh, H. C. Yoo and J. H. Park: Jpn. J. Appl. Phys. 40 (2001) L857.
- [13] J. G. Park, T. Katoh, H. C. Yoo, D. H. Lee and U. G. Paik: Jpn. J. Appl. Phys. 41 (2002) L17.
- [14] J. G. Park, T. Katoh, H. C. Yoo and U. G. Paik: Proc. 5th Int. Symp. Chemical Mechanical Polishing, 201st Meet. Electrochemical Society, Philadelphia, PA, 2002 (The Electrochemical Society, Pennington, 2002) PV 2002-1, p. 202.
- [15] T. Katoh, J. G. Park, W. M. Lee, H. Jeon, U. Paik and H. Suga: Jpn. J. Appl. Phys. 41 (2002) L443.
- [16] R. Schmolke, R. Deters, P. Thieme, R. Pech, H. Schwenk and G. Diakourakis: J. Electrochem. Soc. 149 (2002) G257.
- [17] F. W. Preston: J. Soc. Glass Tech. 11 (1927) 247.
- [18] T. Katoh, H. G. Kang, U. Paik and J. G. Park: Jpn. J. Appl. Phys. 42 (2003) 1150.
- [19] H. G. Kang, T. Katoh, U. Paik and J. G. Park: Jpn. J. Appl. Phys. 43 (2004) L1.
- [20] T. Katoh, S. J. Kim, U. Paik and J. G. Park: Jpn. J. Appl. Phys. 42 (2003) 5430.
- [21] O. G. Chekina and L. M. Keer: J. Electrochem. Soc. 145 (1998) 2100.