

이중 에피층을 가지는 SOI LIGBT의 전기적 특성분석

김형우, 김상철, 김기현, 김은동
한국전기연구원 전력반도체연구그룹

Analysis of the electrical characteristics of SOI LIGBT with dual-epi layer

Hyoung Woo Kim, Sang Cheol Kim, Ki Hyun Kim, Eun Dong Kim
Korea Electrotechnology Research Institute, Power Semiconductor Group

Abstract

Due to the charge compensation effect, SOI(Silicon-On-Insulator) LIGBT with dual-epi layer have been found to exhibit both low forward voltage drop and high static breakdown voltage.

In this paper, electrical characteristics of the SOI LIGBT with dual-epi structure is presented. Trenched anode structure is employed to obtain uniform current flowlines and shorted anode structure also employed to prevent the fast latch-up. Latching current density of the proposed LIGBT with $T_1 = T_2 = 2.5\mu m$, $N_1 = 7 \times 10^{15}/cm^3$, $N_2 = 3 \times 10^{15}/cm^3$ is $800A/cm^2$ and breakdown voltage is 125V while latching current density and breakdown voltage of the conventional LIGBT is $700A/cm^2$ and 55V.

Key Words : LIGBT, SOA, Dual-epi, SOI

1. 서론

SOI(Silicon-On-Insulator) LIGBT(Lateral Insulated Gate Bipolar Transistor)는 절연격리가 쉽고, 누설전류가 낮기 때문에 고전압 IC에 많이 사용되어 왔으며, VLSI 공정에 적합하고 다른 소자들과의 집적이 용이하다는 장점 또한 가지고 있다.[1]

LIGBT와 같은 고전압 소자의 설계에 있어서 주요한 설계변수로 항복전압과 on-state voltage drop가 있다. 일반적인 고전압 소자의 경우 낮은 on-state voltage drop를 얻기 위해서는 높은 에피층 농도를 사용해야 하지만 높은 에피층 농도를 사용할 경우 항복전압의 감소가 일어나게 된다. 따라서 기존의 소자들의 경우 설계시 소자의 항복전압 및 on-state voltage drop 사이의 관계를 고려하여 적절한 에피층의 농도를 갖도록 설계하여야 한다. 하지만 이중에피층을 가지는 소자의 경우 전하보상 효과에 의해 높은 에피층 농도에서도 높은 항복전

압을 얻을 수 있으며, 낮은 on-state voltage drop 특성을 나타낼 수 있는 장점이 있다.

본 논문에서는 이중 에피층을 가지는 SOI LIGBT 소자의 전기적 특성 및 SOA(Safe Operating Area)에 대해 연구하였다. 제안된 소자는 전하보상효과를 얻기 위해 n-/p- 이중에피층 구조를 사용하였으며, 균일한 전류 분포를 얻기 위해 trenched anode 구조를 채택하였다. N- 에피층의 농도를 $7 \times 10^{15}/cm^3$ 을 사용한 경우 소자의 항복전압은 on-state voltage drop의 감소없이 125V 정도를 얻을 수 있었으며, 이는 기존의 소자에 비해 약 50%정도 향상된 결과이다. 소자의 특성은 2차원 공정 simulator인 ATHENA와 소자 simulator인 ATLAS를 이용해 검증하였다.[2]

2. 본론

2.1 소자의 구조

그림 1에 simulation에 사용된 소자의 구조를 나

타내었다. 균일한 전류 분포를 얻기 위하여
trenched anode 구조를 사용하였으며, 빠른
latch-up을 막기 위해 buffer층을 사용하였다. 에피
층은 높은 항복전압을 얻기 위해 n-/p-의 이중 에
피층 구조를 사용하였다. 이중 에피층 구조는
n-/p- 에피층간의 전하보상효과로 인해 높은 에피
층 농도에서도 높은 항복전압을 얻을 수 있도록
해주는 구조이다.[3]

제안된 구조에서 n-/p- 에피층의 농도를 각각
 $N_1 = 7 \times 10^{15}/cm^3$, $N_2 = 3 \times 10^{15}/cm^3$ 로 고정하
여 simulation을 수행하였으며 각각의 에피층 두께
는 $2.5\mu m$ 를 사용하였다. trenched anode의 깊이는
 $5\mu m$ 를 사용하였다. 또한 게이트 및 매몰 산화막층
의 두께는 각각 1000 \AA , $2\mu m$ 를 사용하였다.

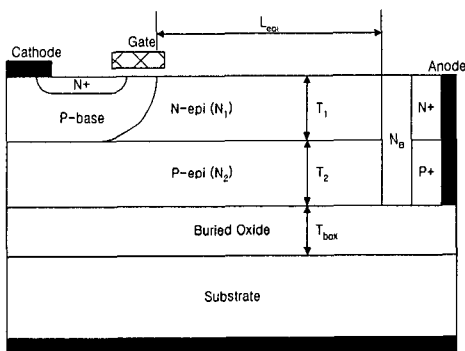


그림 1. Simulation에 사용된 소자의 구조도.

2.2 Simulation 결과 및 분석

On 및 off 상태에서의 LIGBT의 특성은 이차원
공정 simulator인 ATHENA와 소자 simulator인
ATLAS를 사용해 검증하였다.

그림 2에 제안된 LIGBT와 기존의 LIGBT의
I-V 특성을 나타내었다. 일반적으로 에피층의 두
께가 얇은 경우 on-state voltage drop이 늘어나지
만 제안된 소자는 이중 에피층 구조와 높은 n- 에
피층의 농도로 인해 동일한 항복전압을 가지는
LIGBT에 비해 약간 높은 on-state voltage drop을
나타내고 있다.

그림 3은 제안된 구조를 가지는 LIGBT와 기존
LIGBT에 $V_G = 15V$, $V_A = 10V$ 를 인가하였을 때

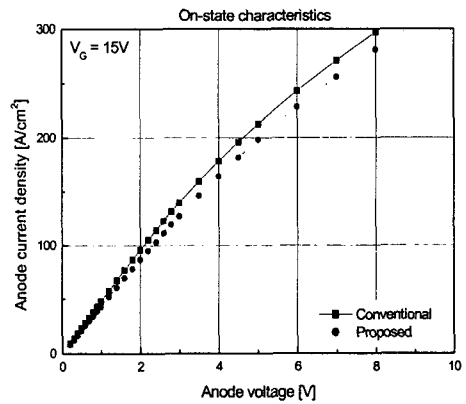
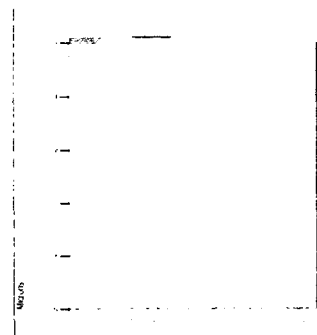


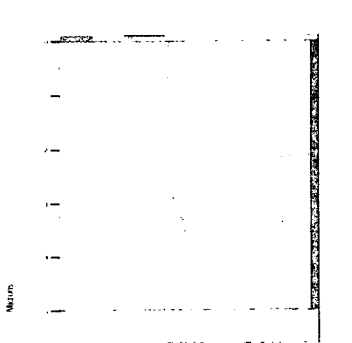
그림 2. 제안된 LIGBT와 기존 LIGBT의 I-V 특성

소자 내부에서의 전류 흐름을 나타낸 것이다. 그림
에서 볼 수 있듯이 제안된 구조를 갖는 소자의 경
우 trenched anode 구조로 인해 대부분의 전류가
n- 에피층 영역 전체에서 고르게 흐르지만, 기존
소자의 경우 전류의 흐름이 고르지 않고 넓게 퍼
져감을 알 수 있다.

일반적으로 trenched anode형 구조를 가지지 않
은 LIGBT 소자의 경우 소자 내부를 흐르는 전류
의 대부분이 에피층 전체에 걸쳐 고르게 흐르지
않고 표면쪽에 집중되기 때문에 에피층 영역에 전
류가 흐르지 않는 dead zone이 생겨나게 되는데,
dead zone이 커지면 커질수록 소자의 on-state
voltage drop도 함께 커지게 된다. 따라서
trenched anode 구조는 dead zone을 줄이고 낮은
on-state voltage drop을 얻을 수 있는 구조이다.



(a) 기존의 LIGBT



(b) 제안된 LIGBT

그림 3. 기존 및 제안된 구조를 가지는 소자의 전류흐름도.

그림 4는 제안된 LIGBT와 기존 LIGBT의 latch-up 특성을 나타낸 것이다.

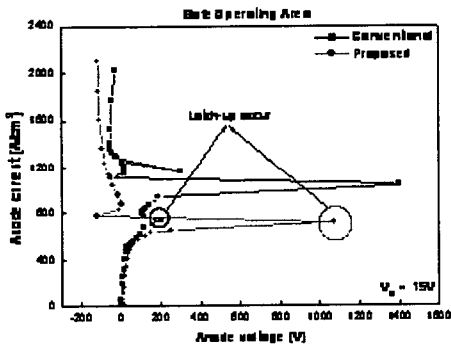
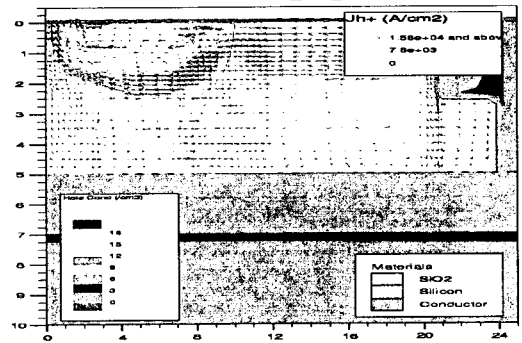


그림 4. 제안된 LIGBT와 기존 LIGBT의 latch-up 특성

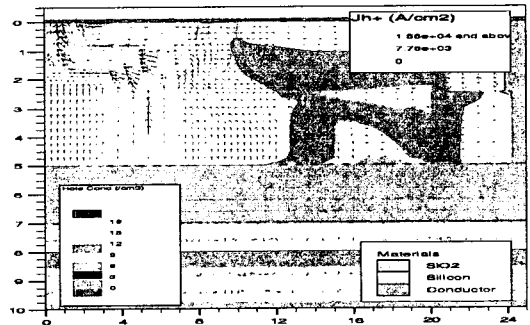
기존의 LIGBT가 대략 $700 A/cm^2$ 의 latching 전류 밀도를 나타내는데 비해 제안된 LIGBT의 경우 $800 A/cm^2$ 의 latching 전류밀도를 나타내는 것을 알 수 있다. LIGBT에서의 latch-up은 p+ anode 영역으로부터 유입된 hole들이 p-base 영역을 지나 n+ 하단을 통과할 때 n+ 하단의 저항성분에서의 전압강하가 built-in 준위를 넘어서면서 일어나게 된다. 또한 on 상태에서 유입된 hole의 양이 많을 수록 latch-up은 빨리 일어나게 되는데 제안된 LIGBT의 경우 buffer 영역과 높은 농도를 가지는 n- 에피층으로 인해 유입된 hole들이 에피층 영역에서 recombination 하기 때문에 기존 LIGBT에

비해 높은 latching 전류 밀도를 얻을 수 있다.

그림 5는 latching 상태에서 제안된 LIGBT와 기존 LIGBT 소자 내부에서 hole carrier 분포를 나타낸 것이다. 동일한 항복전압을 갖는 LIGBT의 경우 기존 LIGBT의 에피층 농도에 비해 제안된 구조가 더 높은 n- 에피층 농도를 가지기 때문에 hole carrier들의 recombination이 더 많이 일어나게 되고, 따라서 latching 전류밀도 또한 높아지게 된다.



(a) 기존의 LIGBT

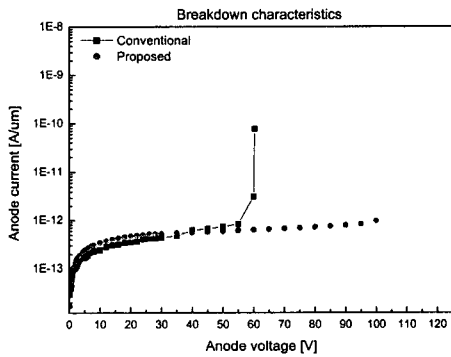


(b) 제안된 LIGBT

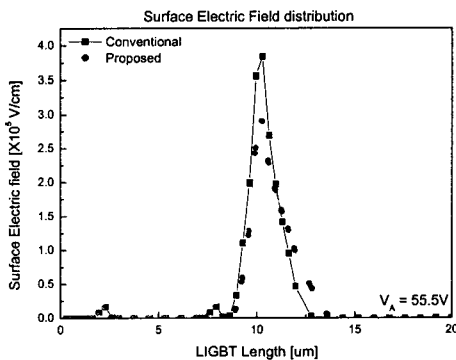
그림 5. 제안된 LIGBT와 기존 LIGBT 내에서의 hole carrier 분포도.

그림 6-(a)는 항복전압 특성을 나타낸 것이다. 제안된 LIGBT는 n-/p-의 이중 에피층 구조를 가지고 있기 때문에 전하보상효과에 의해 높은 농도에서도 높은 항복전압을 얻을 수 있다. 제안된 소자의 경우 n-/p- 에피층의 두께는 각각 $2.5 \mu m$ 를 사용하였고, $N_1 = 7 \times 10^{15} / cm^3$, $N_2 = 3 \times 10^{15} / cm^3$ 를 사용하였다. 기존의 LIGBT의 경우 에피층의 두께는 $5 \mu m$ 이며 에피층의 농도는 $N_1 = 7 \times 10^{15} / cm^3$ 을 사용하였다. 전하 보상효과에 의해

제안된 소자의 n- 및 p- 에피층이 기존의 소자에 비해 더 많이 공핍되며 따라서 제안된 소자의 항복전압이 기존의 소자에 비해 더 높게 나타나게 된다. 그림 6-(b)는 $V_A = 55V$ 를 인가한 경우 제안된 LIGBT와 기존 LIGBT의 표면전계 분포를 나타내고 있다. 그림에서 볼 수 있듯이 제안된 구조를 갖는 LIGBT의 peak 전계의 크기가 기존의 구조를 갖는 소자에 비해 낮게 나타남을 알 수 있다. 이는 전하 보상효과에 의해 제안된 소자의 공핍층의 폭이 기존의 소자에 비해 더 넓어지게 되고, 따라서 전계를 지탱해줄 수 있는 영역이 더 넓어졌기 때문이다.



(a) 항복전압 특성



(b) 표면 전계분포

그림 6. 제안된 소자와 기존 소자의 항복전압 특성 및 표면전계 분포.

3. 결론

이중에피층을 가지는 SOI LIGBT의 on 및 off

상태에서의 특성 및 SOA 특성을 알아보았다. 제안된 구조의 경우 *trenched anode* 구조로 인해 on 상태에서 n- 에피층 전체에 걸쳐 전류가 균일하게 흘러가기 때문에 에피층의 두께가 얇아졌음에도 낮은 on-state voltage drop 특성을 나타낸다. 또한 높은 농도를 가지는 n- 에피층으로 인해 p+ anode에서 유입된 hole들이 에피층 영역에서 recombination되기 때문에 SOA 영역이 기존의 LIGBT에 비해 넓어지고 있음을 알 수 있다. 제안된 구조의 경우 $V_G = 15V$ 를 인가한 상태에서 latching 전류밀도가 기존 LIGBT의 $700A/cm^2$ 에 비해 14%정도 증가한 $800A/cm^2$ 를 얻을 수 있다.

항복전압 특성의 경우도 제안된 LIGBT의 전하 보상효과로 인해 동일한 n- 에피층 농도를 가지는 기존 LIGBT에 비해 2배이상 높은 항복전압을 얻을 수 있음을 알 수 있다.

제안된 구조의 경우 에피층의 두께 $T_1 = T_2 = 2.5\mu m$, $N_1 = 7 \times 10^{15}/cm^3$, $N_2 = 3 \times 10^{15}/cm^3$ 을 사용한 경우 125V의 항복전압을 얻을 수 있었으며, 이중에피층 구조와 높은 에피층 농도로 인해 얇은 에피층 두께를 사용했음에도 낮은 on-state voltage drop 특성을 나타내었다.

감사의 글

본 논문은 과학기술부 중점국가연구개발사업의 전력용 반도체 기술개발 사업의 일환으로 수행되었으며, 이에 감사드립니다.

참고 문헌

- [1] B. Murari, F. Bertotti, and G. A. Vignola, Smart Power ICs, New York, springer, 1995.
- [2] Silvaco TCAD Manuals, Atlas, Silvaco International, Co. USA.
- [3] Tihanyi, US-patent 5,438,215, 1995.
- [4] Yusuke Kawahuchi et al., "Predicted Electrical Characteristics of 4500V Super Multi-Resurf MOSFET", Proc. 11th ISPSD, pp. 95-98, 1999.