

Bi-2223 선재와 YBCO Coated Conductor 선재의 전송전류 손실 비교

임형우, 이광연, 차귀수, 이지광*, 박찬**
순천향대학교, 우석대학교*, 전기연구원**

Transport current loss of YBCO Coated Conductor and Bi-2223 tape

Hyoungwoo Lim, Kwangyoun Lee, Guesoo Cha, Jikwang Lee*, Chan Park**
Soonchunhyang University, Woosuk University*, Korea Electrotechnology Research Institute**

Abstract - AC loss is an important factor in the development of superconducting tapes and superconducting power applications. In this paper we measured and compared characteristics of BSCCO tape and YBCO Coated Conductor(YBCO CC). BSCCO tape was fabricated by PIT method. We measured critical current density and transport current loss of it. Also, YBCO CC tape consist of substrate, buffer, YBCO and metal layers. We measured critical current density on variations of external magnetic field and transport current loss of these cases.

The results of measurement show that normalized critical current of YBCO CC is smaller than that of BSCCO tape in the external magnet field. According to the results, measured loss and calculated of the YBCO CC show the same tendency.

1. 서 론

1986년 임계온도 30K이 넘는 고온초전도체의 발견 이후 고온초전도 분야는 급속히 발전하여 현재 77K의 액체 질소를 냉매로 쓰이는 고온초전도선재까지 개발되었으며 초전도 선재의 산업적 응용을 눈앞에 두고 있다.

고온초전도선재는 크게 1세대 초전도 선과 2세대 초전도 선으로 구분하고 있다. 1세대 초전도선을 사용한 중규모 초전도전력기기가 개발되고 있기는 하지만 1세대 초전도선은 자장이 인가되면 임계전류밀도가 큰 폭으로 줄어든다는 단점이 있어서 강한 자장이 발생하는 초전도전력기에 사용하는 데에 어려움이 있다. 특히 테이프 형태의 초전도선에 외부자장이 수직인 방향으로 가해지면, 임계전류밀도는 10% 이하로 감소한다. 1세대 초전도선의 임계전류밀도는 대략 50,000A/cm²로 기존의 구리선보다는 100배정도 높지만 위에서 언급한 대로 강한 자장이 인가되는 경우에는 큰 폭으로 감소해서 초전도선을 사용하는 효과를 감소시킨다. 이러한 이유 때문에 임계전류밀도가 높고 자장이 인가되어도 전류밀도가 감소하는 정도가 작은 2세대 초전도선을 개발하기 위한 연구가 미국과 일본 등에서 진행되고 있고, 국내에서도 한국전기연구원 등에서 개발을 진행 중이다. 제작 방식에 따라 차이는 있지만 2세대 초전도선은 1세대 초전도선에 비해서 10배 이상의 전류가 흐르고 자장이 인가되었을 때의 전류감소도 1/5 이하이기 때문에 2세대 초전도선이 상용화되는 2007년경 이후에는 1세대 초전도선을 완전히 대체할 것으로 예상하고 있다. [1], [2]

본 논문에서는 2세대 초전도선인 YBCO Coated Conductor(YBCO CC)와 BSCCO 선재에 외부자장을 가하여 임계전류비의 변화를 알아보았으며, YBCO CC와 BSCCO선재에 교류전류가 흐를 때 발생하는 전송전류 손실에 대해서 알아보았다.

2. BSCCO선재와 YBCO CC의 구조

본 절에서는 필라멘트 구조로 되어진 BSCCO 선재와 박막 형태의 YBCO CC의 제작 및 구조에 대하여 설명하였다.

2.1 BSCCO 선재의 구조 및 제작 방법

BSCCO 선재는 주로 Powder-in-tube(PIT) 방법으로 제작하며 초전도 분말을 Ag 또는 Ag alloy의 형에 넣어 압착하는 방법으로 제작하며, 또한 외부자장의 영향에 의해 초전도체에서 발생하는 손실을 줄이기 위하여 각각의 필라멘트를 트위스트하여 만들기도 한다. 그림 1의 왼쪽에 있는 그림은 근래 제작되는 대부분의 BSCCO 선재 단면이다. 직사각형의 틀을 유지하는 것은 위에서 말한 Ag 또는 Ag alloy로 초전도체를 기계적, 전기적으로 보호하는 역할을 한다. 안에 있는 작은 타원은 초전도 필라멘트이며 이 필라멘트들의 모여 있는 모습 역시 타원의 형태를 보인다. 이러한 구조적 형태에 따라 전류가 흐르거나 외부에서 자장이 가해 질 때 초전도체에서 발생하는 손실 계산이 달라지기도 한다.

2.2 YBCO CC의 구조 및 제작 방법

2세대 초전도선재는 기본적으로 4층 구조로 나타낼 수 있으며 다음과 같다. 기판위에 버퍼층을 증착시킨 후 버퍼층 위에 YBCO초전도층 그리고 최종적으로 은 퍼복을 입힘으로써 YBCO 고온초전도체를 제작하며 YBCO CC는 트위스트 되어 있지 않다. 또한, 2세대 초전도체는 그 제작 공정에 따라 여러 가지 형태로 구분을 하며 일반적으로 다음과 같은 구조를 가진다.

1. 기판층
2. Buffer층
3. YBCO층
4. 금속층

그림 1의 오른쪽은 앞에서 설명한 YBCO CC의 대표적인 구조 단면을 나타내고 있다. 기판층의 역할은 크게 YBCO CC의 기계적인 강도와 YBCO 결정 격자를 만들어 주기 위해 사용하기도 한다. Buffer층은 초전도층과 기판층의 절연 및 열화를 방지하기 위해 사용하며, 그 위에 YBCO CC를 증착시키며, 마지막으로 YBCO CC의 산화 방지 및 전류 용량이 넘었을 때 초전도 층을 보호를 위해 Ag로 코팅을 한다.

3. BSCCO 선재와 YBCO CC의 외부자장에 따른 임계전류 비

표 1의 내용은 실험에 사용한 두 선재의 재료 사양으로, BSCCO 선재는 PIT법으로 제작되었으며, 필라멘트들은 트위스트 되어있지 않다. 선재두께는 0.21mm이며, 넓이는 4.2mm로서 외곽의 틀은 Ag이다.

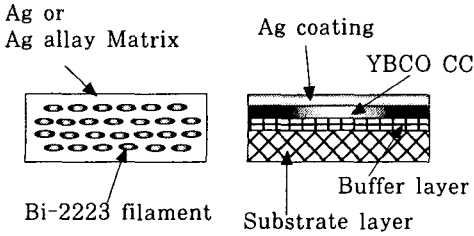


그림 1. 왼쪽 : BSCCO, 오른쪽 : YBCO CC

YBCO CC의 전체 두께는 $97\mu\text{m}$ 로써 대략 BSCCO 선재의 절반정도이며, 넓이는 10mm로 BSCCO 선재보다 두 배 반 정도로 넓다. 기판층의 재질은 Ni되어 있으며, 제작 방법은 RABiTS법으로 금속을 롤링을 통하여 얇은 테이프 형태로 만들거나, 압연하는 과정과 열처리하는 과정을 반복하여 금속 기판을 결정질화하면서 격자 구조를 갖게끔 만드는 것이 이 과정에서의 중점이라 할 수 있다. 이렇게 결정질을 갖게 제작하여야 Buffer 층과 YBCO 층이 기판의 결정을 기초로 하여 일정한 격자를 갖추어 증착되기 때문이다. 중요한 초전도 층은 레이저 펄스를 이용하여 증착하는 방법의 PLD 법으로 YBCO를 증착을 하였다. 외부자장을 가한 상태에서 실험할 때 전압탭 간의 길이는 100mm 이고, 선재의 임계 전압값으로는 $1\mu\text{V}/\text{cm}$ 의 값을 사용하였다. 또한 단자와 전압탭의 접합은 인듐을 사용하여 접합하였다.

그림 2는 YBCO CC에 수직으로 가해지는 외부자장의 변화에 따라 변화하는 임계전류 특성을 측정하였다. BSCCO 선재와의 비교를 위하여 임계전류 값을 일반화하였다. 그림에서 보여 지듯이 외부 자장이 100mT에서는 두 선재 모두 I_c 의 40% 정도로 임계전류 값이 감소하였으나, 100mT 이상의 외부 자장을 인가하면서부터 YBCO CC의 임계전류 감소율 보다, BSCCO 선재의 임계전류감소 비율이 증가하는 것을 알 수 있고, 200mT 이상으로 외부자장이 가해질 경우 YBCO CC는 임계전류의 변화 비율이 작지만, BSCCO 선재는 계속 감소하는 형태라는 것을 알 수 있다. 이 실험으로 YBCO CC가 외부자장의 변화에 대하여 BSCCO 선재보다 좋은 특성을 가지고 있다고 할 수 있으며, 강한 외부자장이 가해지는 전력기기에 유리하다.

4. BSCCO 선재와 YBCO CC의 전송전류 손실 측정 실험

표 1. YBCO CC와 BSCCO 선재의 사양

선재의 종류	종류	값
BSCCO	폭	4.2mm
	두께	0.21mm
	모재	Ag alloy
	제작 방법	PIT
YBCO CC	폭	10mm
	두께	$97\mu\text{m}$
	제작 방법	
	기판층	RABiTS
	기판층 재질	Ni
	buffer층	SPUTTER
	YBCO층	PLD
Ag	SPUTTER	

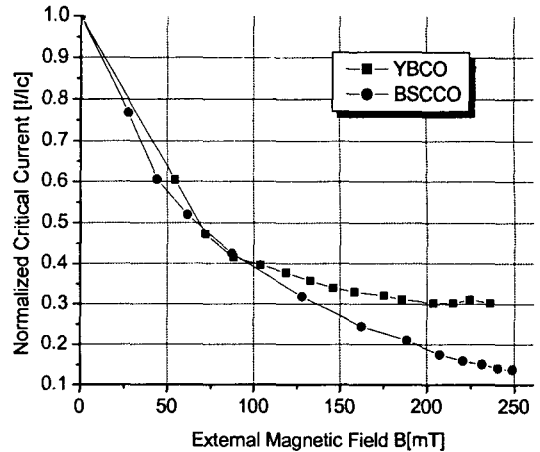


그림 2. 외부 자장에 따른 임계전류비율

그림 3은 전송전류 손실 측정을 위한 회로도이다. 전송전류 손실은 선재에 교류 전류가 흐를 때 시간에 따라 변하는 전류에 의해, 선 주변으로 교류 자계가 발생하며, 이러한 교류 자계가 다시 선재에 가해짐으로 인하여 발생하는 손실이다. 초전도체에는 저항성분이 거의 없으며 10cm의 짧은 선재임에도 저항성분에 비하여 인덕턴스 성분이 매우 크고 전압과 전류의 위상이 거의 90° 이고, 이러한 인덕턴스 성분은 초전도체의 손실에 영향을 주지 않으므로 저항성분에 의해 발생하는 손실을 측정하기 위해서는 인덕턴스 성분을 줄여 주어야한다. 이것을 위해서 회로도 안에 있는 Cancel Coil로써 선재 내에 있는 유도성 성분을 줄이고, 저항성분 의해 발생하는 손실을 측정한다. 이 회로로써 BSCCO 선재의 전송전류 손실과 YBCO CC의 전송전류 손실 측정실험을 하였다.

그림 4는 YBCO CC의 단자 접합 방법으로 BSCCO 선재는 위, 아래의 기준이 없지만 YBCO 선재는 선재의 중간을 기준으로 위와 아래가 대칭이 되지 않음으로 기판이 있는 쪽의 방향을 아래 방향으로 본다.

본 실험에 사용한 단자 접합 방법은 기판을 기준으로 위쪽의 Ag 층에 전원 단자 및 전압 탭을 인듐을 이용하여 접합하였다. 이러한 이유는 기판층 쪽으로 전원단자를 접합하였을 경우 전류가 Ni 기판을 지나가면서 발생하는 미세한 저항 손실의 양을 줄이기 위함이라 할 수 있다.

그림 5는 BSCCO 선재의 전송전류 손실을 측정하여 나타낸 그림으로써 사각형기호는 측정값이며 삼각형기호가 노리스의 타원형 모델의 그림이다.

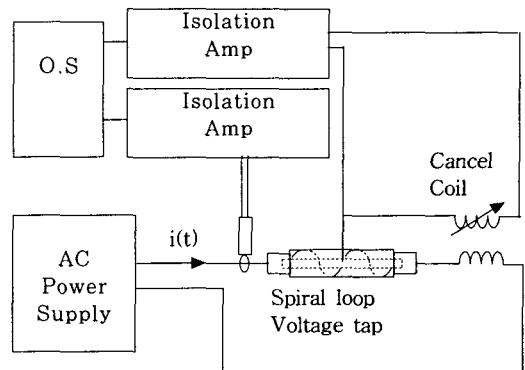


그림 3. 전송전류 손실 측정 회로

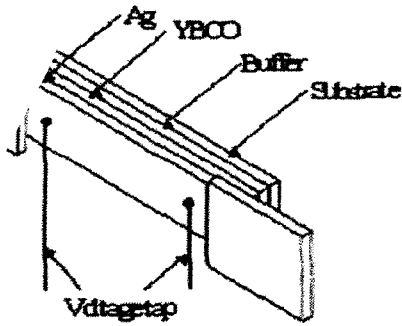


그림 4. 단자 접합 방법

이 그림에서 전송 전류의 전류비가 I_c 의 30%미만의 낮은 영역에서는 측정되는 값이 작아 노이즈신호가 섞임으로 인해 노리스의 타원형 모델로 계산하였을 경우와 비교하여 작은 오차가 발생하였으나 I_c 의 30%이상으로 올라 갈수록 노리스 식과 아주 잘 맞는 것을 보이고 있다. [3]

그림 6은 YBCO CC의 전송전류 손실을 측정된 결과이다. 이 그림에서 역삼각형기호가 측정값이며 원형기호는 노리스 식의 타원형 모델의 값이고, 삼각형 기호는 노리스 식의 평판 모델의 값이다. 그림에서 보이듯이 노리스 식의 평판 모델과 타원형 모델의 두 모델과 비교해 보았을 때 측정된 값의 손실이 비교적 크게 나타나고 있다. 이러한 이유는 YBCO CC의 초전도 영역의 모서리 부분에 불순물과 산화 및 인듐 접합시 열화로 인하여, 일부 초전도영역의 손상에 기인한 것으로 보여진다.

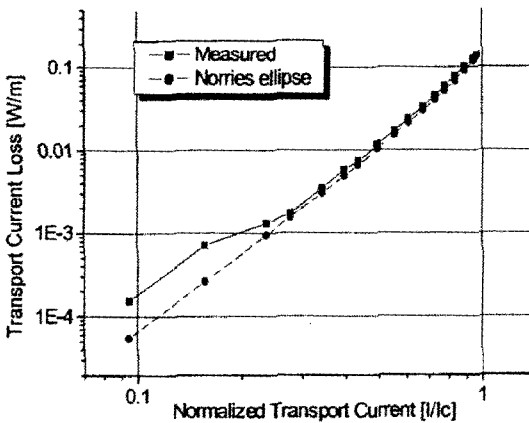


그림 5. BSCCO 선재의 전송전류 손실

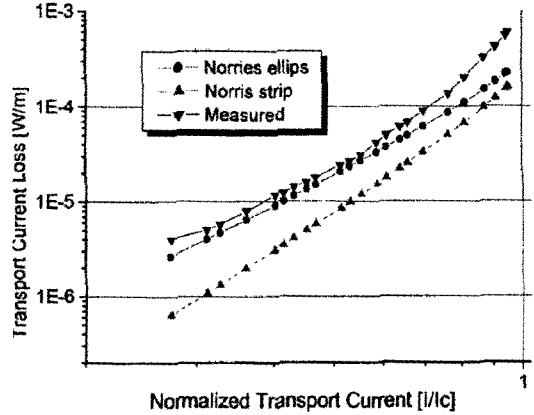


그림 6. YBCO CC의 전송전류 손실

5. 결 론

본 논문에서는 외부자장의 변화에 따른 YBCO CC와 BSCCO 선재의 임계전류 값을 비교하였다. 이를 비교한 결과 YBCO CC가 BSCCO 선재보다 외부자장의 영향을 비교적 작게 받는다는 것을 알 수 있었다. 또한 선재에 교류 전류가 흐를 때 선재에서 발생하는 손실을 측정하였다. 그 결과 BSCCO 선재의 경우 노리스 식의 타원형 모델과 I_c 의 30% 이상에서부터는 잘 맞는다는 것을 알 수 있었다. 마지막으로 YBCO CC에 교류 전류가 흐를 경우 측정된 전송전류 손실 값은 노리스의 식과 비교하였을 때, 그 값이 노리스 식의 타원형 모델과 형태가 비슷하며 이론 값 보다 값이 크게 측정되었다.

이 논문은 2003년도 한국학술진흥재단의 지원에 의하여 연구되었음 (KRF-2003-042-D00078)

(참 고 문 헌)

- [1] T. Watanabe, Y. Shiohara and T. Izumi, "Progress and Future Prospects of Research and Development on Coated Conductors in Japan," Trans. Applied Superconductivity, vol. 13, no. 2, pp. 2445-2591, 2003.
- [2] V. Matias et al., "Accelerated Coated Conductor Program at Los Alamos National Laboratory," IEEE Trans. Applied Superconductivity, vol. 13, no. 2, pp. 2488-2491, 2003.
- [3] W.T. Norris, "Calculation of Hysteresis Losses in Hard Superconductors Carrying AC: Isola Conductors and Edges of Thin Sheets," Jov of Phys. D: Applied Phys., Vol.3, pp.489 1970.