

ITS용 반파장 공진기를 이용한 Pseudocombine 대역 통과 여파기

Pseudocombine Band-Pass Filter with Half-wavelength Resonator for ITS Application

이명길 윤태순 김기병 이종철
 (Myeong-Gil, Lee) (Tae-Soon, Yoon) (Ki-Byoung, Kim) (Jong-Chul, Lee)

Key word : pseudocombine, via-hole, band-pass filter, external quality

목 차

- I. 서론
- II. 구조 및 설계
- III. 결론

I. 서론

현재 마이크로스트립 구조를 이용한 초고주파 여파기에 대한 연구는 빠른 발전을 거듭하여 왔다. 링 공진기, Hair-pin 공진기 등과 같은 다양한 구조의 공진기를 이용하는 여파기가 연구되는 한편, 여파기의 입, 출력 부분을 tapped line을 사용하여 입, 출력 부분의 인버터를 대체하며 보다 큰 결합 계수를 구현하는 여파기의 대한 연구도 진행되어 왔다 [1]. 이러한 수많은 마이크로스트립 구조의 여파기 중에서 Interdigital 여파기와 Comblin 여파기는 병렬로 놓여진 각 공진기 사이의 결합도를 이용함으로써 작은 크기의 장점을 갖고 있으나, 이러한 여파기들은 via-hole을 필요로 하는 구조적 단점을 가지고 있다 [2].

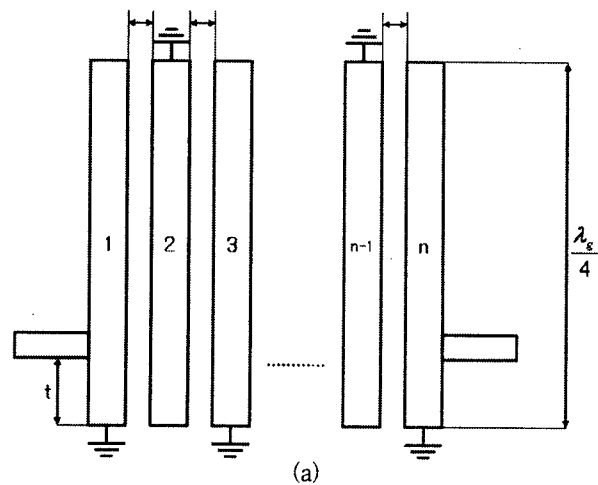
본 논문은 이러한 단점을 극복하기 위해 기본적인 $\lambda_g/4$ 공진기를 $\lambda_g/2$ 공진기로 대체함으로써 via-hole의 구조를 필요로 하지않는 pseudocombine 여파기를 설계하였다 [3].

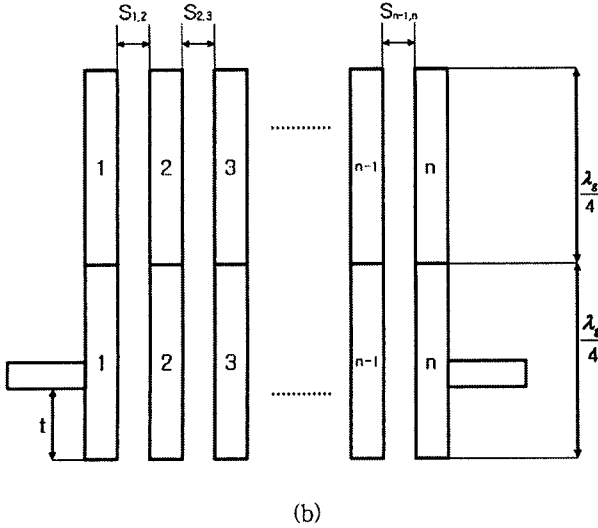
<그림 1>에서는 이러한 via-hole을 필요로 하지 않으며 반파장 공진기를 갖는 pseudocombine 여파기의 구조를 기본적인 Interdigital 여파기의 구조와 함께 나타내었다.

그러나, 구조적 장점을 지닌 pseudocombine 여파기는 공진기의 병렬 구조로 크기의 한계를 극복한 일반적인 Interdigital, Comblin 구조들과는 달리 그 해석이 많이 다루

어 지지 않고 있다. 따라서, 본 논문에서는 pseudocombine 여파기를 Interdigital 구조를 기본형으로 설계하는 방식을 제안하고자 한다.

즉, 정규화되어 있는 Interdigital 여파기의 설계 이론을 통하여 pseudocombine의 설계 방법을 제시한다.





<그림 1> (a)기본적인 Interdigital 여파기의 구조와 (b)반파장 공진기를 갖는 pseudocombine 여파기의 구조

II. 구조 및 설계

본 논문에서는 체비세프 저역통과 여파기를 기본형으로 기본적인 Interdigital 대역통과 여파기를 설계하였다. 이러한 기본형을 토대로 즉, 수식적인 정의 및 해석이 비교적 잘 이루어져 있는 Interdigital 구조를 해석 함으로써 그에 대한 결과값을 pseudocombine 구조에 적용하여 여파기를 설계하였다. 다음은 동일한 공진기 임피던스를 갖는 Interdigital 대역통과 여파기의 각 공진기 사이의 결합 계수를 통한 even 및 odd 모드 임피던스를 구하는 식이다 [4].

$$Z_{e,o(1,2)} = \frac{1}{Y_1 \mp Y_{(1,2)}}$$

$$Z_{e,o(i,i+1)} = \frac{1}{Y_1 - Y_{e(i-1,i)} \mp Y_{(i,i+1)} - Y_{(i-1,i)}} \quad (1)$$

$$Z_{e,o(n-1,n)} = \frac{1}{Y_1 \mp Y_{(n-1,n)}}$$

식 1에서 나타난 파라미터는 다음 식에서 정의된다.

$$Y = \frac{Y_1}{\tan \theta}, \quad \theta = \frac{\pi}{2} \left(1 - \frac{FBW}{2}\right)$$

$$Y_{(i,i+1)} = J_{(i,i+1)} \sin \theta \quad (2)$$

$$J_{(i,i+1)} = \frac{Y}{\sqrt{g_i g_{i+1}}}$$

여기서 θ 는 기준위상, FBW는 대역폭, J_i 는 인버터, g_i 는 체비세프 여파기의 기본형을 나타낸다. 식 1을 통하여 각 공진기 사이의 even 및 odd 모드 임피던스를 얻을 수 있고 even 및 odd 모드 임피던스를 통하여 각 공진기 사이의 결합 계수를 구할 수 있게 된다. 0.1 dB의 리플

을 갖는 체비세프 기본형의 Interdigital 대역 통과 여파기를 15 %의 대역폭을 갖도록 설계하였을 때, 각 공진기 사이의 even 및 odd 모드 임피던스와 결합 계수는 다음 표와 같다.

<표 1> Interdigital 통과 대역 여파기의 중요 파라미터

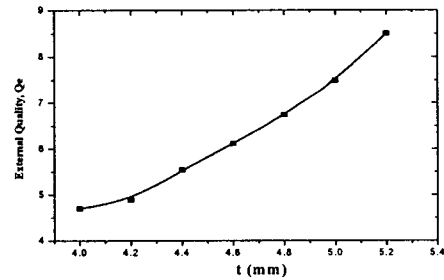
	Reso.1,2	Reso.2,3	Reso.3,4	Reso.4,5
$Z_{e(j,j+1)}$	55.17 Ω	53.85 Ω	53.85 Ω	55.17 Ω
$Z_{o(j,j+1)}$	45.72 Ω	46.67 Ω	46.67 Ω	45.72 Ω
$k_{(j,j+1)}$	0.09	0.07	0.07	0.09

본 논문은 위의 <표 1>의 파라미터를 이용하여 15 % 대역폭을 갖는 pseudocombine 대역 통과 여파기를 설계하였다. 설계된 pseudocombine 대역 통과 여파기의 입, 출력 부분을 그림 1의 입, 출력 부분과 같은 tapped line으로 하기 위해서 첫 번째 공진기의 external quality, Q_e 값을 구하였다. 이론적인 Q_e 값은 대역폭의 함수로써 다음과 같이 주어진다.

$$Q_{e1} = \frac{g_0 g_1}{FBW} = Q_{en} = \frac{g_n g_{n+1}}{FBW} \quad (3)$$

식 3에서 FBW는 대역폭을 나타내는 것으로 본 논문에서는 15 %의 대역폭을 갖도록 Q_e 값이 7.645로 계산되었다.

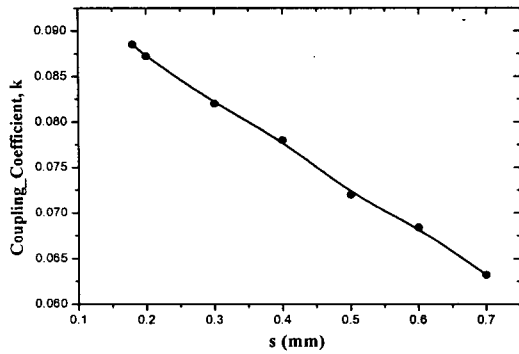
여파기에서 tapped line을 이용할 때, Q_e 값은 tapped line의 위치에 의해 결정된다. 그림 1에서 t 값의 변화에 의한 Q_e 값은 모의 실험을 통해 알아 보았을 때, 다음 그림의 결과를 얻는다.



<그림 2> t 값에 의한 external quality, Q_e 값의 변화

<그림 2>에서의 모의 실험 결과는 입력 부분과 공진기의 임피던스가 특성 임피던스에 맞춰져 있는 경우이며, 그림에 의해 tapped line이 스텔브의 중심으로 이동할수록 Q_e 값이 증가함을 알 수 있다. <그림 2>와 식 (2)에서 계산된 값에 의해 본 논문에서는 t 값을 5 mm로 결정하였다.

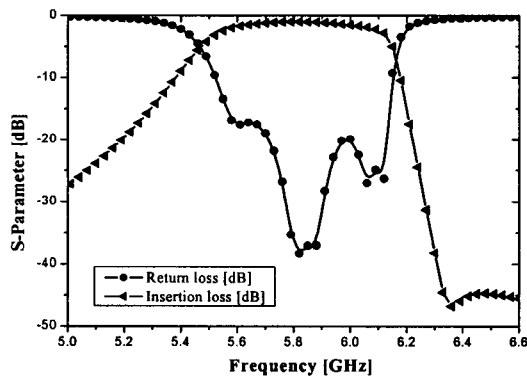
여파기의 입, 출력 부분에 인버터를 필요로 하지 않도록 tapped line을 사용하기 위해 Q_e 값을 계산하여 tapped line의 위치를 결정한 후에 각 공진기 사이의 간격을 결정하여야 한다. 본 논문에서는 Interdigital이나 conbline 여파기에서 각 공진기 사이의 간격에 의한 결합 계수를 구함으로써 여파기를 설계하는 방법을 pseudocombine 여파기에 적용하였다. 즉, 두 공진기 사이의 간격에 따른 결합 계수를 모의 실험을 통해 알아 보았다.



<그림 3> 공진기 간격에 따른 결합 계수의 변화

<그림 3>은 입, 출력 및 공진기의 임피던스를 특성 임피던스에 맞춰 모의 실험을 한 결과이며, 공진기 간격을 0.2 mm로 할 때, 0.087정도의 결합 계수를 얻었고, 간격이 넓어질수록 결합 계수가 작아짐을 알 수 있다.

또한, 결합 계수의 크기는 공진기의 임피던스에 의해서도 변하게 되는데, 공진기의 임피던스가 커질수록 공진기의 폭은 좁아지게 됨에 따라 공진기 사이의 결합 계수는 작아지게 된다.



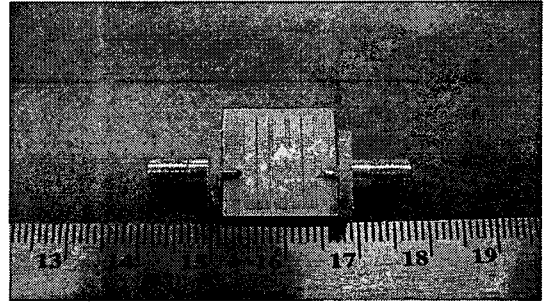
<그림 4> pseudocombline 대역 통과 여파기의 설계 결과

즉, 공진기 간격에 따른 결합 계수는 공진기의 임피던스를 결정된 후에 구할 수 있으며, 이러한 공진기 간격에 따른 결합 계수를 통하여 pseudocombline 여파기를 설계할 수 있게 된다.

본 논문에서는 15 %의 대역폭을 갖는 리플 0.1 dB의 5단 체비셰프 pseudocombline 대역 통과 여파기를 설계하였으며, 이 때 tapped line의 위치를 결정하는 t값은 5 mm, 공진기 사이의 간격은 각 0.2 mm, 0.6 mm로 하였다. 설계된 pseudocombline 대역 통과 여파기의 결과는 그림 4와 같다.

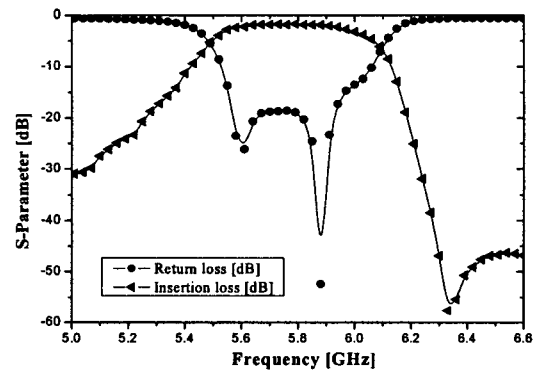
그림 4에 나타난 설계된 Pseudocombline 대역 통과 여파기는 지능형 교통시스템을 위하여 중심 주파수 5.8 GHz를 가지며 삽입손실은 1 dB, 반사손실은 17.2 dB의 특성을 나타내었다. 이러한 결과를 바탕으로 기판의 두께는 0.54 mm이

며 유전율 2.54인 테플론 기판에 제작한 pseudocombline 대역 통과 여파기는 <그림 5>와 같다.



<그림 5> 실제 제작된 pseudocombline 대역 통과 여파기

<그림 5>와 같이 제작된 pseudocombline 대역 통과 여파기의 측정 결과를 그림 6에 표시 하였다.



<그림 6> pseudocombline 대역 통과 여파기의 측정 결과

테플론 기판에 제작, 측정된 pseudocombline 대역 통과 여파기의 중심 주파수는 설계 주파수인 5.8 GHz와 일치하였다. 그러나, 3 dB 대역폭은 13 %로 다소 감소하였고, 고주파 영역에 있던 pole의 이동으로 인하여 반사 손실이 10.2 dB까지 크게 증가하였다.

III. 결 과

본 논문에서는 기존의 많은 연구를 통해 정규화 되어 있는 Interdigital 여파기의 설계 방법을 통하여 via-hole을 필요로 하지 않고 반파장 공진기를 갖는 pseudocombline 여파기를 설계, 제작하였다.

지능형 교통시스템에 사용되고 있는 5.8 GHz의 중심 주파수에 15 %의 대역폭을 갖도록 설계된 pseudocombline 대역 통과 여파기는 1 dB의 삽입 손실과 17.2 dB의 반사 손실 특성을 나타내었다. 그러나, 제작된 여파기는 대역폭이 13 %로 다소 감소하였고, 고주파 영역의 pole이 아래로 이동함에 따라 반사 손실 특성이 크게 둔화되었다. 측정된 여파

기는 1.8 dB의 삽입 손실과 10.2 dB의 반사 손실 값을 가졌다.

제작의 미흡함으로 설계값과 다소 오차는 있었으나, via-hole을 필요로 하지 않으면서도 공진기의 병렬 구조를 통하여 여파기의 크기를 줄일 수 있는 pseudocompline 여파기는 one-chip화 되어 가고 있는 MMIC에 응용 가능하리라 기대한다.

참고문헌

- [1] G. L. Matthaei, L. Young, and E. M. T. Jones, *Microwave Filters, Impedance-Matching Networks, and Coupling Structures*, Artech House, 1980.
- [2] J. S. Hong and M. J. Lancaster, *Microstrip Filter for RF/Microwave Applications*, John Wiley & Sons Inc., 2001.
- [3] R. Mongia, I. Bahl, and P. Bhartia, *RF and Microwave Copled-Line Circuits*, Artech House, 1999.
- [4] J. S. Wong, "Microstrip Tapped-Line Filter Design", *IEEE Trans. Microwave Theory Tech*, vol. 27, no. 1, Jan. 1979.
- [5] G. L. Matthaei, "Interdigital Band-Pass Filters", *IEEE Trans. Microwave Theory Tech*, vol.-10, pp. 479-491, Nov. 1962.
- [6] R. J. Wenzel, "Exact Theory of Interdigital Band-Pass Filters and Related Coupled Structures", *IEEE Tran. Microwave Theory Tech*, vol.-13, no. 5, Sep. 1965.