

1.5MVA급 중용량 인버터용 IGBT 및 Stack 병렬 운전 연구

박건태*, 정기찬, 김연달, 정명길, 김두식
 현대중공업 기술개발본부 기계전기연구소

The Study of the IGBT and Stack Parallel Operation for the 1.5MVA Medium Power Inverter

Geon-Tae Park*, Ki-Chan Jung, Yeon-Dal Kim, Myung-Kil Jung, Du-Sik Kim
 Electro-Mechanical Research Institute, Hyundai Heavy Industries Co., Ltd.

ABSTRACT

In this paper, the parallel operation of the IGBT and power stack for easy capacity enlargement series in the medium power capacity inverter system of the 660V voltage class is described.

The parallel operation of the IGBT and power stack for 1.5MVA medium power inverter system's design is applied. The results of the parallel operation are described in this paper. The designed stack capacity for parallel operation is 800kVA class. For 1.5MVA inverter system, the 800kVA stack is applied with 2 parallel configurations. The 800kVA stack is designed with 3 parallel configurations of the IGBT Module.

In this paper, the feasibility for easy capacity enlargement series in the medium power inverter by applying the parallel operation of the IGBT and power stack is verified. The experimental results show the good characteristics for the parallel operation of the IGBT and power stack.

1. 서 론

최근 전력용 반도체 소자인 IGBT의 개발 기술이 급격히 발전하여 스위칭 속도가 빠르면서도 손실을 저감한 Type들이 다양하게 상품화되고 있다. 또한 인버터 제품의 원가 절감에 의한 가격 경쟁력이 어느 때보다 더 중요시되고 있다. 저가의 낮은 용량의 전력소자를 여러 개 사용하여 전압 혹은 전류 용량을 증대하는 방법을 적용하면 제품 가격을 절감할 수 있을 뿐만 아니라 용량 증대를 다양하게 구현할 수 있다. 인버터 가격 절감 및 용량 증대를 위하여 전력용 반도체 소자 및 Stack의 직·병렬

운전 방법 등이 적용되고 있다.

본 논문에서는 1.5MVA급 인버터를 IGBT 및 Stack 병렬 운전을 적용하여 제작 및 시험을 수행하였으며 그에 대한 타당성을 검증하였다. Stack당 IGBT는 3병렬로 구성되고, Stack 병렬은 2병렬로 구성하여 용량 증대가 용이하도록 설계 되었다.

2. 1.5MVA급 중용량 인버터 시스템

2.1 1.5MVA급 중용량 인버터 시스템 사양

표 1에 1.5MVA급 중용량 인버터 시스템의 사양을 나타내었다.

표 1 1.5MVA급 중용량 인버터 시스템 사양

항 목	구 분	
인버터 용량	800kVA	1.5MVA
전동기 용량 (4P)	600kW	1,100kW
정류기부 구성	SCR+Diode (Half Bridge)	SCR+Diode (Half Bridge)
인버터부 구성	Stack : IGBT 3병렬	Stack : IGBT 3병렬, Arm : Stack 2병렬
입력특성	AC660V ±10%, 50/60Hz ±5%	AC660V ±10%, 50/60Hz ±5%
출력전류	700Arms	1,312Arms
최대출력주파수	400Hz	400Hz
과부하 내량	150% 1분	150% 1분
스위칭 주파수	2kHz (3kHz Derating)	2kHz (3kHz Derating)
냉각방식	강제공냉식	강제공냉식
Panel 외형 W×D×H(mm)	2,030×700×2,300	3,200×700×2,300

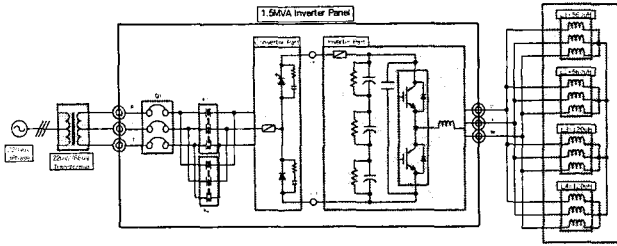


그림 1 1.5MVA급 인버터 시스템 및 부하시험 구성도

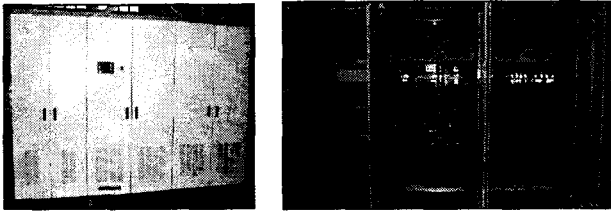


그림 2 1.5MVA급 인버터 Panel 외형

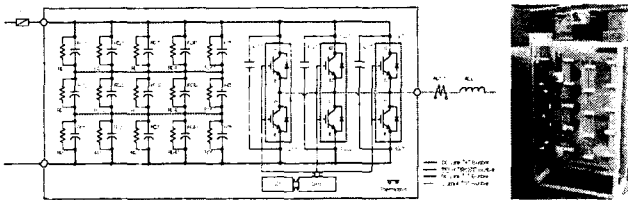


그림 3 800kVA급 Stack 구성도 및 외형

2.2 1.5MVA급 시스템 구성

그림 1에 1.5MVA급 인버터 시스템 및 부하시험 구성도를 나타내었다. 입력은 3상 220V를 660V로 승압한 전압을 사용하였으며, 부하시험을 위하여 L부하를 병렬로 연결하였다.

그림 1의 정류기부는 싸이리스터(SCR)와 다이오드로 Half Bridge를 구성하여 별도의 초기 충전회로 없이 사용이 가능하도록 하였다. 싸이리스터 구동회로는 입력전원을 감시하여 자동으로 펄스를 발생시켜 싸이리스터를 구동하는 방식으로 설계하였다.

그림 1의 인버터부는 그림 3과 같은 800kVA급 Stack 6개로 구성되어 있다. Stack이 2병렬로 구성되어 1 상(Arm)을 구성하고, 한 Stack은 IGBT 3병렬 구성으로 되어 있다. 그림 1에서 시험에 사용된 부하는 병렬로 연결된 Reactor이며 병렬 합성 값은 약 49.4uH이다.

그림 2는 1.5MVA급 인버터 Panel 실제 외형 사진이다. 정류기부 1개 panel과 인버터부 2개 panel로 구성되었다.

2.3 800kVA급 Stack 구성

그림 3에 800kVA급 Stack 구성도와 외형을 나타내었다. 800kVA Stack 구성에는 400V급 전해콘덴서가 3S5P 구성으로 연결된 콘덴서 Bank와 1700V/600A급인 IGBT가 3병렬로 구성되어 있다. 여기에 입·출력 Busbar는 기생성 인덕턴스(Stray Inductance)를 최소화하는 판 Busbar가 적층된 형태(Laminated Plate Type)으로 구성

되었다. 또한 Stack별로 구성하여 취부 및 유지보수가 용이하도록 하였다. 구동회로는 GDU(Gate Drive Unit)와 IGBT에 직접 연결된 병렬 구동용 저항 보드(GRB)로 나누어 구성되었다.

3. IGBT 및 Stack 병렬 운전

3.1 IGBT 병렬 운전

3.1.1 IGBT 병렬 운전시 고려 사항

IGBT 병렬 운전시 전류 분담률을 향상시키기 위해 고려할 사항들은 다음과 같다^{[1][2]}.

- 1) IGBT
- 2) Driver 저항 값
- 3) Busbar 구조
- 4) SC 값
- 5) 냉각 설계

특히 1상(Arm)에 취부되는 IGBT는 가능한 동일 제작사의 Lot Number, 형명이 동일한 제품과 V_{ce_sat} 전압이 유사한 것으로 병렬 구성하여야 정상 상태 시 전류 분담률이 우수하다. 또한 소자 병렬 수량 및 인버터 용량의 과부하 내량 등이 냉각과 밀접하게 관련되어 있기 때문에 적당한 방열판 크기를 선정하여야 하며, 강제 냉각의 경우에는 성능이 우수한 Fan의 사용과 손실이 적은 IGBT 소자를 사용하여야 한다.

3.1.2 IGBT 3병렬 운전 시험

그림 4는 콘덴서 전압 분배 및 IGBT 3병렬 운전 특성을 측정하기 위한 단상 인버터 시험 회로이다. RL 부하의 R값은 0.3Ω이고 L값은 6uH이다.

그림 5는 그림 4의 단상 인버터 회로에서 1 Pulse 또는 3 Pulse를 인가하였을 때, 1900A 출력전류 시 IGBT 3병렬 전류 분담률을 측정한 파형이다. 그림 5(b)의 3 Pulse 인가 시 파형은 프리휠링 모드 시 다시 Turn-On되었을 경우에 전류 편차를 보기 위함이며, 전류 분담률이 양호하다는 것을 알 수 있다. 그림 5의 전류 Scale은 1mV/1A이다.

그림 6은 그림 1과 같은 시스템 및 부하시험 구성도에 의한 부하시험을 실시한 상태에서 IGBT 3병렬 운전 특성을 측정한 파형이다. 그림 6은 1.5MVA급 1,312Arms 정격부하 시 IGBT 3병렬 전류 분담률을 보여주고 있으며, 1 Stack의 정격전류인 656Arms의 10%인 65.6Arms인 설계 기준에 모두 만족하는 결과임을 알 수 있다. 여기서 전류 계측 장비간의 오차를 감안하더라도 전류 편차는 설계 기준치 이내라는 것을 충분히 입증한다고 볼 수 있다. 그림 6의 전류 Scale은 1mV/1A이다.

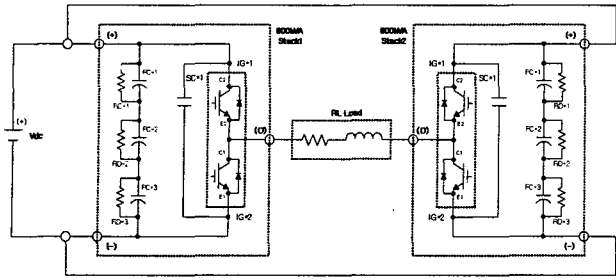
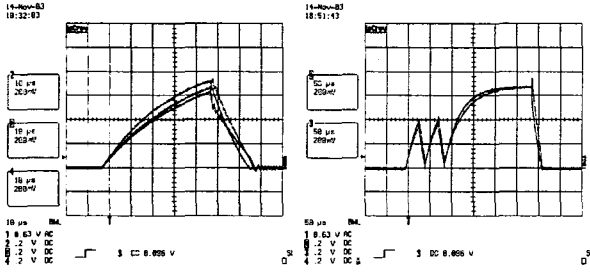


그림 4 3병렬 IGBT Stack의 단상 인버터 시험 회로

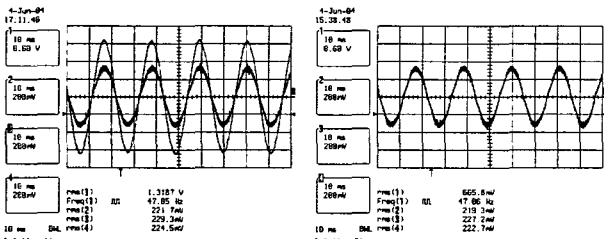
1ms동안 1,200A이기 때문에 소자 사용에 무리가 없음을 알 수 있다. 또한 IGBT_bottom에 해당하는 쪽이 높기 때문에 스위칭 손실에 의한 온도 상승치로 인한 설계 구조상 문제가 되지 않는다고 할 수 있는데, 이것은 Vce_sat 전압에 의한 정특성이 아주 좋은 결과라고 할 수 있다. 또한 150% 과부하 조건에서 Turn Off시의 Vce_peak값은 최고 1,137V로서 IGBT 소자 전압 내량인 1700V 및 400V급이 3직렬 연결된 필터 콘덴서 전압 내량인 1200V를 넘지 않는 안정적인 수치라고 할 수 있다.



(a) 1 Pulse 인가시

(b) 3 Pulse 인가시

그림 5 출력전류 약1900A시 IGBT 3병렬 전류 분담률

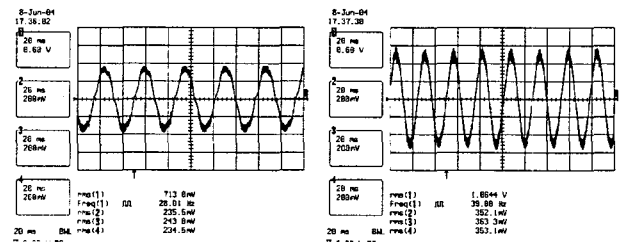


(a) 상전류와 IGBT 전류

(b) Stack 전류와 IGBT 전류

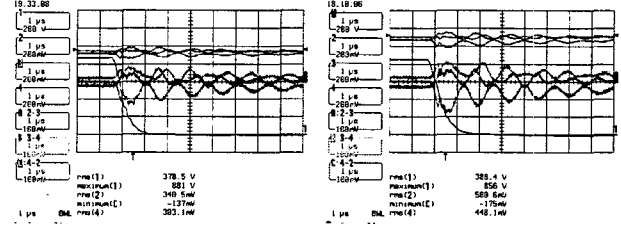
그림 6 1.5MVA 정격부하시 3병렬 IGBT 전류 편차

그림 7은 800kVA Stack 1개만을 이용하여 정격 부하 및 150% 과부하 시험 시 3병렬 IGBT의 전류 편차를 측정 한 파형을 나타낸다. 그림 7(a1)은 800kVA 정격부하시, 그림 7(b1)는 800kVA 150% 과부하 시 Stack 전류 및 IGBT 3병렬 전류 분담률을 측정 한 파형이며, 전류 분담률은 상당히 양호한 것을 알 수 있다. 그림 7(b1)과 그림 7(c1)은 그림 7(a1)과 같은 정격부하 조건의 (+) 구간에서, 그림 7(d1)과 그림 7(e1)은 (-) 구간에서의 Turn On/Off시의 전류 분담률을 측정 한 파형이다. 전류 분담률의 차이가 Turn On시의 IGBT_top와 IGBT_bottom 사이에서 가장 크다는 것을 알 수 있으며, 그 값이 각각 137Apeak, 206Apeak정도이다. 그림 7(b2)와 그림 7(c2)는 그림 7(a2)와 같은 150% 과부하 조건의 (+) 구간에서, 그림 7(d2)와 그림 7(e2)는 (-) 구간에서의 Turn On/Off시의 전류 분담률을 측정 한 파형이다. 전류 편차가 Turn On시의 IGBT_top와 IGBT_bottom 사이에서 가장 크다는 것을 알 수 있으며, 그 값이 각각 175Apeak, 275Apeak정도이다. 그림 7에서 Turn On시의 전류 최고치가 IGBT 소자 전류 내량인 600Apeak에 근접한 것으로 나타났지만, 소자의 200% 과부하 내량이



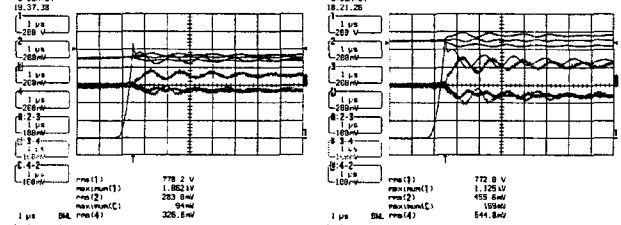
(a1) 정격부하시 IGBT 전류

(a2) 150% 과부하시 IGBT 전류



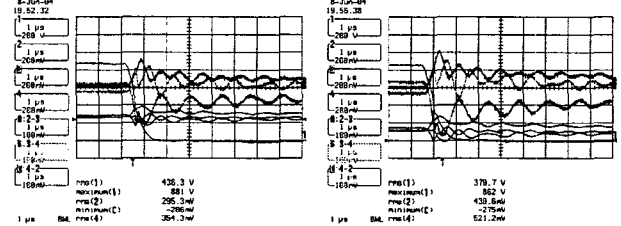
(b1) 정격부하시 Turn On 전류1

(b2) 150% 과부하시 Turn On 전류1



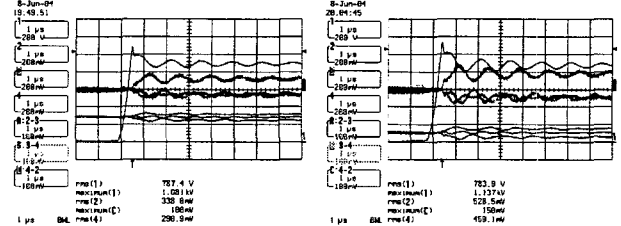
(c1) 정격부하시 Turn Off 전류1

(c2) 150% 과부하시 Turn Off 전류1



(d1) 정격부하시 Turn On 전류2

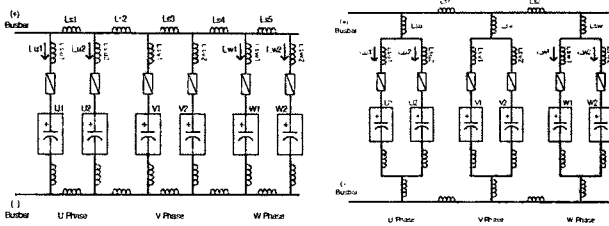
(d2) 150% 과부하시 Turn On 전류2



(e1) 정격부하시 Turn Off 전류2

(e2) 150% 과부하시 Turn Off 전류2

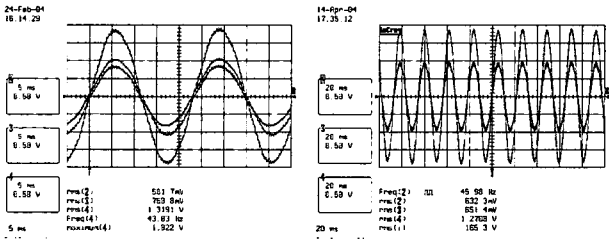
그림 7 800kVA의 100% 정격부하 및 150% 과부하시 3병렬 IGBT 전류 편차



(a) 일반적인 Busbar 구조

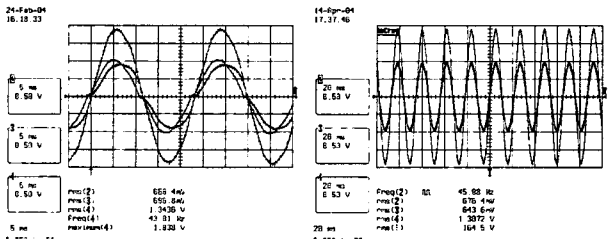
(b) 최적화후 Busbar 구조

그림 8 DC Link와 Stack사이 ± Busbar의 최적화 전·후의 기생성 인덕턴스(Stray Inductance)의 내부 구성도



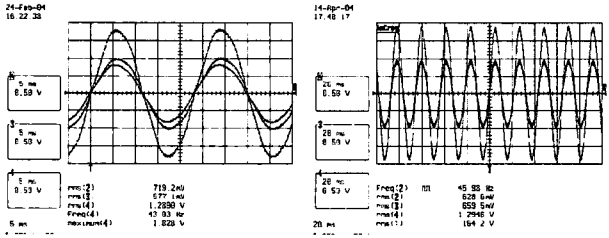
(a) 최적화전 U1,2 Stack 및 U상

(b) 최적화후 U1,2 Stack 및 U상



(c) 최적화전 V1,2 Stack 및 V상

(d) 최적화후 V1,2 Stack 및 V상



(e) 최적화전 W1,2 Stack 및 W상

(f) 최적화후 W1,2 Stack 및 W상

그림 9 DC Link와 Stack사이 ± Busbar의 최적화 전·후의 Stack 1,2 전류 및 상 전류(L부하 정격시)

3.2 Stack 병렬 운전 시험

개발 시제품에 적용된 Stack은 2병렬로 구성되었다. Stack 병렬의 전류 편차에 대한 설계 기준은 1.5MVA급의 경우 10% 편차인 65.6Arms 이내로 되도록 하였다. 이는 Stack 내부의 IGBT 3병렬 구성 시 전류 편차가 소자의 정격을 벗어나지 않도록 하기 위함이다.

그림 8(a)와 같은 일반적인 구조에서는 DC Link와 병렬 연결되는 Stack 사이의 ± Busbar의 연결 구조에 따라 기생성 인덕턴스(Stray Inductance)가 동일하지 않기 때문에 Stack간 전류의 편차가 설계 기준치를 벗어나는 결과를 초래할 수 있으며, 이를 고려하여 최적화로 설계한 ± Busbar에 의한 기생성 인덕턴스의 내부 구성도를 그림 8(b)에서 보여주고 있다.

그림 9는 ± Busbar 최적화 설계 전과 후의 Stack 전

류 편차를 보여주고 있다. 그림 9(a)의 일반적인 설계 시 수정전의 U1,2 Stack 전류를 자세히 살펴보면, i_{u2} 가 더 크다는 것을 알 수 있다. 그것은 Stack 내부에 존재하는 V1상의 필터콘덴서 Bank가 영향을 미치는데, 구조상 U2보다 U1 Stack측에 더 큰 임피던스가 존재하기 때문에 U2에 더 많은 전류가 흐르고 있는 것으로 볼 수 있다. 마찬가지로 그림 9(e)에서는 i_{w1} 이 더 크다는 것을 알 수 있다. 그것은 Stack 내부에 존재하는 V2상의 필터콘덴서 Bank가 영향을 미치는데, 구조상 W1보다 W2 Stack측에 더 큰 임피던스가 존재하기 때문에 W1에 더 많은 전류가 흐르고 있는 것이다. 그림 7과 그림 9에서의 전류 Scale은 1mV/1A이다.

이와 같은 단점을 고려하여 ± Busbar를 최적화 설계한 후의 Stack 전류 편차는 상당히 양호하게 개선되었다는 것을 알 수 있으며, 설계 기준치를 충분히 만족한다고 할 수 있다.

4. 결론

본 논문에서는 저압(440~660V) 중용량 인버터의 용량증대 시리즈화를 용이하게 하기 위한 IGBT 및 Stack 병렬 운전에 관하여 기술하였다.

IGBT 3병렬 구성을 적용한 800kVA급 Stack을 2병렬 운전하는 방식을 적용한 1.5MVA급 중용량 인버터의 제작과 시험을 통하여 각각의 병렬 운전 특성, 용량 증대 시리즈를 위한 제품 개발의 타당성을 검증하였다.

참고 문헌

- [1] 박건태, 윤재학, 정명길, 김두식 "중·대용량 인버터용 IGBT 병렬 운전 연구", 2003년 전력전자 하계 학술 대회 논문집, pp430-433, 2003. 7.
- [2] 윤재학, 박건태 "물리적인 전력소자 모델을 이용한 직·병렬 운전 특성 해석", 2002년 전력전자 추계 학술 대회 논문집, pp213-217, 2002, 11.
- [3] Allen R. Hefner, Jr., Daniel M. Diebolt "An Experimentally Verified IGBT Model Implementation in the Saber Circuit Simulator", IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL. 9, NO5, SEPTEMBER 1994, pp.532-542.
- [4] Masafumi Tabata, Seiki Igarashi, Kazuo Kuroki "Control Method of Current Balancing for Parallel Connected IGBTs" Proceedings of 1998 International Symposium on Power Semiconductor Devices & ICs, Kyoto, pp.101-104.