

SiH₂Cl₂와 NH₃를 이용하여 원자층 증착법으로 형성된 실리콘 질화막의 특성

김운중, 한창희*, 나사균*, 이연승**, 이원준

세종대학교 신소재공학과, *한밭대학교 재료공학과, **한밭대학교 정보통신컴퓨터공학부

반도체 소자의 초고집적화를 위한 제조공정은 초미세 패턴의 형성 기술과 함께 나노(10^{-9} m) 수준의 두께에서 균일하고 우수한 특성을 갖는 극박막을 제조할 수 있는 새로운 증착 기술을 절실히 필요로 하고 있다. 원자층 증착(ALD, atomic layer deposition) 방법은 반응 기체들을 개별적으로 분리하여 펄스 형태로 반응관에 공급하여 기판표면에서 self-limiting reaction을 통해 박막을 형성하기 때문에 두께 및 조성을 정확히 제어할 수 있으며 복잡한 형상의 기판에서도 100%에 가까운 step coverage를 얻을 수 있는 장점이 있어 최근 폭넓은 연구개발이 진행되고 있다.

본 연구에서는 반도체 소자의 유전박막 및 층간절연막으로 널리 사용되고 있는 실리콘 질화막을 원자층 증착방법으로 형성하여 기존의 저압화학기상증착(LPCVD, low pressure chemical vapor deposition)방법에 의해 760°C에서 증착된 박막과 물리적, 전기적 특성을 비교평가 하였다. 원자층 증착을 위해 Si 원료물질로는 SiH₂Cl₂, N 원료물질로는 NH₃를 사용하여 LPCVD 공정보다 낮은 증착온도인 500-550°C 범위에서 증착하였다. 박막의 물리적 특성을 평가하기 위해 ellipsometer를 이용하여 박막의 두께 및 굴절률을 측정하였고, AES 및 XPS를 이용하여 박막의 조성을 분석하였으며, 습식각률 측정을 통해 박막의 치밀성을 평가하였다. 실리콘 질화막의 전기적 특성을 측정하기 위하여 실리콘 질화막 위에 evaporation 법으로 Al 전극을 증착하여 MOS 구조를 형성하고 H₂(3%)/Ar 혼합기체 내에서 열처리한 후 I-V 특성을 측정하였다. 본 연구에서 증착된 실리콘 질화막은 기존의 공정에 비해 낮은 증착온도에서도 Si과 N의 조성이 LPCVD 질화막과 유사한 약 1:1이었으며 표면거칠기(RMS)는 LPCVD의 0.316nm 보다 낮은 0.189nm를 나타내었다. 누설전류는 3MV/cm에서 LPCVD 질화막의 6.95nA/cm²보다 낮은 0.79nA/cm²로 우수한 물리적, 전기적 특성을 나타내었다.