

연성 PCB 전송라인을 위한 특성 임피던스 모델의 모의 분석

박종강, 변용기, 김종태
 성균관대학교 정보통신공학부

Analysis of Impedance Models on Flexible PCB Transmission Line

Jong Kang Park, Yong Ki Byun, and Jong Tae Kim
 School of Information and Communication Eng., Sungkyunkwan Univ.

Abstract - 연성 PCB(flexible printed circuit board)는 현재 노트북 PC와 디지털 카메라등에 적용되며, 굴곡성이 강하고 소형화 및 조립에 용이하여 주로 기판 사이나 주기판과 외부 커넥터사이에 데이터의 전송매체로써 널리 사용되는 핵심부품이다. 근래에 개발되는 PCB 기판의 고성능 신호처리회로들은 데이터 전송율이 수백 MHz에서 수 GHz에 이르고 있으며, 신호선과 유전체, 접지판의 구조적 특성에 따라서, 반사 효과와 같은 신호 무결성 문제들이 파생되어 신호의 최대성능을 제한하게 된다. 이에 따라 적절한 임피던스 제어를 통하여 고성능 신호들의 왜곡을 상쇄시키는 기술이 중요하게 되었다.

본 논문에서는 연성 PCB 전송라인을 위한 임피던스 모델을 대상으로 각 모델의 주요 특성 및 정확성을 분석하였다. 연성 PCB의 전송라인은 보통 전통적인 마이크로스트립 라인의 특성 임피던스 모델에 비해 신호선의 너비가 크며, 이를 반영한 개선된 수학적 임피던스 모델들이 제안되어 있다. 따라서 본 논문은 기존의 마이크로스트립 전송라인과 연성 PCB 전송라인에 적합한 수학적 모델들을 이용하여 신호 무결성 문제를 모의할 수 있는 CAE(computer-aided engineering) 도구의 임피던스 측정 결과를 비교 및 분석하였다.

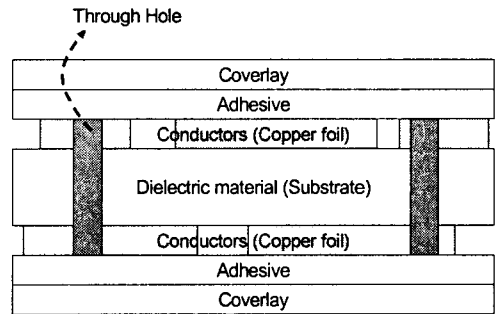


그림 1 일반적인 양면 연성 PCB의 구조

물에 관한 연구가 부족한 실정이다. 따라서 본 논문은 기존 마이크로스트립 기판의 임피던스 모델을 기반으로 연성 PCB 전송라인에 적합한 모델들을 선택하여 상용 CAE 도구의 계산 결과와 비교 분석하였다.

2. 본 론

1. 서 론

연성회로기판(FPCB : flexible printed circuit board)은 예폭시 혹은 페놀 등의 열경화성 수지판에 동박(copper foil)을 적용한 경성회로기판(rigid printed circuit board)과는 달리 얇고 자유로운 굴곡성과 함께 무게가 가볍다는 특징을 가지고 있다. 때문에 전자기기의 협소한 공간에 효율적인 배열이 가능하고 전자제품의 경박 단소화 및 디지털화에 따라 그 수요가 매년 급격히 증가하고 있다. 연성이 강해 굴곡부분에 사용이 가능하며, 전자제품의 소형화, 경량화로 인하여 기존의 경성회로기판과 커넥터를 대체하고 있다. 또한 작업성이 좋고 내열성 및 내곡성, 내약품성이 우수하며, 치수변경이 적고 열에 강하며, 조립작업시 시간 단축에 효과적이다. 현재 주요 용도로는 노트북 컴퓨터, 카메라, 휴대전화, AV 기기등에 적용되고 있으며, 특히 소형 정밀 전자기기에 많이 활용되고 있다 [1]. 그림 1은 일반적인 양면 연성 PCB의 단면 구조를 나타내고 있다. 보통 기판으로 사용되는 재료는 폴리에스테르(polyester) 혹은 폴리이미드(polyimide) 필름이며 기판 위에 동박으로 회로를 형성하고 그 위에 커버레이(coverlay)를 접착하여 구성한다.

근래 PCB기판의 전자회로에서 요구되는 신호 사양은 기가-헤르츠급 속도에서 회로의 정상 동작이 가능하도록 반사, 누화, EMI(electromagnetic interference)와 같은 왜곡 효과에 대해 강인해야 하며, 특히 연성 PCB의 수요가 많은 소형/경량/고속의 전자제품에도 이 같은 신호 무결성 문제가 중요하게 대두되고 있다. 하지만, 아직까지 신뢰성있는 연성 PCB 전송라인의 특성 임피던스 모

2.1 연성 PCB 전송라인을 위한 임피던스 모델

본 논문에서는 [2]에서와 마찬가지로 그림2와 같은 일반적인 마이크로스트립의 구조를 기반으로 연성 PCB 전송라인을 모의한다. 따라서 그림2의 유전체는 폴리이미드 혹은 폴리에스테르 필름을 의미하며, 신호선은 동박에 해당된다.

전통적인 마이크로스트립기판의 전송라인은 Kaupp 모델[3]에 기초하며, 다음과 같은 간단한 식으로 계산이 가능하다.

$$Z_0 = \frac{87}{\sqrt{\epsilon_r + 1.41}} \ln\left(\frac{5.98H}{0.8W + T}\right) \quad (식1)$$

여기에서, ϵ_r 는 비유전율이다. Kaupp 모델은 Flammer proximity를 가정하였기 때문에 $0.1 < T/W < 0.8$ 와 $W < H$ 를 만족하는 범위 안에서만 유효하다 [2]. 따라서 일반적인

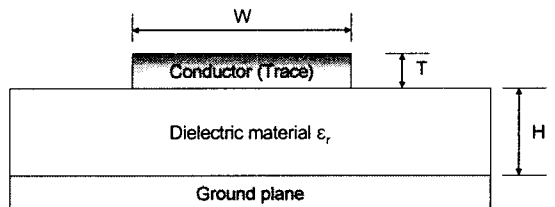


그림 2 마이크로스트립라인 구조

으로 전송라인의 폭이 기판(폴리이미드)의 두께보다 크고 전송라인의 폭에 비해 두께가 얇은 연성 PCB에서는 이 같은 모델이 적합하지 않음을 알 수 있다.

Wheeler는 [4]에서 넓은 전송라인폭(W>H)을 가지는 마이크로스트립 구조에서도 적용가능한 임피던스 모델을 제안하였으나 아주 작은 두께의 전송라인을 가정하였으며, [5]에서 Bahl등이 이 모델을 개선하여 적당한 값의 T에 대해서도 유효한 임피던스를 계산할 수 있도록 하였다 [2].

Wadell 모델[6]은 [7]에서와 같이 W/H의 비율에 따라 유효유전율을 유효유전율로 바꾸어 계산하면 식은 다소 복잡하지만 넓은 전송라인폭에 대해서도 비교적 정확한 결과를 얻을 수 있다. 특성 임피던스 계산 과정은 다음과 같이 나타낼 수 있다.

$$Z_0 = \frac{120\pi}{2.0\sqrt{2\pi/\epsilon_{eff}+1.0}} \ln\left(1.0 + \frac{4.0H}{W} \left[\frac{14.0+8.0/\epsilon_{eff}}{11.0} + \sqrt{\left(\frac{14.0+8.0/\epsilon_{eff}}{11.0}\right)^2 + \left(\frac{4.0H}{W}\right)^2 + \frac{1.0+1.0/\epsilon_{eff}}{2.0} \pi^2}\right]\right) \quad (식2)$$

여기에서 ϵ_{eff} 은 W/H에 따라 계산되는 유효유전율을 의미한다. [6]에서 적용된 유효유전율의 계산 방법은 W/H의 비율에 따라 다음과 같이 계산될 수 있다.

$$\epsilon_{eff} = \begin{cases} \frac{\epsilon_r+1}{2} \left(1 + \left[\frac{1}{\sqrt{1+\frac{12H}{W}}} + 0.04\left(1-\frac{W}{H}\right)^2\right]\right) \cdot \frac{W}{H} < 1 \\ \frac{\epsilon_r+1}{2} \left(1 + \left[\frac{1}{\sqrt{1+\frac{12H}{W}}}\right]\right), & \text{otherwise} \end{cases} \quad (식3)$$

Recht등이 [2]에서 제안한 EL-OP 모델은 Kaupp 모델을 기반으로 구성되며 Wadell 모델과 Bahl 모델에 비해 매우 간단하면서도 정확히 특성 임피던스를 계산할 수 있다. 이 모델은 넓은 전송라인폭의 마이크로스트립을 그림 3과 같이 Kaupp 모델 기반의 마이크로스트립과 접지판과 병렬인 전송라인 구조로 나누어 각각의 캐패시턴스를 더하는 방식으로 유도되었다. 계산 과정은 식(1)에 기반하여 다음과 같이 유도될 수 있다.

$$Z_0 = \frac{1}{\sqrt{C_0}} = \frac{1}{\sqrt{C_1+C_2}} = \frac{Z_1 Z_2}{Z_1+Z_2}, \quad Z_2 = \frac{377H}{\sqrt{\epsilon_r(W-H)}} \quad (식4)$$

여기에서 Z_1 은 (식1)에 의해서 구해진다.

2.2 HSPICE 전송라인 모델

본 논문에서 사용되는 CAE 도구는 칩 혹은 보드 레벨에서 전송라인을 포함한 신호무결성 문제를 모의할 수 있는 Synopsys사의 HSPICE[8]이다.

HSPICE에서는 크게 주파수에 의존적인 저항 성분이 고려되지 않은 순수한 Lumped LC 기반으로 구성되는 무손실 전송라인(lossless transmission line)인 T모델과 스킨 효과(skin effect), 도체 손실(conductor loss), 유전체 흡수(dielectric absorption) 효과가 포함된 RLC 모델로 표현할 수 있는 손실 전송라인(lossy transmission line)인 U모델이 있으며 좀 더 복잡한 형태의 PCB 구조와 물리적 효과를 적용할 수 있는 W모델이 지원된다. W모델을 사용할 시, Lumped RLC 기반의 U모델에서 흔히 나타날 수 있는 Ringing 현상을 제거하여 보다 정확한 모의 과정이 이루어질 수 있다.

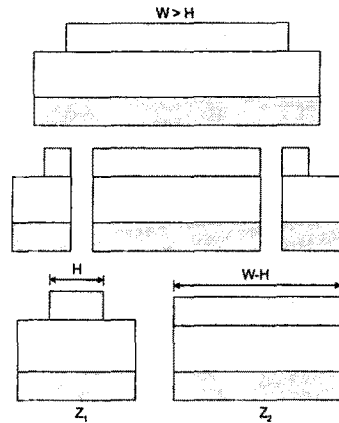


그림 3 도체폭이 넓은 연성 PCB의 임피던스 계산법[2]

본 논문에서는 연성 PCB 전송라인을 모의하기 위하여 우선 기하학적 파라미터를 이용하여 lumped RLC기반의 U모델을 구성한 뒤, 보다 정밀한 모의를 위하여 구성된 U모델을 W모델에서 입력받는 방식을 이용하였다.

다음은 HSPICE의 신호무결성관련 모델을 이용하여 4.3의 유전율, 전송라인폭 22mil, 전송라인두께 2.8mil, 유전체(기판, 폴리이미드) 두께 19mil인 마이크로스트립 라인 USTRIP을 U모델로 구성한 예를 나타낸 것이다.

```
.Model USTRIP U LEVEL=3 PLEV=1 ELEV=1
+ DLEV=1 NL=1 WD=0.5588m HT=0.4826m
+ TH=0.07112m KD=4.3
```

위의 모델에서 LEVEL=3은 손실 전송라인을 의미하며, PLEV=1로써 평판 형태의 PCB라인을 구성하고, 기하학적 파라미터를 사용하기 위해 ELEV=1을 사용하였다. DLEV=0을 이용하면 유전체와 접지면의 적층 구조를 마이크로스트립과 같은 형태로 사용함을 의미하며, DLEV=1을 사용하는 경우 스트립라인의 형태를 모의해 볼 수 있다. 동일 층에 존재하는 전송라인수는 N으로 표현하며, 기하학적 파라미터를 사용하였기 때문에, 2.1절에서 언급되었던 유전체 두께(HT), 도체폭(WD), 도체두께(TH), 비유전율(KD)의 변수들로서 지정된 마이크로스트립라인을 모델링할 수 있다.

다음 구문은 1.7145의 길이를 가지는 W모델(W1)을 위의 U모델을 사용하여 선언한 예를 나타낸 것이며 그림 4에 위와 같이 구성된 연성 PCB 전송라인의 W모델에 대한 블록 다이어그램을 나타내었다.

```
W1 1 0 2 0 umodel=USTRIP N=1 L=1.7145
```

그림 4에서 0번 노드로 연결된 전송 라인은 그림 2에서 접지면을 의미하게 된다. 단일 신호선은 1번 노드와 2번 노드를 거치게 되며, 사용된 레이어는 단층(N=1)이다.

그림 1에서 볼 수 있듯이, 다층의 W모델(N>1)을 사용하고 흔히 폴리이미드 필름으로 구성되는 커버레이의 비유전율을 이용하면, 실제와 더욱 유사한 형태의 연성 PCB를 모의할 수 있다.

2.3 실험 결과

본 절에서는 2.1절과 2.2절에서 설명한 연성 PCB 전송라인을 위한 분석적/도구적 모델들의 계산치를 실측치와 비교한 결과를 제시한다. 2.1절에서 설명한 수학적 모델은 쉽게 계산될 수 있으며, 2.2절의 HSPICE의 전송라인 모델은 독립전원과 소스 저항(source resistance)을 이용

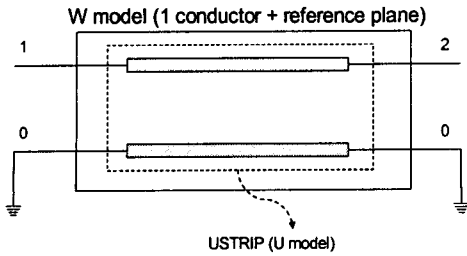


그림 4 W model을 이용한 마이크로스트립라인

하여 입력회로를 만든 후, Z_0 로 병렬 절단(parallel termination)하여 반사 효과가 제거되는 지점을 찾는 방식으로 측정되었다.

그림 5는 $\epsilon_r=3.3$, $H=2mil$, $T=1.4mil$ 인 연성 PCB를 기반으로 W 를 2.5mil씩 증가시켜가면서 계산한 특성 임피던스의 그래프이다. HSPICE의 W모델과 2.1절에서 W/H의 비율을 고려한 모델들은 라인폭이 15mil이 넘어가더라도 유효한 특성 임피던스값이 계산되지만, Kaupp 모델의 경우 음의 임피던스값이 출력됨을 알 수 있다. 또한 Kaupp 모델은 W/H가 적으면 적을수록 오차가 줄어들음을 알 수 있다.

표 1은 [2]에서 제시된 마이크로스트립라인의 실측치를 바탕으로 여러 임피던스 모델의 계산 결과를 비교하여 정리한 것이다. 실측치와 다소 차이를 보이기도 하지만, EL-OP, Wadell, HSPICE의 W모델들이 유사한 정확성을 보이고 있다.

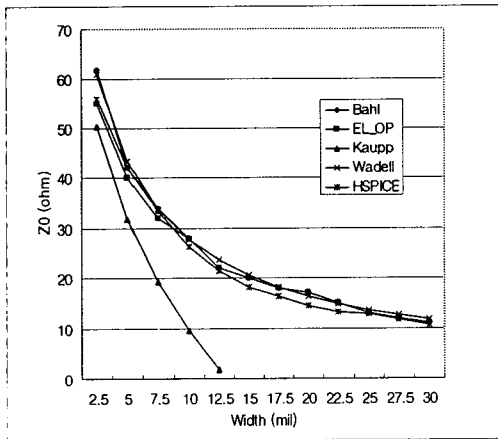


그림 5 전송라인폭에 따른 특성 임피던스의 변화 비교

표 1 다양한 PCB 특성에 따른 실측치 및 특성 임피던스 계산치

Relative Dielectric Coefficient	Trace Thickness T(m)	Trace Width W(m)	Substrate Thickness H(m)	Measured $Z_0(\Omega)$	Kaupp Model(Ω)	EL-OP Model(Ω)	Corrected Wadell Model(Ω)	HSPICE W Model (Ω)
4.3	0.07112	0.5588	0.4826	65	62.6	63.4	62.4	63.6
4.7	0.07112	0.386	0.2032	42.5	41.3	44.9	44.8	45.5
4.7	0.07112	0.254	0.2032	53	52.5	53.5	55.1	53.8
4.7	0.07112	0.508	0.2032	36	32.9	38.7	38.3	37.9
5.23	0.07112	0.254	0.2032	53	50.2	51.3	52.6	52.7
5.23	0.07112	0.508	0.2032	36	31.4	36.9	36.5	37.0

3. 결 론

본 논문에서는 소형, 경량의 전자회로 소재로 각광받고 있는 연성 PCB 전송라인의 특성 임피던스 모델을 비교 분석하였다. 연성 PCB는 도체의 폭이 두께와 유전체의 깊이에 비해 넓은 특징을 갖기 때문에 전통적인 Kaupp 모델에서 특성 임피던스를 계산하기가 어렵다. 때문에 도체의 폭을 고려한 임피던스 모델이 적용되어야 하며, 본 연구에서는 이러한 임피던스 모델들을 선정하고 이들을 상용 CAE 도구와 직접 비교해보았다.

실험 결과로써, 전송라인 폭을 고려한 임피던스 모델은 계산의 복잡성에는 차이가 있으나 모두 유사한 정확성을 가지고 있으며, 특히 연산을 간소화면에서는 EL-OP 모델이, 정확성면에서는 HSPICE W 모델과 Wadell 모델의 특성이 우수하였다.

향후, 상용 CAE 도구상에서 커버레이와 같은 추가적인 물리적 모델이 부가되고 이에 대한 결과를 실측치와 비교하여 분석된다면, 고속 연성 PCB 제작의 작업 생산성과 신뢰성을 확보할 수 있을 것이다.

감사의 글

본 연구는 산업자원부 지방기술혁신사업(RTI04-03-04) 지원으로 수행되었음.

[참 고 문 헌]

- [1] 이현석, "FPCB(Flexible Printed Circuit Board) 기술 및 특허 동향", <http://www.forx.org>.
- [2] E. Recht의, "A Simple Model for Characteristic Impedance of Wide Microstrip Lines for Flexible PCB", Proc. of IEEE EMC Symposium 2000, pp.1010-1014, 2000.
- [3] IPC-D-317A, "Design Guidelines for Electronic Packaging Utilizing High-Speed Techniques", IPC, pp.22ff, 1995.
- [4] H. A. Wheeler, "Transmission line properties of parallel strips separated by a dielectric sheet", IEEE Trans. on Microwave Theory and Techniques, MTT-13, pp.172-185, 1965.
- [5] R. Garg의, "Characteristics of coupled microstriplines", IEEE Trans. on Microwave Theory and Techniques, MTT-23, pp.700-705, 1979.
- [6] B. C. Wadell, "Transmission Line Design Handbook", Archtech House, 1991.
- [7] R. Hartley, "RF / Microwave PC Board Design and Layout", <http://www.jlab.org/accel/eecad/pdf/050rfdesign.pdf>.
- [8] Synopsys, "HSPICE Signal Integrity Guide Ver. W-2005.03", SOLD, 2005.