

연료전지 시스템용 SEPIC-Flyback Converter의 설계 및 제어

(Design and control of the SEPIC-Flyback converter for Fuel Cell generator system)

강구삼* · 장수진* · 이태원* · 김수석** · 원충연*

(Ku-Sam Kang · Su-Jin Jang · Tae-Won Lee · Soo-Seok Kim · Chung-Yuen Won)

(성균관대학교* · 서울산업대학교**)

Abstract

In this paper, design and control of the novel SEPIC-Flyback converter(SF converter) is developed as a possible converter for fuel cell system. This output characteristic of SF converter is similar to Buck-Boost converter in that it can step-up or step-down the voltage. With the small signal equivalent circuit modeling of SF converter, control-to-output transfer function is obtained.

SF converter couples up the inductive type converter to capacitive type converter with one transformer, which has less ripple current than its respective one does.

To verify the validity of the proposed converter, 500W, 100kHz converter is designed and tested. ZVS switching and active clamping are also tested in practice.

1. 서론

최근 들어 수요지 근처에서 생산 가능한 태양광 발전, 풍력 발전, 열병합 발전 및 연료전지 발전 등과 같은 분산 전원 발전 시스템이 관심을 모으고 있다.^{[1][2][3]}

분산전원 발전시스템 중 하나인 연료전지 발전시스템은 신기술 에너지로써 산업용 및 업무용에서부터 가정용, 자동차, 휴대용에 이르기까지 넓은 범위에서 보급이 기대되고 있다.

본 논문은 분산 전원 발전시스템의 하나인 연료전지 발전 시스템의 구성에 필요한 승압용 DC-DC 컨버터의 설계 및 제어를 연구하였다.

연료전지는 저전압 대전류의 특성을 가지고 있으므로 상용에서 사용하기 위해서는 승압용 DC-DC 컨버터가 필요하다. 제안된 DC-DC 컨버터는 SEPIC-Flyback 컨버터(SF 컨버터)로써 인덕터 에너지 저장형인 SEPIC형과 캐패시터 에너지 저장형인 Flyback 컨버터를 변압기를 이용하여 2차측 출력을 직렬 연결한 컨버터이다.^[4] 설계한 SEPIC 컨버터는 Inverse SEPIC 혹은 ZETA 컨버터의 형태로 일반적인 SEPIC과는 다른 절연형 컨버터이다. 절연형 컨버터는 대전류를 감당하는 연료전지의 특성에도 적합한 형태이다.

Flyback 컨버터는 일반적으로 저전력의 DC-DC 컨버터로 사용되고 있으나, SEPIC과 함께 사용되어 출력을 높일 수 있는 장점을 가진다.

SF 컨버터의 소신호 해석을 통해 전달함수를 구

했고, 이를 바탕으로 제어회로를 설계 하였다.

피드백 제어에서 제어전달 함수는 OP-AMP를 사용하여 제어할 경우 비교기의 이득과 함께 중요한 설계 요소로써 컨버터에 따라 결정된다. 제어전달 함수가 결정되면 제어변수에서 제외되는 특성이 있기에, DC-DC 컨버터의 제어기 설계에서 가장 먼저 고려하여 할 요소이다.

이를 바탕으로 오차 증폭기가 안정적인 동작을 할 수 있도록 보상설계를 하였다.

본 논문에서는 누설인덕턴스의 성분을 고려하여 시비율을 0.5 이상으로 실험하였고, 48V 입력, 380V 출력의 500W급 승압용 SF 컨버터를 제작·실험하였다.

2. SEPIC-Flyback Converter 동작 특성

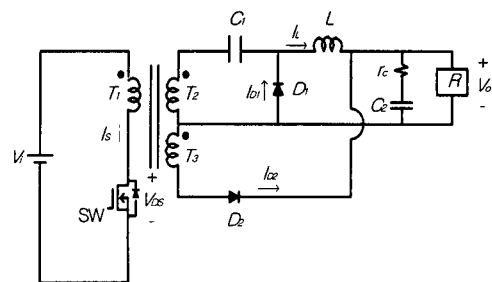


그림 1. SEPIC-Flyback 컨버터
Fig 1. The SEPIC-Flyback Converter

그림 1은 SF 컨버터를 나타낸다. 1차측과 2차측 간의 절연을 위해 중간탭 방식의 변압기를 사용하였으며, SEPIC 모드와 Flyback 모드의 출력을 출력 커패시터 C_2 를 이용하여 결합한 형태이다.

2.1. 소신호 해석

SF 컨버터의 동작특성을 알아보기 위해 회로 평균화 기법을 통한 모델링을 구한다.^{[5][6]}

회로 평균화 기법은 개개의 컨버터의 특성을 파악해야 하는 방법으로 각 컨버터에 대해 선형 회로 모델을 구함으로써 물리적인 성격을 이해할 수 있다. 그림 2는 출력 커패시터를 등가 저항 성분까지 포함한 SF 컨버터의 회로도이다.

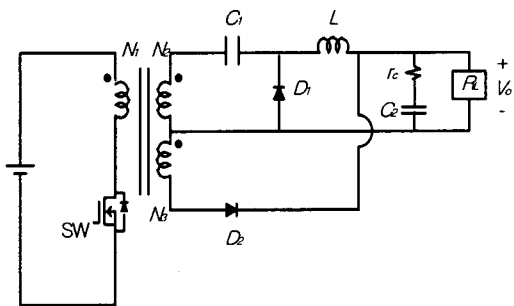


그림 2. SF 컨버터의 회로도
Fig 2. Circuit of the SF Converter

1차측의 스위칭 소자의 온-오프 상태에 대응한 등가 회로를 나누어 표기하면 다음과 같다.

상태 I [스위치 ON]

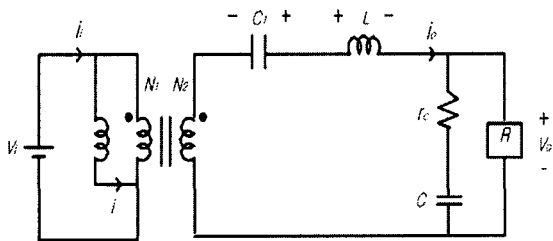


그림 3. 스위치 ON시의 상태도
Fig 3. Equivalent circuit of switch on

그림 3은 스위치가 온 상태의 등가회로로 입력전류가 1차측 회로에 흐른다.

상태 II [스위치 OFF]

그림 4는 스위치가 오프 상태로 입력전류가 흐르지 않는다.

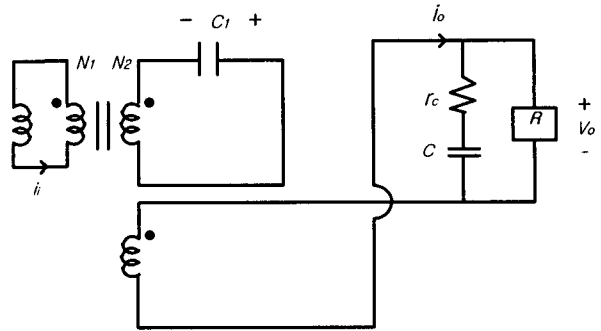


그림 4. 스위치 OFF시의 상태도
Fig 4. Equivalent circuit of switch off

상태 변수의 평균값

그림 3과 4를 이용하여 각 상태변수의 평균값을 구한다. 1차측과 2차측 간의 권선비가 $n (N_1/N_2)$ 인 이상적인 변압기로 가정한다. 시비를 d 와 $d'(d-1)$ 에 따른 각 상태 변수에 대한 평균값은 다음과 같다. 입력전류(i_i)의 평균값을 구하면 다음과 같다.

$$i_i = di + d' \quad (1)$$

출력전류(i_o)의 평균값을 구하면 식(2)와 같다.

$$i_o = d\frac{1}{n}i + d'\frac{1}{n}i = (d + d')\frac{1}{n}i = \frac{1}{n}i \quad (2)$$

인덕터 전압의 평균값을 구하면 식 (3)과 같다.

$$V_L = L\frac{di}{dt} = dV_i - V_o\frac{1}{n}d' \quad (3)$$

출력전류와 출력전압의 관계를 임피던스 강하분을 고려하여 표기하면 다음과 같다.

$$V_o = \frac{R(1 + sCr_c)}{1 + sC(R + r_c)} i_o \quad (4)$$

위의 식(1),(2),(3),(4)들은 SF 컨버터의 평균화 모델을 규정하는 식들이 된다.

DC 정상상태의 모델링

평균화 모델을 규정하는 식들로부터 DC 정상상태의 모델링을 구할 수 있고 식(5)와 (6)과 같이 표현할 수 있다.

$$\begin{aligned}
I_i &= DI \\
I_o &= \frac{1}{n}I \\
DV_i &= V_o \frac{1}{n}D
\end{aligned}
\tag{5}$$

위의 식(5)로부터 식(6)을 구할 수 있다.

$$\begin{aligned}
\frac{I_o}{I_i} &= \frac{\frac{1}{n}I}{DI} = \frac{1}{nD} \\
\frac{V_o}{V_i} &= \frac{D}{\frac{1}{n}D} = \frac{nD}{D}
\end{aligned}
\tag{6}$$

위 식으로부터 구한 DC 정상상태의 평균화 모델을 그림 5로 나타낸 것이다.

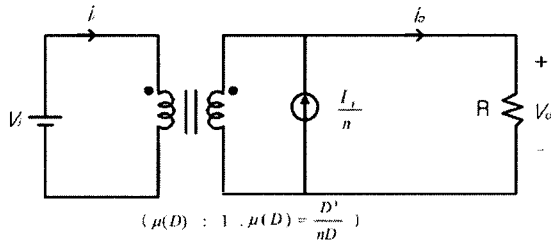


그림 5. DC 정상상태 모델링
Fig 5. Modeling of DC steady-state

동특성

상태변수의 평균값에 대해 미소 변동분을 고려하여 선형화 하면 다음과 같다.

$$\hat{i}_i = D\hat{i} + \hat{I}d = D\hat{i} + nI_o\hat{d} = D\hat{i} + n\frac{V_o}{R}\hat{d} \tag{7}$$

$$\hat{i}_o = \frac{1}{n}\hat{i} \tag{8}$$

$$\begin{aligned}
L\frac{d\hat{i}}{dt} &= D\hat{v}_i + V_i\hat{d} - (D\frac{1}{n}\hat{v}_o - V_o\frac{1}{n}\hat{d}) \\
&= D\hat{v}_i + V_i\hat{d} - D\frac{1}{n}\hat{v}_o + V_o\frac{1}{n}\hat{d} \\
&= D\hat{v}_i - D\frac{1}{n}\hat{v}_o + (V_i + V_o\frac{1}{n})\hat{d} \\
&= D\hat{v}_i - D\frac{1}{n}\hat{v}_o + \frac{V_o}{n}D\hat{d}
\end{aligned}
\tag{9}$$

$$\hat{v}_o = \frac{R(1 + SCr_c)}{1 + SC(R + r_c)}\hat{i}_o \tag{10}$$

위 식(8)과 (10)을 이용하여 회로의 모델을 아래의 그림 6, 7과 같이 표현하고, 그림 8의 회로 간략화를 통해 최종 모델을 구할 수 있다.

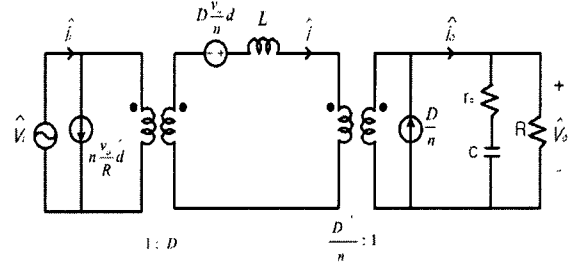


그림 6. 동특성 등가회로(I)

Fig 6. Equivalent circuit of dynamic characteristics(I)

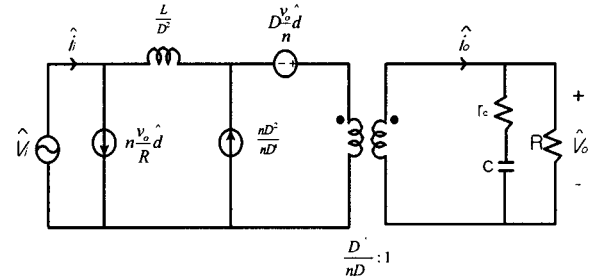


그림 7. 동특성 등가회로(II)

Fig 7. Equivalent circuit of dynamic characteristics(II)

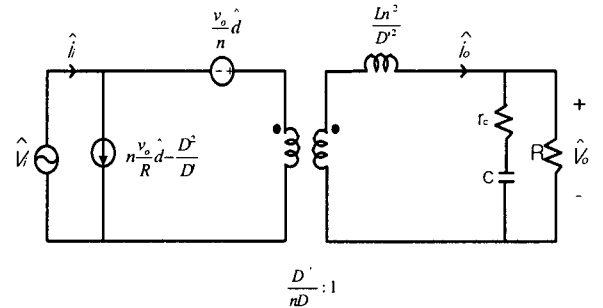


그림 8. 동특성 등가회로(III)

Fig 8. Equivalent circuit of dynamic characteristics(III)

그림 8의 최종 등가회로로부터 SF 컨버터의 입출력 전달함수 및 제어 전달 함수를 구하면 식(11)과 (12)와 같이 표현할 수 있다.

$$G_v(s) = \frac{\hat{v}_o(s)}{\hat{v}_i(s)} = \frac{nD}{D} \cdot \frac{(1+sCr_c)}{1 + (\frac{L_c}{R} + Cr_c)s + \frac{L_c C(R+r_c)}{R} s^2} \quad (11)$$

$$G_d(s) = \frac{\hat{v}_o(s)}{\hat{d}(s)} = \frac{DV_o}{D} \cdot \frac{(1+sCr_c)}{1 + (\frac{L_c}{R} + Cr_c)s + \frac{L_c C(R+r_c)}{R} s^2} \quad (12)$$

2.2. 제어회로 설계

제어회로의 보상 설계시 주 요점은 주어진 페루프 이득의 안정성을 보드 선도를 통해 판별하고 컨버터에 적용할 수 있는 설계 기준에 의해 극·영점을 보상하는 방법으로 설계를 한다.^[6]

컨버터의 동특성 모델을 이용한 PWM 제어회로는 출력전압을 기준전압과 오차값을 오차증폭기를 통해 증폭하고, 비교기를 통해 펄스를 발생시키도록 구성할 수 있다. 그림 9는 동특성 모델링을 이용한 PWM 제어회로를 포함한 전체시스템을 보여주고 있다.

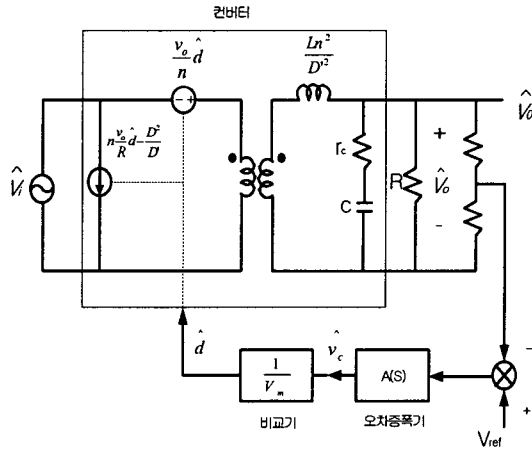


그림 9. SF 컨버터의 페루프 제어도
Fig 9. Closed loop control of SF converter

페루프 이득은 식 (13)과 같이 정의할 수 있다.

$$T(S) = G_d(S) \cdot A(S) \cdot \frac{1}{V_m} \quad (13)$$

여기에서 $G_d(S)$ 는 제어전달함수, $A(S)$ 는 오차증폭기 이득, $\frac{1}{V_m}$ 은 비교기의 이득을 의미한다.

$G_d(S)$ 와 $\frac{1}{V_m}$ 는 컨버터 및 비교기에 따라 정해진 값이지만, $A(S)$ 는 오차증폭기의 보상을 통해 변경할 수 있는 값이다. 따라서 오차증폭기를 극·영점 보상을 이용하여 전체적인 페루프 이득 $T(S)$ 를 안정화 시킬 수 있다.

$G_d(S)$ 는 식(12)의 유도한 수식을 이용하여 구하고, $\frac{1}{V_m}$ 는 사용하고자 하는 PWM IC의 톱니파 peak치의 역수이다.

보상전의 페루프 주파수 특성은 제어전달함수 $G_d(S)$ 와 비교기의 이득 $\frac{1}{V_m}$ 의 곱으로 표현된 식을 그림 10과 같이 보드 선도로 표현할 수 있다.

$$G_d(s) = \frac{\hat{v}_o(s)}{\hat{d}(s)} = \frac{DV_o}{D} \cdot \frac{(1+sCr_c)}{1 + (\frac{L_c}{R} + Cr_c)s + \frac{L_c C(R+r_c)}{R} s^2} \quad (14)$$

페루프 전달함수 $T(S)$ 에서 $G_d(S) \cdot \frac{1}{V_m}$ 의 주파수 특성(보드선도)을 Matlab을 이용하여 나타내면 그림 10과 같다.

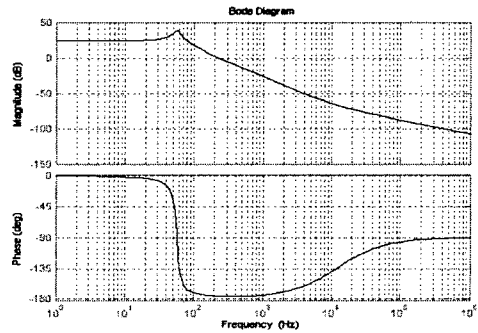


그림 10. G_d/V_m 주파수 응답
Fig 10. G_d/V_m Frequency response

피드백 시스템을 보상하기 위하여 2 pole 1 zero의 오차보상기를 적용하여 설계하면, 스위칭 주파수 100kHz의 1/5인 20kHz를 교차주파수(f_c)로 설정한다. 교차주파수에서의 이득이 0dB가 되도록 하여, 과도특성을 위해 50° 정도의 위상 여유를 갖도록 하였다. 저주파 이득은 72.5 dB로 보상하고, 원점 및 10kHz에 zero를, 100kHz 부근에 pole를 두어 고주파에서는 잡음을 대폭 감소시키도록 설

계한 $A(S)$ 의 보드선도는 그림 11과 같다.

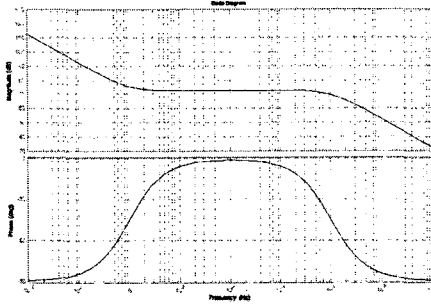


그림 11. 보상된 $A(S)$ 의 주파수 응답
Fig 11. Frequency response of compensated $A(S)$

페루프 시스템의 보상기 설계를 적용하여 $T(S)$ 의 보드선도를 작도하면 그림 12와 같다. 안정적인 보상기 설계 기준과 같이 이득이 교차주파수 f_c 에서 -20dB 수준으로 통과하고 있으며, 위상도 50° 수준을 유지하고 있다.

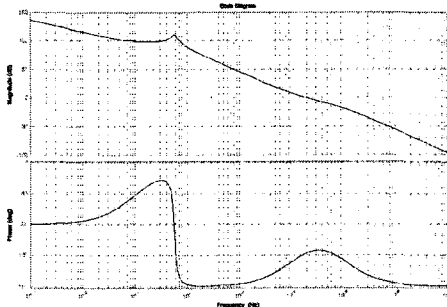


그림 12. 보상된 페루프 시스템의 주파수 응답
Fig 12. Frequency response of compensated closed loop system

3. 실험 결과

표 1은 실험회로의 설계 사양이며 제어용 PWM IC로는 UCC3580-3을 사용하였다.

그림 13은 실험세트의 구성도를 나타낸다. 2개의 변압기를 사용하여 1차측은 병렬 구성을 하였고, 2차측은 직렬 구성을 하여 승압을 확보 하였다.

표 1. 500W급 SF 컨버터의 파라미터
Table 1. Parameter of the SF converter for 500W

Parameter	Variable	Value	Unit
Input voltage	V_i	48	V
Output voltage	V_o	380	V
Max load current	I_o	1.31	A
Max power	P_o	500	W
Switching frequency	f	100	kHz
Turn ratio	n	4.4	-
Output inductance	L_{OUT}	2.5	mH
Output capacitance	C_{OUT}	830	μF

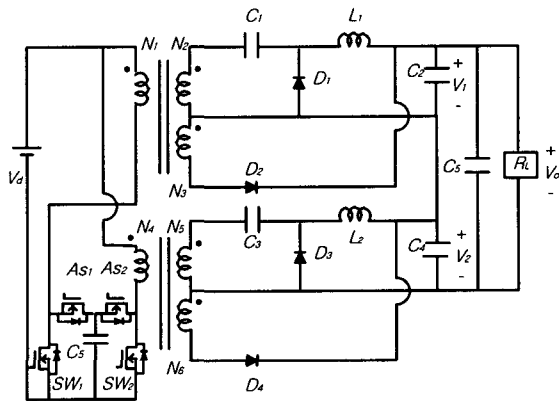


그림 13. 병-직렬 회로의 SF 컨버터
Fig 13. SF converter of parallel - serial circuit

이러한 병-직렬 구성은 낮은 권선비의 변압기를 사용하여 전압형(Voltage-fed)방식의 동작을 가능하게 한다. 주 스위치 SW_1 과 SW_2 는 동시에 턴온 및 턴오프가 되고, 전압 스트레스 감소 및 영전압 스위칭을 위하여 능동 클램프 회로를 추가하여 동작하였다.^{[7][8]}

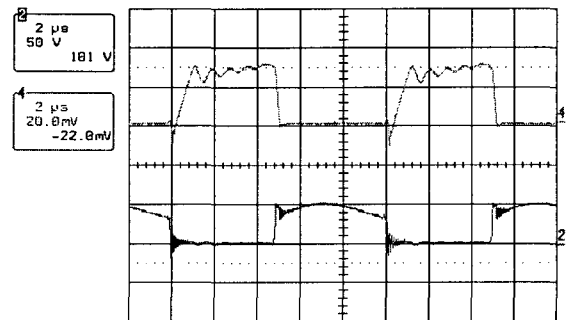


그림 14. 스위치 실험 파형(Top : I_{DS} , Bottom : V_{DS})
Fig 14. Experimental waveforms of switch
(Top : I_{DS} , Bottom : V_{DS})

그림 14은 1차측 FET의 드레인-소스 전류 및 전

압을 나타내고 있다. 영전압 스위칭의 실현과 능동 클램핑의 동작을 보이고 있다.

그림 15는 주 스위치 SW_1 (SW_2)가 OFF시 능동 클램프 스위치 As_1 (As_2)으로 도통하는 전류 및 변압기 1차측 전류 실험파형을 나타낸다.

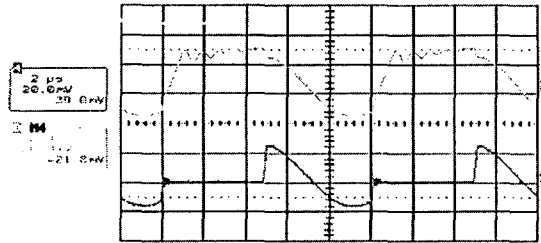


그림 15. 변압기와 보조스위치 실험 파형
(Top : 변압기 1차측 전류, Bottom : As_1 (As_2)의 I_{DS})

Fig 15. Experimental waveforms of transformer and auxiliary switch (Top : primary current of transformer, Bottom : I_{DS} of As_1 (As_2))

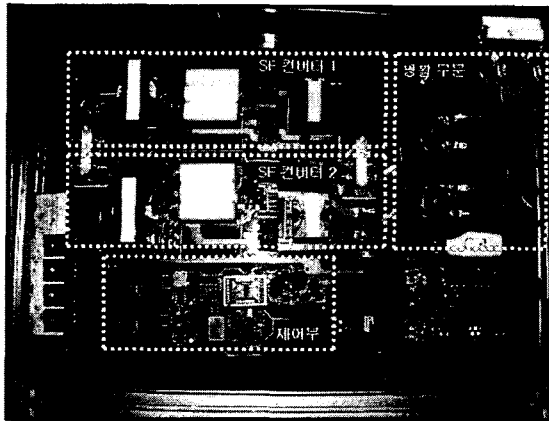


그림 16. SF 컨버터의 사진
Fig 16. Photography of the SF converter system

그림 16은 실제 제작·실험한 500[W]급 SF 컨버터를 나타낸 것이다.

4. 결론

독립형 연료전지 발전 시스템의 승압용 DC-DC 컨버터로 적용할 수 있는 새로운 형태의 SF 컨버터의 실험을 통해 다음의 결과를 얻었다.

1) 주 스위치가 턴온시에는 SEPIC 회로를 통하

여 변압기 2차측에 에너지를 전달하고, 주 스위치가 턴오프 시에는 Flyback 회로를 통하여 변압기 2차측으로 에너지를 전달 함으로써 한 주기를 기준으로 단위 스위칭당 에너지 전달 밀도를 높일 수 있다.

2) 능동 클램프 회로를 SF 컨버터에 적용함으로써 주스위치의 전압 스트레스의 저감 및 영전압 스위칭을 구현 할 수 있다.

3) SEPIC 회로와 Flyback 회로가 결합된 SF 컨버터 회로의 동특성 해석을 이용하여 승·강압이 가능한 피드백 보상기를 설계하였고, 실험 통하여 85% 이상의 효율을 얻었다.

이 논문은 산업자원부에서 시행한 전력산업 인프라 구축 지원사업의 지원에 의해서 수행된 연구 결과입니다.

참고 문헌

- [1] Nick Jenkins, Ron Allan, Peter Crossley, Daniel Kirschen and Goran strbac, "Embedded Generation", pp. 1-48, 2000.
- [2] Anne-Marie Borbely, Jan F. Kreider, "Distributed Generation", pp. 1-51, 2001.
- [3] H. Lee Willis, Walter G. Scott, "Distributed Power Generation", pp. 1-64, 2000.
- [4] 문승필, 김수석, 강구삼, 원충연, 김영렬, "승압형으로 동작하는 새로운 SEPIC-Flyback 컨버터", 전력전자 하계 학술대회 논문집, pp. 330-334, 2004.
- [5] Robert. W. Erickson, "Fundamentals of power electronics", second edition, Chapter 6, 1997.
- [6] 김희준, "스위치 모드 파워 서플라이", pp 101-122, 2002.
- [7] Jurie Dekter, "Lossless Active Clamp for Secondary Circuits", IEEE, vol.2, pp92-95, 1998.
- [8] Jung-Goo Cho, "Zero-Voltage and Zero-Current Switching Full-Bridge PWM Converter Using Secondary Active Clamp", IEEE Trans, vol.13, pp 601-607, 1998.