

## Spiral 인덕터 간 격리방법에 따른 Electromagnetic 커플링 효과

최문호, 김한석\*, 정성일\*, 김영석  
충북대학교, \*안소프트코리아

### EM Coupling Effect of spirial inductors by isolation methode in standard CMOS process

Moon-Ho Choi, Han-Seok Kim\*, Sung-Il Jung\*, Yeong-Seuk Kim  
Chungbuk National Univ. \*Ansoft Korea

**Abstract** : The electromagnetic coupling effect in standard CMOS process is simulated and evaluated. EM coupling transfer characteristic between planar spiral inductors by isolation methode in standard CMOS have simulated and measured. Measurement results show that suppression of EM coupling effect by ground guardring. The evaluated structures are fabricated 1P5M(one poly, five metal) 0.25um standard CMOS process. These measurement results provide a isolation design guidelines in standard CMOS process for RF coupling suppression.

**Key Words** : Substrate coupling effect, guard ring, substrate coupling isolation,

#### 1. 서 론

최근 다양한 GHz 주파수의 무선통신의 상용화로 인해 저비용 반도체기술이 필요해졌다. 저비용, 고집적화, 접근 용이성에서 standard CMOS 공정은 매우 매력적이다. 하지만 standard CMOS 공정은 전용 RF CMOS 공정과 달리 인덕터용으로 두꺼운 최상층 배선 공정을 제공하지 않고, 고주파 기판 커플링 특성이 좋은 SOI 기판을 사용하지 않아 RFIC의 제작이나 RF transceiver와 디지털 부분의 집적은 상호간 격리방법에 따라 그 특성이 기판 커플링에 많은 영향을 받는다[1][2][3]. 그래서 기판 커플링의 정확한 특성을 위해 모델링을 하거나[4][5], 최대한 커플링을 감소시키기 위한 연구가 진행되고 있다[6][7][8][9].

본 논문에서는 가장 coupling 영향을 많이 주는 인덕터들 간의 커플링 영향을 각기 다른 격리 방법으로 simulation 하였다. Simulation은 Ansoft사의 HFSS를 이용했으며, 측정 결과와 비슷한 특성을 보였다.

본 논문의 테스트 패턴들은 1 poly, 5 metal을 가지는 standard CMOS 공정을 이용하여 제작과 측정을 하였다.

2장에서 격리방법에 따른 인덕터 상호간 커플링에 대해 기술하였고, 마지막으로 3장에서 결론을 내렸다.

#### 2. 격리방법에 따른 인덕터 커플링 영향

RF 회로에서 인덕터는 임출력 매칭, 공진탱크, AC blocking용으로 그 용도가 넓다. 그럼에도 평판형 인덕터를 집적화하는 것은 많은 실리콘 면적차지와 인덕터 상호간의 커플링이나 인덕터와 MOSFET 사이의 커플링 등 단점을 가지고 있다. 이 중 커플링은 RF 회로 성능에 많은 영향을 미친다. Standard CMOS 공정으로 집적화된 평판형 인덕터는 기판과 산화막을 통해 Electromagnetic Field가 전달된다. 본 논문에서 인덕터 상호간 격리방법에 따른 커플링을 Ansoft사의 HFSS를 이용하여 simulation을 하였고, 0.25um standard CMOS 공정을 이용하여 제작·측정

하였다. Simulation을 위해 CADENCE사의 virtuoso로 Layout한후 이를 HFSS로 GDS 파일을 옮겨 simulation을 수행하였다. 그림 1는 Layout을 HFSS로 옮겨 H-Field가 기판을 통해 반대편으로 넘어가는 것을 simulation한 모습이다. 그림 1의 (a)는 격리를 하지 않은 인덕터, (b)는 Pattern Ground Shield한 인덕터 그리고 (c)는 Metal Ground shield한 인덕터이다. 그림 2는 simulation 결과를 나타낸다.

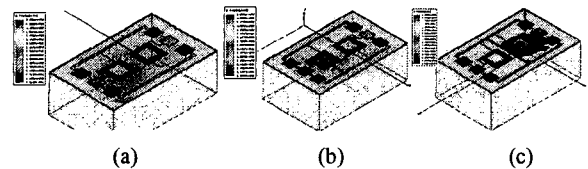


그림 1. H-Field simulation with HFSS (a)No isolation (b)Pattern Ground Shield (c)Ground shield

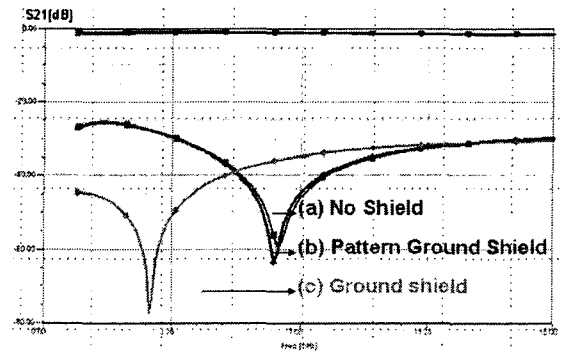


그림 2. Coupling effect simulation result

그림 1과 2에서 보듯 5GHz이하에서 Ground shield를 하므로써 격리를 하지 않은것이나 Pattern Groun shield 한 것 보다 약 20dB정도 더 좋은 커플링 특성을 나타내었다.

그림 3은 제작된 테스트 패턴이고, Agilent 8510C로 측정한 결과를 그림 4에 나타내었다.

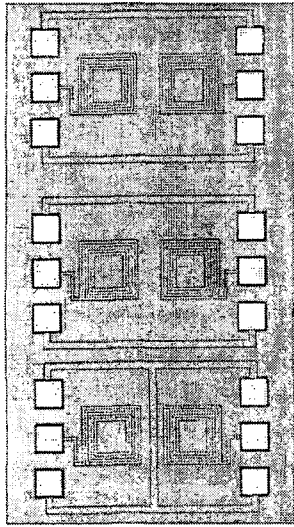


그림 3. Fabricated test pattern

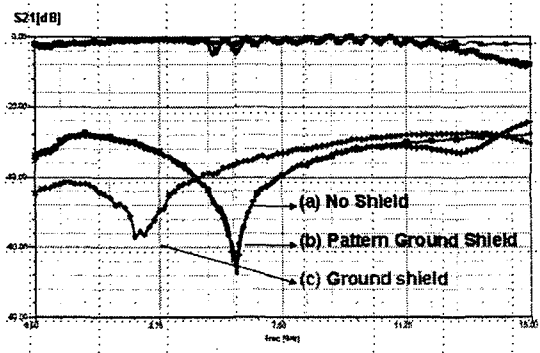


그림 4. Measurement results using Agilent 8510C

그림 4는 Ground shield가 없는 것과 Pattern Ground Shield보다 약 15dB 정도 더 좋은 커플링 특성을 가지는 것을 보여준다. Standard CMOS 공정을 이용한 평판형 인덕터를 집적할 때는 인덕터 사이에 Ground Shield 패턴을 넣어 인덕터 상호간 커플링을 최소화 할 수 있다.

### 3. 결론

본 논문은 표준 CMOS 공정에서 고주파 electromagnetic 커플링 효과를 HFSS를 이용하여 simulation 하였고, 0.25um 표준 CMOS 공정으로 테스트 패턴을 제작하여 측정을 통해 ground shield가 있는 것이 가장 좋은 감쇠 특성을 갖는 것을 확인하였다. 평판형 인덕터의 기판 커플링의 경우 Pattern Ground Shield는 격리를 하지 않은 경우와 같았으며 ground shield의 경우 5GHz 이하에서 약 15dB 정도 커플링 감쇠 효과를 보았다. 따라서, 표준 CMOS 공정을 이용한 고주파 설계시 인덕터는 ground shield 방법으로 격리를 하여야 고주파 electromagnetic 커플링을 최소화 할 수 있다 .

### 감사의 글

본 연구는 정보통신부의 출연금 등으로 수행한 정보통신연구개발사업의 연구결과입니다

### 참고 문헌

- [1] Xu, M. Su; D.K. Shaeffer; Lee, T.H.; Wooley, B.A., "Measuring and modeling the effects of substrate noise on the LNA for a CMOS GPS receiver", Custom Integrated Circuits Conference, 2000. CICC. Proceedings of the IEEE 2000 21-24 May 2000 Page(s):353 - 356
- [2] Choong-Yul Cha; Jin-Pil Kim; Sang-Gug Lee, "Small-signal substrate resistance effect in RF CMOS cascode amplifier" Microwave and Wireless Components Letters, IEEE Volume 13, Issue 7, July 2003 Page(s):253 - 255
- [3] H. Samavati; H.R. Rate; T.H. Lee, "A fully-integrated 5GHz CMOS wireless-LAN receiver", ISSCC Dig. Tech. Papers, pp. 208-209, Feb. 2001
- [4] Gharpurey, R.; Meyer, R.G., "Modeling and analysis of substrate coupling in integrated circuits" Solid-State Circuits, IEEE Journal of Volume 31, Issue 3, March 1996 Page(s):344 - 353
- [5] Adan, A.O.; Fukumi, M.; Higashi, K.; Suyama, T., Miyamoto, M., Hayashi, M., "Electromagnetic coupling effects in RFCMOS circuits" Microwave Symposium Digest, 2002 IEEE MTT-S International Volume 1, 2-7 June 2002 Page(s):39 - 42
- [6] Cheon Soo Kim; Piljae Park; Joung-Woo Park; Nam Hwang; Hyu Kyu Yu, "Deep trench guard technology to suppress coupling between inductors in silicon RF ICs" Microwave Symposium Digest, 2001 IEEE MTT-S International Volume 3, 20-25 May 2001 Page(s):1873-1876 vol.3
- [7] Pun, A.L.L.; Yeung, T.; Lau, J.; Clement, J.R.; Su, D.K., "Substrate noise coupling through planar spiral inductor" Solid-State Circuits, IEEE Journal of Volume 33, Issue 6, June 1998 Page(s):877 - 884
- [8] Verghese, N.K.; Allstot, D.J., "Substrate coupling in mixed-mode and RF integrated circuits" ASIC Conference and Exhibit, 1997. Proceedings., Tenth Annual IEEE International 7-10 Sept. 1997 Page(s):297 - 303
- [9] Pfof, M.; Brenner, P.; Huttner, T.; Romanyuk, A., "A comprehensive experimental study on technology options for reduced substrate coupling in RF and high-speed bipolar circuits" Bipolar/BiCMOS Circuits and Technology Meeting, 2003. Proceedings of the 28-30 Sept. 2003 Page(s):39 - 42