

MOS 구조에서 실리사이드 형성단계의 공정특성 분석

엄금용

성남기능대학

Analysis on Proecwss Characteristics of 2'nd Silicidation Formation Process at MOS Structure

Gum Yong Eom

Seongnam Polytechnic College

Abstract : In the era of submicron devices, super ultra thin gate oxide characteristics are required. Titanium silicide process has studied gate oxide reliability and dielectric strength characteristics as the composition of gate electrode. In this study the author observed process characteristics on MOS structure. In view point of the process characteristics of MOS capacitor, the oxygen & Ti, Si₂ was analyzed by SIMS analysis on before and after annealing with 1,2 step silicidation, the Ti contents[Count/sec] of 9.5x10¹⁸ & 6.5x10¹⁸ on before and after 2'nd anneal. The oxygen contents[Count/sec] of 4.3x10⁴ & 3.65x10⁴, the Si contents[Count/sec] of 4.2x10⁴ & 3.7x10⁴ on before and after 2'nd anneal. The rms value[Å] was 4.9 & 4.03 on before and after 2'nd anneal.

Key Words : Gate oxide, Sub-micron device, MOS structure

1. 서 론

현재 MOSFE[1]의 집적도가 증가함에따라 유전체 박막에 대한 고 품질 특성이 요구되고 있다. 이러한 초 박막 게이트 산화막의 특성 확보를 위하여 게이트 전극으로 사용되는 티타늄 실리사이드의 공정특성에 대한 연구를 하였다. 본 연구는 서브마이크론(<0.1μm) MOSFET 소자[2]에서 소자의 집적도 증가에 따른 우수한 특성[3]을 얻고 소자의 채널영역 확보 및 누설전류를 감소시키며 우수한 신뢰성 특성을 얻고자 새로운 방법의 실리사이드 형성방법을 사용하여 커패시터를 구성하고 MOS에 대한 공정특성[5]을 비교 분석 하였다. MOS에 대하여 물리적 특성으로는 SIMS 분석[Counts/sec]을 통하여 산소(Oxygen) 성분과 다결정실리콘(Polysilicon) 및 티타늄(Titanium)에 대한 이온을 분석하였다. 실리사이드 형성 전,후 열처리시간에 대한 rms 값[Å]을 AFM으로 측정하여 2단계 티타늄실리사이드 공정이 Si/SiO₂ 계면에 미치는 영향을 분석하였다. 이들 결과로부터 2단계 실리사이드 형성방법[4]에의 한 게이트 산화막의 특성변화를 확인 할 수 있었다.

2. 실 험

본 연구는 p형 웨이퍼(8~10 Ω.cm)를 사용하여 소자분리 구조를 형성하고 그 위에 게이트 산화막과 금속전극층을 증착하여 MOS 구조를 형성 하였다.

MOS구조는 게이트 산화막을 N₂O 형성방법으로 30Å을 형성하고 다결정 실리콘 1500Å를 증착 시킨 후 Ti 300Å을 증착시켜 티타늄실리사이드(TiSi₂)를 형성시켜 게이트 전극을 형성 하였다. 이때 티타늄실리사이드 형성공정에서 공정을 분리하여 Ti를 한번 증착한 후 열처리하여 최

종적인 티타늄실리사이드(TiSi₂)층을 형성하는 1단계 실리사이드 형성방법과 본 연구에서 제시된 2단계 실리사이드 형성방법을 진행하였다. 2단계 공정방법은 첫 번째 Ti 증착 후 열처리하여 실리사이드를 형성시킨 후 PIRANHA 클리닝과 함께 HF로 박막을 완전히 제거하였으며 그 후 다시 Ti를 300Å을 재 증착시켜 850°C에서 20초간 열처리하여 불순물을 제거시켜 최종적인 커패시터 전극을 형성 하였다.

MOS에 대한 공정특성으로는 SIMS(Secondary Ion Mass Spectroscopy)를 이용하여 실리사이드 형성시의 이온분포 특성을 관찰하였으며 면적항값을 통하여 공정의 신뢰성과 계면의 특성을 측정하고자 하였다. 또한 필름의 조도(Roughness)를 AFM을 통하여 열처리 전, 후의 특성변화를 통하여 소자형성 시 전기적 특성에 미치는 영향 등을 관찰 할 수 있었으며 이러한 분석결과는 MOSFET 소자 형성 시 전기적인 특성에 중요한 영향을 미치는 요인이 되는 것으로 사료된다.

3. 결과 및 검토

그림1.은 실리사이드 형성방법에 따른 SIMS 분석 결과를 나타내었다. 그림 1-(a)는 1단계 실리사이드형성공정에서 열처리 전에 대한 분석결과이며 그림 1-(b)는 1단계 실리사이드형성공정에서 열처리 후에 대한 분석결과이다. 전체적으로는 1단계공정에서 열처리 전이 열처리후 보다 이온들의 양이 적게 나타났으며 열처리 전보다 후에서 산소성분과 실리콘 성분의 양이 적개 나타나는 결과를 얻었다. 이는 1단계 실리사이드형성공정 방법의 경우 열처리 후가 이온들의 양이 적게됨을 의미하는 것으로 실제 소자 구성시 Si/SiO₂ 계면사이에서의 영향이 적게 됨을 의미하

는것으로 사료된다.

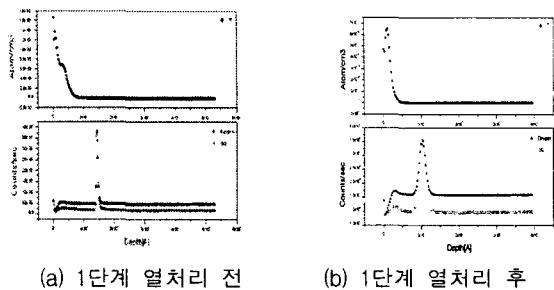


그림 1. SIMS 분석결과 1

그림2.는 실리사이드 형성방법에 따른 2단계 형성방법에 대한 SIMS 분석 결과를 나타내었다. 1단계 공정의 경우 Ti는 열처리 전후 값이 각각 $1.7e19$, $7e18$ 인 반면 2단계에서는 $9.5e18$, $6.5e18$ 을 나타내었고 산소의 경우는 각각 $4e5$, $3.7e5$ 과 $4.3e4$, $3.65e4$ 를 나타내었다. 또한 다결정 실리콘의 경우 각각 $4e5$, $3.65e5$ 과 $4.2e4$, $3.7e4$ 를 나타내어 2단계의 경우에서 상대적으로 1단계 방법에 비하여 Ti, 산소 및 다결정 실리콘의 양이 적게 검출되었다. 이는 실리사이드공정시 Si/SiO_2 계면사이에 Si와 결합할 수 있는 산소의 양이 적어 실리사이드공정후 게이트산화막의 두께변화가 적게되어 결과적으로 MOSFET 성장시 전기적인 특성을 크게 개선할 것으로 기대된다. 또한 티타늄의 양이 과잉 상태가되면 금속전극공정시 전극에 구멍(Void)이 생기는 원인이 되기도하며 소자형성시 캐패시터 전극의 접촉저항을 증가시켜 신뢰성을 저하시키는 원인이된다.

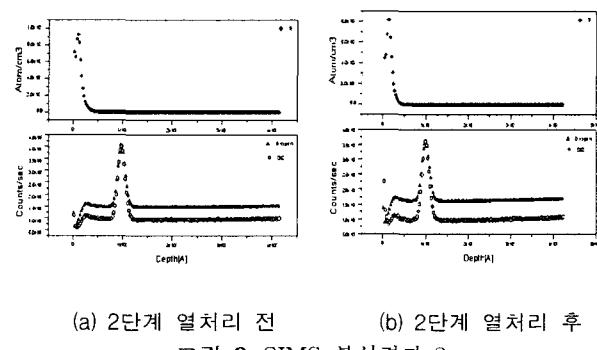


그림 2. SIMS 분석결과 2

그림3.은 티타늄실리사이드 형성후의 표면을 측정한 AFM 결과로 표면의 조도(Roughness)를 근(root mean square) 값으로 나타내었다. 1단계 방법의 경우 rms 값이 약 4.9 [Å] 이었으며 2단계 형성방법의 경우 약 4.03 [Å]로 측정되었다. 측정결과 2단계에서 적은 rms 값을 측정할수 있었으며 이는 2단계 열처리 방법에서 Ti/Si 계면의 불완전한 분자 및 불순을 제거효과가 Ti/Si 계면의 포획전하밀도의 생성을 억제시킨 결과로 사료된다.



그림 3. $TiSi_2$ 의 AFM사진

4. 결 론

본 연구결과 물리적인 특성으로 티타늄실리사이드 형성 공정을 1, 2단계로 나누어 SIMS 분석을 한결과 1단계보다는 2단계 방법에서 Ti, 다결정실리콘 및 산소의 양이 적게 분석 되었다. 이는 2단계 실리사이드형성공정 방법의 경우 상대적으로 1단계 방법에 비하여 산소나 다결정 실리콘의 양이 적어졌음을 의미하며 Si/SiO_2 계면사이에 Si과 결합할 수 있는 산소의 양이 적어 실리사이드공정후 게이트산화막의 두께변화가 적게되어 결과적으로 MOSFET 성장시 전기적인 특성을 확보 할 수 있음을 의미하는 것으로 사료된다. 필름의 조도에서는 1단계 방법의 경우 rms 값이 약 4.9 [Å]인 반면 2단계 형성방법의 경우 약 4.03 [Å]을 얻어 티타늄실리사이드 공정시 Si/SiO_2 계면 특성이나 문턱전압에서도 우수한 특성을 나타낼 것으로 기대된다.

참고 문헌

- [1] Gum Yong Eom, "Improvement of sub $0.1\mu m$ VLSI device quality using a novel titanium silicide formation process", JKPS, Vol. 40, No. 2, p. 335-338, February 2002.
- [2] Gum Yong Eom, "A Study on MOS Characteristics of 2'nd Silicidation Process", 전기전자재료학회, Vol. 6, No. 9, p. 195-196, July 2005.
- [3] Gum Yong Eom, "A Study on the Electrical Characteristics of N_2O gate oxide 30Å ", JKPS, Vol. 45, No. 4, p. 1000-1003, October 2004.
- [4] Gum Yong Eom, "Improvement of Electrical Properties in Sub- $0.1\mu m$ MOSFET's with a Novel Shallow Trench Isolation tructure", JKPS, Vol. 43, No. 1, p. 102-104, July 2004.