

# 새로운 구조의 스위치형 이중 모드 전압 제어 발진기

류지열\*, 길버트\*\*, 노석호\*\*

삼성 SDI Mobile Display 전략과제개발팀\*, 안동대학교 전자공학과\*\*

## A New Switchable Dual Mode Voltage Controlled Oscillator

Jee-Youl Ryu\*, Gilbert D. Deboma, Seok-Ho Noh\*\*

Samsung SDI Co., Ltd. Busan, Korea\*, Andong National University\*\*

E-mail : [jceyoul.ryu@samsung.com](mailto:jceyoul.ryu@samsung.com)

### 요 약

본 논문에서는 새로운 구조의 스위치형 이중 모드 전압 제어 발진기 (VCO, Voltage Controlled Oscillator)를 제안한다. 이러한 회로는 이중 모드 동작, 즉 2.4 GHz 및 5 GHz에서 아주 효율적이며, 자체 바이어스 조정 회로를 포함한다. 스위칭 동작은 MOS 트랜지스터를 이용하며, 튜닝은 MOS 바랙터를 이용한다. 이는 TSMC 0.18 $\mu$ m CMOS 공정을 이용하여 설계되어 있고, 1.8 V 전원전압에서 동작한다. 전체적인 튜닝 범위는 5 GHz에서 13%, 2.4 GHz에서 8%의 결과를 보였다. 또한 5 GHz에 대해 1 MHz 오프셋에서 약 -102 dBc/Hz의 위상 잡음을, 2.4 GHz에 대해서는 약 -89 dBc/Hz의 위상 잡음을 보였다. 제작된 전압 제어 발진기는 5 GHz 모드에서는 2 mA, 2.4 GHz 모드에서는 2.5 mA의 꼬리 전류 특성을 보였다.

### ABSTRACT

This paper presents a new switchable dual mode VCO (Voltage-Controlled Oscillator). The VCO is efficient in dual mode operation and has self-bias adjustment based on the operation frequencies of 2.4 GHz and 5 GHz. The switching is done using MOS transistors and tuning is done using MOS varactors. It is implemented using TSMC 0.18 $\mu$ m CMOS technology. It is powered by 1.8 V supply. The measured results showed that the overall tuning range is approximately 13% at 5 GHz and 8% at 2.4 GHz. The measured phase noise is approximately -102 dBc/Hz at 1 MHz offset for 5 GHz and -89 dBc/Hz at 600 kHz offset for 2.4 GHz. The VCO showed tail currents of 2 mA in 5 GHz mode and 2.5 mA in 2.4 GHz mode from a 1.8 V supply, respectively.

### 키워드

스위치형 이중 모드 전압 제어 발진기, MOS 바랙터, 위상 잡음

## 1. 서 론

최근 무선통신 시장의 급격한 증가와 이를 사용하는 소비자들의 강렬한 요구와 더불어 무선 근거리 통신망 (WLANs, Wireless Local Area Network)에 대한 수요가 급격히 증가하고 있다[1-4]. 이러한 통신망에서 가장 일반적으로 사용되고 대역으로 2.4-2.5 GHz ISM 대역과 IEEE 802.11a/g 통신 표준화와 관련된 5.15 GHz와 5.85 GHz 사이의 몇몇 주파수 대역을 들 수 있다. 이러한 표준화를 겨냥하여 두 주파수 모두에서 동작이 가능한 저잡음 및 저전력 무선 근거리 통신망에 대한 연구가 활발히 진행중이다 [1-10]. 특히 이러한 응용을 가능케 할 스위치형 전압제어발진기 (VCO, Voltage-Controlled Oscillator)에 대한 연구에 관심이 집중되고 있다. 이중 모드 동작을 위해 LC

발진기 및 미세 튜닝 기법을 이용한 연구결과가 발표되었으나 그 튜닝범위가 한정적이고, 위상잡음이 비교적 큰 단점이 있다 [1]. 또한, 2.5/5 GHz 이중대역 CMOS VCO에 대한 연구결과가 발표되어 우수한 튜닝범위와 위상잡음 특성을 보였으나 칩 전체면적과 소비전력이 비교적 큰 단점이 있다 [2].

본 논문에서는 새로운 구조의 스위치형 이중 모드 전압 제어 발진기를 제안한다. 이러한 발진기는 2.4 GHz 및 5 GHz의 이중 대역에서 동작이 가능하며, 자체 바이어스 조정 회로를 포함하고 있기 때문에 이중 모드 전환이 쉽고 바이어스 전류 공급이 상당히 안정적인 장점이 있다. 그리고 MOS 트랜지스터를 이용하여 스위칭 동작이 가능하도록 구성하였고, 튜닝은 MOS 바랙터를 이용하였다.

## II. 회로 분석

### 2.1. 블록 다이어그램

그림 1은 본 논문에서 제안하는 이중 모드 전압 제어 발진기가 사용된 이중 대역 직접 변환 /저주파 (direct conversion/low IF) 수신기 구성도를 나타낸 것으로, 2.4 GHz와 5.2 GHz의 두 주파수 대역을 사용할 수 있도록 구성되어 있다.

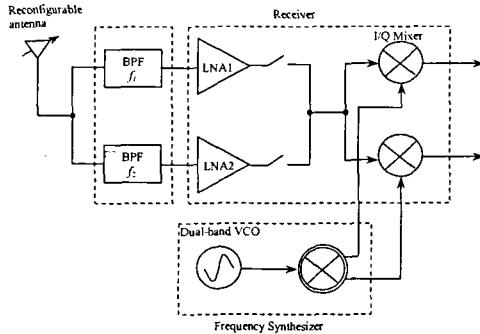


그림 1. 이중대역 수신기 블록 다이어그램  
Figure 1. Block diagram of a dual band receiver.

### 2.2. 설계 및 레이아웃

그림 2는 이중 모드 전압 제어 발진기를 나타낸 것으로, 스위치형 공진기 (switched resonator) 구조를 가진 2.4/ 5.2 GHz 이중 대역 CMOS LC 튜닝 회로를 포함하고 있다. 본 논문에서 제안하는 발진기의 특징은 2.4 GHz와 5.2 GHz를 스위칭하기 위해 스위치형 공진기를 사용한 점이다. 스위치형 공진기는 spiral 인덕터 ( $L_1$  또는  $L_2$ ), 트랜지스터와 전류원으로 구성된 능동형 인덕터부 ( $M_{1a}$ ,  $M_{2a}$  와  $I_{s1}$  또는  $M_{1b}$ ,  $M_{2b}$  와  $I_{s2}$ ), 능동형 인덕터와 평행하게 연결되어 있는 스위칭 트랜지스터 ( $M_3$  또는  $M_3$ )로 구성되어 있다 [11]. 특히 전체 칩 면적을 줄이기 위해 수동형 인덕터 대신 능동형 인덕터부를 사용하였다. 이러한 회로 구성은 자체 바이어스 조정 회로를 포함하고 있어서 이중 모드 동작, 즉 2.4 GHz 및 5.2 GHz에서 아주 효율적이며, 튜닝은 MOS 바랙터를 이용한다. 이러한 발진기는 TSMC 0.18 $\mu$ m mixed signal/RF CMOS 공정을 이용하여 설계되어 있고, 1.8 V 전원전압에서 동작한다. 꼬리 전류 공급용 트랜지스터 ( $M_3$ )로 인해 발생하는 위상 잡음 (phase noise)을 줄이기 위해 대역 저지 필터링 (notch filter) 기술도 적용하였다[12]. 공진기에서 튜닝 주파수를 2.4 GHz로 낮추기 위해  $L$  (인덕터) 값을 고정시키고  $C$  (커패시터) 값을 증가시킬 경우 낮은 주파수 영역에서 소비전력이 증가한다. 또한  $C$  값을 고정시키고  $L$  값을 증가시킬 경우 낮은 주파수 영역에서 위상잡음이 증가한다 [13]. 그러나 본 논문에서 제안한 발진기 구조는  $L$ 과  $C$ 가 동시에 변화되므로 두 주파수 대역에서 적은 위상잡음과 적은 소비전력 특성을 보인다. 이러한 상황에서 전압  $V_1$ 과 능동형 인덕터부의 인덕턴스를 변화시켜 두 주

파수 대역을 생성한다.

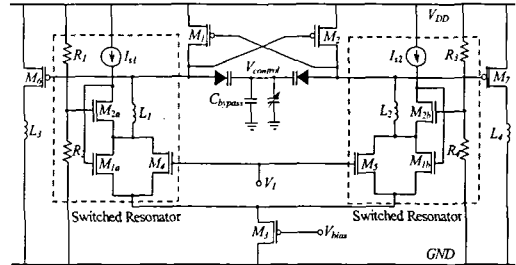


그림 2. 스위치형 이중모드 전압제어발진기 회로도  
Figure 2. Schematic of switchable dual mode VCO.

그림 3은 스위치형 이중모드 전압 제어 발진기에 대한 레이아웃을 나타낸 것이다. 레이아웃은 Cadence Virtuoso 레이아웃 편집기를 이용하였다. 4개의 인덕터(그림 3에서는 한 개의 인덕터는 포함시키지 않았음)가 대부분의 면적을 차지하며, 이들은 3 $\mu$ m의 두께를 가진 최상위(top) 금속으로 레이아웃되어 있다. 입출력 패드는 프로브 스테이션을 이용하여 웨이퍼 상에서 측정할 수 있도록 GSG (Ground-Signal-Ground) 구조로 레이아웃 되어 있다.

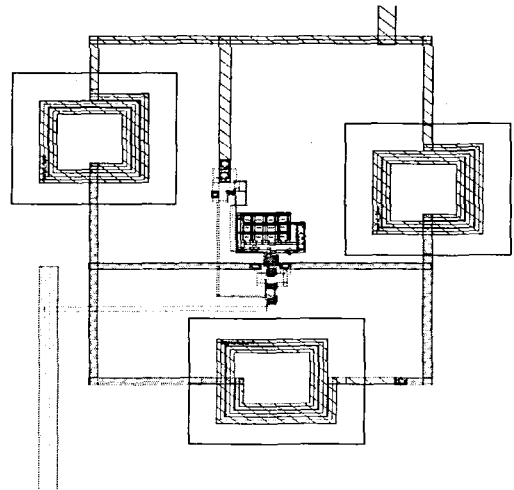


그림 3. 스위치형 이중모드 전압제어발진기 레이아웃  
Figure 3. Layout of switchable dual mode VCO.

## III. 측정 결과

### 3.1. 위상 잡음 (Phase Noise)

그림 4는 5 GHz 및 2.4 GHz에서의 위상잡음 특성을 나타낸 것이다. 1 MHz 오프셋에서 2.4 GHz에 대해 약 -89 dBc/Hz, 5 GHz에 대해 약 -102 dBc/Hz의 위상 잡음 특성을 보였다. 본 논문에서 제안한 전압 제어 발진기의 위상 잡음이 발표된 연구결과 [1-4]에 비해 비교적 큰 이유는 LC 공진기의 구조

가 잡음이 적은 기존의 수동형 인덕터를 사용하지 않고 잡음이 비교적 큰 능동형 인덕터를 사용하였기 때문이다. 그러나 본 연구에서 제안한 능동형 인덕터는 수동형 인덕터에 비해 칩면적이 훨씬 작고 소비전력이 작은 장점이 있다.

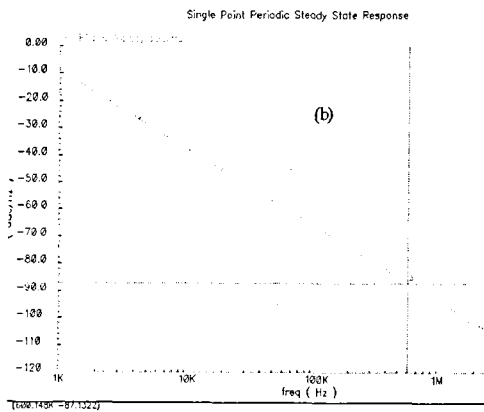
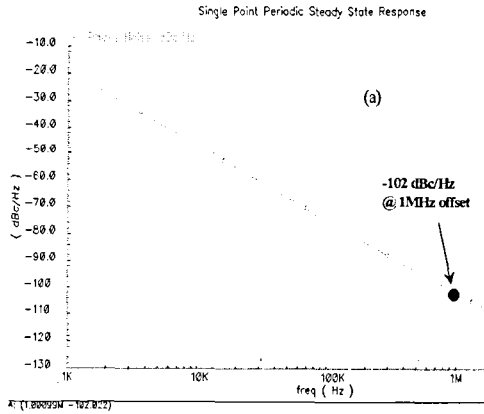


그림 4. 위상잡음; (a) 5 GHz (b) 2.4 GHz  
Figure 4. Phase noise; (a) 5 GHz (b) 2.4 GHz.

### 3.2. 튜닝 특성 (Tuning Characteristic)

그림 5는 5 GHz 및 2.4 GHz에서 주파수에 따른 튜닝특성을 나타낸 것이다. 이러한 튜닝 특성은 발진기의 선형성과도 밀접한 관련이 있어, 선형성이 우수한 발진기일수록 광대역 튜닝범위를 가진다. 주파수 증가에 따라 선형적으로 증가 하는 튜닝 전압 특성을 보일수록 그 튜닝주파수 범위내의 신호는 진폭왜곡이 적다. 본 논문에서 제안한 발진기는 전체 튜닝 범위에 대해 2.4 GHz에서 8%와 5 GHz에서 13%의 측정 결과를 보였다.

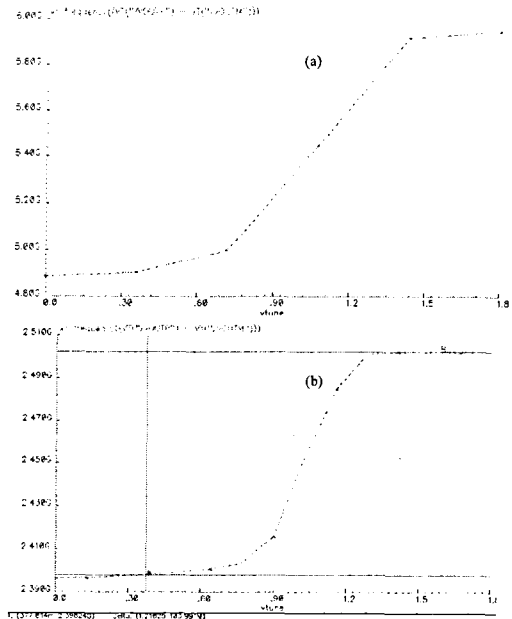
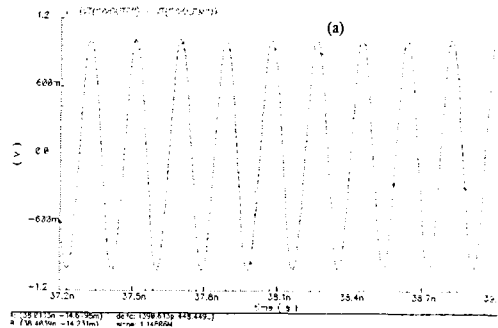


그림 5. 튜닝특성; (a) 5 GHz (b) 2.4 GHz  
Figure 5. Tuning characteristic; (a) 5 GHz (b) 2.4 GHz

### 3.3. 과도 응답 (Transient Response)

그림 6은 5 GHz 및 2.4 GHz에서의 과도 응답 특성을 나타낸 것으로 위상 잡음과 밀접한 관계가 있다. 그림 6에서 알 수 있듯이 제안된 발진기는 5 GHz 및 2.4 GHz에서 왜곡이 거의 없는 우수한 사인 파형을 제공하였다.



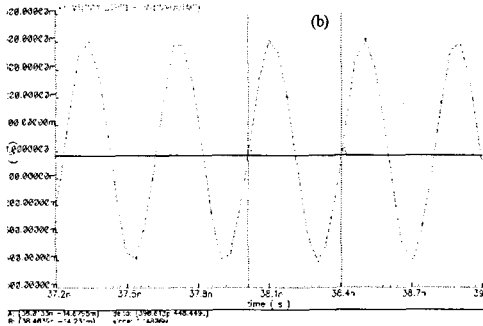


그림 6. 과도 응답; (a) 5 GHz (b) 2.4 GHz  
Figure 6. Transient response; (a) 5 GHz (b) 2.4 GHz

표 1은 지금까지의 연구에서 발표된 전압 제어 발진기의 성능을 비교한 것이다. 표에서도 알 수 있듯이 본 논문에서 제안한 전압 제어 발진기의 성능은 위상 잡음이 다른 연구결과에 비해 비교적 크지만, 이중 모드라는 점과 소비전력과 칩 면적 면에서 우수한 특성을 보였다.

표 1. 전압 제어 발진기 성능비교  
Table 1. Performance comparison of VCOs.

설계	중심 주파수 (GHz)	위상잡음 (dBc/Hz) @1MHz	튜닝범위 (GHz)	소비전력 (mA)	칩면적 (mm <sup>2</sup> )
문헌 [1]	5.0	-113.5	4.25-5.70	2.0 @1.8V	-
문헌 [2]	2.5	-126.0	2.35-3.10	2.7 @2.0V	1.120×0.825
	5.0	-116.5	4.70-6.20	2.3 @2.0V	
문헌 [3]	5.8	-115.0	5.65-5.89	1.1 @2.5V	0.951×0.515 (pad frame)
문헌 [4]	5.8	-110.0	5.60-5.85	2.0 @2.5V	-
This work	2.5	-88.00	2.40-2.50	2.5 @1.8V	0.550×0.550
	5.0	-101.0	4.90-5.90	2.0 @1.8V	

#### IV. 결 론

본 논문에서는 새로운 구조의 저전력 스위칭형 2.4/5 GHz 전압 제어 발진기를 제안하였다. 이는 TSMC 0.18μm CMOS 공정을 이용하여 설계 및 제작되었고, 1.8 V 공급 전원에서 동작한다. 스위칭 동작은 MOS 트랜지스터를 이용하였고, 튜닝은 MOS 바랙터를 이용하였다. 또한 MOS 트랜지스터로 구성된 능동형 인덕터를 사용하여 칩 면적을 줄였다.

#### 참고문헌

[1] S.-L. Song et al., "Design of fully-integrated 5GHz differentially tuned CMOS LC VCO," *6th Int. Conf. on Advanced Communication Technology*, Vol. 2, pp. 603-606, 2004.  
[2] A. Fard, T. Johnson, and D. Aberg, "Design of a Dual-Band 5/2.5 GHz CMOS VCO for 802.11 a/b/g WLAN Radios," *Swedish System-on-Chip Conference*, April 2004.

[3] S.-M. Wu, R.-Y. Liu, W.-L. Chen, "A 5.8-GHz High Efficient, Low Power, Low Phase Noise CMOS VCO for IEEE 802.11a," *The 3rd IEEE International Workshop on System-on-Chip for Real-Time Applications (IWSOC'03)*, p. 94-97, June-July 2003.  
[4] J. Bhattacharjee et al., "A 5.8 GHz fully integrated low power low phase noise CMOS LC VCO for WLAN applications," *Proc. of IEEE Microwave Symposium Digest*, pp. 585-588, 2002.  
[5] D. Ham and A. Hajimiri, "Concepts and Methods in Optimization of Integrated LC VCO's," *IEEE J. Solid-State Circuits*, Vol. 36, pp 896-909, June 2001.  
[6] P. Andreani and S. Mattison, "On the use of MOS Varactors in RF VCO's," *IEEE Journal of Solid-State Circuits*, Vol. 35, pp. 905-910, June 1992.  
[7] K. T. Christensen, "Design and Optimization of the CMOS switched for Switched Tuning of LC Resonators," *IEEE International Symposium on Circuits and Systems*, pp. 770-773, 2001.  
[8] S.-Mo Yim and K.O. Kenneth, "Demonstration of a Switched Resonator Concept in a Dual-Band Monolithic CMOS LC-Tuned VCO," *IEEE Custom Integrated Circuits Conference*, pp. 205-208, 2001.  
[9] F. Herzel, H. Erzgraber, and N. Ilkov, "A new approach to fully integrated CMOS LC oscillator with a very large tuning range," *Proceedings Custom Integrated Circuits Conference*, pp. 573-576, May 2000.  
[10] A. Hajimiri and T. H. Lee, "Phase Noise in CMOS Differential LC Oscillators," *Proceedings VLSI Circuits*, June 1998.  
[11] C. P. Yue, S. S. Wong, "On-Chip Spiral Inductors with Patterned Ground Shields for Si-Based RF IC's," *IEEE J Solid-State Circuits*, Vol 33, No.5, pp.743-752, May 1998.  
[12] E. Hegazi, H. Sjoland, and A. A. Abidi, "A filtering technique to lower oscillator phase noise", *IEEE J. Solid-State Circuits*, Vol.36, pp. 1921-1929, December 2001.  
[13] A. Hajimiri and T.H. Lee, *The Design of Low Noise Oscillator*, Norwell, MA: Academic Publishers, 1999.