

# 미세접촉프린팅 공정을 이용한 유연성 유기박막소자(OTFT) 설계 및 제작

조정대\*, 김광영, 이응숙, 최병오(한국기계연구원), Masayoshi Esashi(Tohoku University)

Design and Fabrication of Flexible OTFTs by using Nanocantact Printing Process

Jeongdai Jo, Kwang-Young Kim, Eung-Sug Lee, Byung-Oh Choi(KIMM),  
and Masayoshi Esashi(Tohoku University)

## ABSTRACT

In general, organic TFTs are comprised of four components: gate electrode, gate dielectric, organic active semiconductor layer, and source and drain contacts. The TFT current, in turn, is typically determined by channel length and width, carrier field effect mobility, gate dielectric thickness and permittivity, contact resistance, and biasing conditions. More recently, a number of techniques and processes have been introduced to the fabrication of OTFT circuits and displays that aim specifically at reduced fabrication cost. These include microcontact printing for the patterning of metals and dielectrics, the use of photochemically patterned insulating and conducting films, and inkjet printing for the selective deposition of contacts and interconnect pattern. In the fabrication of organic TFTs, microcontact printing has been used to pattern gate electrodes, gate dielectrics, and source and drain contacts with sufficient yield to allow the fabrication of transistors. We were fabricated a pentacene OTFTs on flexible PEN film. Au/Cr was used for the gate electrode, parylene-c was deposited as the gate dielectric, and Au/Cr was chosen for the source and drain contacts; were all deposited by ion-beam sputtering and patterned by microcontact printing and lift-off process. Prior to the deposition of the organic active layer, the gate dielectric surface was treated with octadecyltrichlorosilane(OTS) from the vapor phase. To complete the device, pentacene was deposited by thermal evaporation and patterned using a parylene-c layer. The device was shown that the carrier field effect mobility, the threshold voltage, the subthreshold slope, and the on/off current ratio were improved.

**Key Words:** 미세접촉프린팅(microcontact printing, uCP), 리프트 오프 공정(lift-off process), 유기박막소자(organic thin film transistor, OTFT), 유기절연체(organic dielectric), 유기반도체(organic semiconductor), 유연성표시장치(Flexible display)

## 1. 서론

지난 10 여 년간 전세계적으로 반도체 특성을 띠는 유기물의 개발 및 이를 이용한 전자소자 응용에 관한 연구가 이루어져 왔다. 유기물 반도체는 상온 및 대기중에서 간편한 방법에 의한 소자제작이 가능하며, 소자의 대면적화 및 유연성 등의 구현이 가능한 장점을 가지고 있다. 또한, 고휘도, 저전압구동, 자기발광, 경량박형, 그리고 광시야각의 장점을 가진 유기물을 이용한 정보표시소자는 차세대 평판 디스플레이 장치의 하나로써 최근 연구가 활발히 진행되고 있다.[1] 제작 공정이 간단하고 비

용이 저렴하며 충격에 의해 깨지지 않고 구부러거나 접을 수 있는 전자회로기판이 미래의 산업에 필수적인 요소가 될 것으로 예상되고 있으며, 이러한 요구를 충족시킬 수 있는 유기박막소자(organic thin film transistor, OTFT)의 개발은 아주 중요한 연구 분야로 대두되고 있다.[2] 현재, OTFT 는 능동형 유기 EL 의 구동소자, 스마트 카드(smart card)와 목록태그(inventory tag)용 플라스틱 칩에 높은 활용도가 예상되므로 세계 유수 기업체, 연구소 및 대학 등에서 연구되고 있다.[3] OTFT 는 유기반도체의 특성상 전하이동도가 낮아 빠른 속도를 필요로 하는 소자에 는 쓸 수 없지만 넓은 면적 위에 소자를 제작할 필

요가 있을 때나 낮은 공정 온도를 필요로 하는 경우, 또한 구부림이 가능해야 하는 경우, 특히 저가 공정이 필요한 경우 유용하게 쓸 수 있다. OTFT를 제작하는 방법에 있어서도 잉크젯 프린팅(inkjet printing)방법, 스크린 프린팅(screen printing)방법과 미세접촉프린팅(micro contact printing)등 새로운 방법들이 활용되고 있다.[4][5]

본 연구는 유기발광소자(OLED)의 스위칭 소자로 사용하기 위한 유연성 OTFT 어레이를 미세접촉프린팅(microcontact printing)공정과 저온공정에서 설계 및 제작하였다. OTFT 어레이를 SAM(self-assembled monolayer)과 PDMS 스탬프를 이용한 미세접촉프린팅 공정으로 제작함으로써 누설 전류에 의한 소자의 성능의 저하 방지 및 열화를 감소시켰다. 그러나 기존의 무기물 반도체에 비해 낮은 열적 안정성, 낮은 전하 이동도와 느린 응답속도 등의 단점을 가지고 있어 모든 반도체산업에 적용되기에는 극복해야 할 문제점들이 남아있는 실정이다.

## 2. 유연성 OTFT 설계

본 연구는 저온 공정으로 제작가능하고, 유기발광소자(OLED)의 스위칭 소자로 사용하기 위한 OTFT 어레이 설계 및 제작에 관한 것이다.

에칭(etching) 마스크로 사용되는 SAM(self-assembled monolayer)이 선택적 도포된 탄성중합체 스탬프(PDMS stamp)를 마스크로 사용하는 미세접촉프린팅 공정으로 OTFT의 게이트(gate), 소스(source)와 드레인(drain) 전극 패턴을 제작하였다. 미세접촉프린팅 공정을 사용함으로써 고해상도 및 대면적의 OTFT 어레이를 제작할 수 있었으며, 또한 유기 박막의 증착이 낮은 온도의 공정에서도 가능하였기 때문에 유연한 기판((flexible substrate)에도 적합하였다. OTFT 어레이의 제작 방법은 두께가 200 $\mu$ m 이고, T<sub>g</sub> 가 150 $^{\circ}$ C의 단면 표면처리가 된 PEN(Polyethylenaphthalate)플라스틱기판 위에 챔버 내부 온도가 100 $^{\circ}$ C이하인 E-beam 증착기(deposition device)를 사용하여 접합층(adhesion layer)로 Cr을 10nm 증착하였고, 에칭층(etching layer)으로 Au 박막을 100nm 증착하였으며, 포지티브 레지스트(positive photoresist)를 사용한 리프트 오프(lift-off) 공정으로 전도성 게이트전극(gate electrode)을 형성하였다. 제작된 게이트 전극 위에 유전율이 큰 Parylene-C를 전용 증착장비를 사용하여 50 $^{\circ}$ C에서 증착하여 유기절연막(organic dielectric)을 형성하였고, 패터닝된 유기절연막은 O<sub>2</sub> 플라즈마(plasma)로 선택적 에칭하였다. Parylene-C 유기절연막 위에 200 $\mu$ m 간격을 이격시켜 소오스 및 드레인 금속전극을 미세접촉프린팅 공정으로 패터닝하고, 리프트 오프로 제작하였다. 소오스 및 드레인 금속전극은 접합층(adhesion layer)로 Cr을 10nm 증착하였고, 에칭층(etching layer)으로 Au 박막을 100nm 증착하였다. 접촉

(contact) 전극 위에 유기 활성 반도체층(organic active semiconductor)인 Pentacene 100nm를 E-beam 증착기로 증착하였다. Pentacene 유기반도체 위에 Parylene-N을 약 1 $\mu$ m 증착하여 보호막을 형성하였다. 그리고 Pentacene 마스크를 사용하여 패터닝을 하였으며, O<sub>2</sub> plasma를 사용하여 필요 없는 부분을 깎아내는 방법으로 유기반도체를 제작하였다. 분자의 밀집도(close packing) 향상과 접촉저항 감소를 위하여 소스 및 드레인 전극 패터닝 후, 펜타센 증착에 앞서 자기조립체(self-assembled monolayer)인 OTS(octadecyltrichlorosilane) 유기물 결합 작용제를 코팅하였다. Fig. 1에 유연성 OTFT 제작공정을 나타내었으며, Fig. 2는 설계된 2.5" 마스크이다.

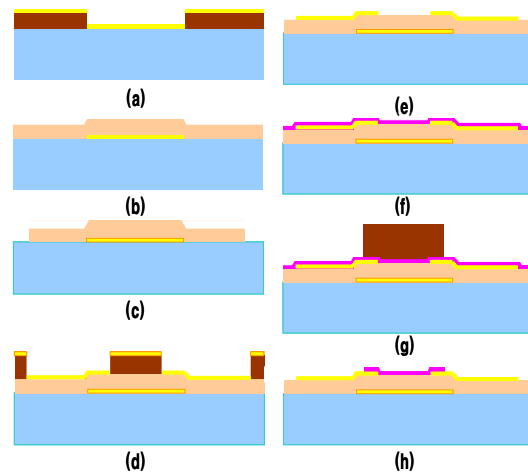


Fig. 1 Process diagram of OTFTs fabrication: (a) deposited gate(Au/Cr) electrode(mask1), (b) deposited parylene-c, (c)O<sub>2</sub> plasma etched parylene-c dielectric(masks2), (d)deposited source/drain(Au/Cr) electrode(mask3), (e)lift-off process, (f)deposited pentacene (g)patterned organic semiconductor(mask4), and (h)O<sub>2</sub> plasma etched pentacene

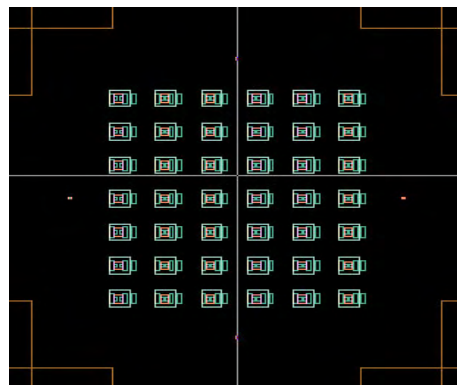


Fig. 2 Geometry of OTFT designed pattern mask(2.5")

### 3. 실험결과 및 고찰

본 연구에서는 상온 또는 100℃이하에서 형성된 절연막층, 전극층 및 유기활성반도체층으로 OTFT 어레이를 제작하였다. 저비용 및 대면적 OTFT 어레이의 제작이 가능하였으며, 또한 낮은 온도의 공정으로 기판 및 패턴크기의 변형이 없는 OTFT를 Fig. 3 과 같이 제작할 수 있었다. 유기절연막의 두께가 증가할수록 표면 거칠기가 증가하였으며, 거친 채널/유전체 계면은 채널 이동도에 부정적인 영향을 미쳤다. OTS를 처리한 OTFT의 경우 자기조립체를 처리하지 않은 OTFT보다 드레인 전류는 향상된 성능을 보였다. 향상된 원인은 펜타센 막의 분자구조의 증가와 펜타센과 OTS 분자 사이의 강한 결합력 때문에 친수성 표면이 소수성으로 변화되고, 소수성 펜타센 분자와의 상호 작용이 증가한 결과였다. 전도성 전극층, 절연체층, 유기반도체층을 저온 공정이 가능한 전용 장비를 사용하였으며, 플라스틱 기판의 온도에 의한 수축(shrink)과 팽창(extension)에 의한 변형율(CTE)을 최소화할 수 있었으며, 패턴링 공정에 보다 좋은 정렬(alignment)이 가능하였다. 또한, 기판의 변형(deform)이 발생하지 않으므로 광학적 특성(optical property) 저하를 방지할 수 있었다. Parylene-C를 게이트 절연체로 사용하여 문턱 전압(threshold voltage)을 감소시켰다. OTFT 어레이를 SAM과 PDMS 스탬프를 이용한 미세접촉프린팅 공정으로 제작함으로써 누설 전류에 의한 소자의 성능의 저하 방지 및 열화를 감소시켰으며, OTFT의 미세 패턴 제작이 가능하였다.

### 4. 결론

유연성 OTFT 어레이를 미세접촉프린팅공정과 저온공정으로 제작함으로써, 자기조립체에 의한 분자의 밀집도 증가, 전계 이동도가 개선, 접촉 저항을 감소, 큰 유전체를 사용에 따른 문턱 전압을 감소의 성능 향상이 가능하게 되었다. OTFT 성능 개선 및 상용화를 위한 설계는 고내열성, 고평탄도 및 고광투과도기술, 대면적 기판설계의 연구와 소스/드레인, 게이트전극, 절연체, 유기반도체층, 플라스틱 기판등에 대한 새로운 재료의 개발이 필요하며, On/Off 점멸비, 이동도(mobility) 등의 특성을 고려한 제작방법이 요구된다. 향후, OTFT는 기판, 유기반도체층, 절연층, 그리고 전극 등의 모든 물질을 유기물로 제작하기 위한 공정 및 설계 방법을 모색하고 있다.



(a)



(b)



(c)

Fig. 3 Results of OTFT fabrication: (a) patterned dielectric and gate electrode on PEN substrate, (b) patterned source/drain electrode as the dielectric (c) deposited organic semiconductor

### 참고문헌

1. H.J. Lee et al, Polymer Science and Technology, Vol. 14, No. 6, pp. 717-725, 2003.
2. J.A. Rogers et al, PNAS Vol. 101, No. 2, pp. 429-433, 2004
3. J.A. Rogers et al, IEEE Electron Devices, Letters, 21, 100(2000)
4. M. Leufgen et al, Appl. Phys. Lett., 84, 1582(2004)
5. A.P. Kam et al, Microelectronic Engineering, Vol. 73-74, pp809-813, 2004