

고분자 기판위에 Poly-Si TFT 제작시 Mis-align방지를 위한 연구

강 수 희, 황 정 연, 서 대 식, 김 영 훈, 문 대 규, 한 정 인,
연세 대학교, 한국 전자부품 연구원

A Study on the Mis-align during Fabricated Poly-Si TFT on Polymer substrate

Su Hee Kang, Jung Yeon Hwang, Dae Shik Seo, Young Hun Kim, Dae Kyu Moon, Jung In Han
Yonsei University, Korean Electronic Technology Institute

Abstract

Teijin사의 HT100-B60의 폴리카보네이트(polycarbonate) 100 μ m, I-Component사의 PES(polyethersulfone) 200 μ m, Ferrania사의 PAR(polyacrylate) 100 μ m와 200 μ m를 사용하였다. 열팽창계수의 차이로 인해 공정상 기판의 가열과 냉각시 열응력이 발생하여 기판의 크랙발생의 원인이 된다. 이를 최소화하기 위해 모든 공정이 시작하기 전에 pre-annealing을 통해 plastic 기판의 시간별 공정을 실시하였다. plastic film의 annealing time은 0h, 12h, 24, 40h, 50h, 60h, 70h, 80h으로 시간을 달리하여 오븐 안의 진공상태를 조성하여 실험하였다. Thermal evaporator로 Al을 약 170nm 증착하였으며 (주)동진 세미캠의 DTFR-1011s DR LCD용 감광액을 Spin Coating Spread(500rpm/6sec), Spin(3000rpm/20sec)으로 coating하였다.

Key Words : Shrinkage, Poly-Si, Polymer substrate, CTE

1. 서 론

최근 들어 액정 디스플레이(LCD)와 유기 EL(OLED)와 같은 flexible 디스플레이 소자에 대한 관심이 커지고 있다. 이러한 flexible 디스플레이를 가능하게 하기 위해서는 폴리머 기판의 사용이 필수적이다. 이러한 폴리머 기판을 사용하게 되면 기계적인 유연성(rolling, bending 등)등의 장점이 외에도 무게도 가벼워지면서 가격도 저렴해지고 휴대도 간편하다는 장점을 가지게

된다. 이러한 고분자 기판을 사용하면, 유리기판보다 두께는 1/4, 무게 1/2 정도 줄일 수 있으며, 외부 충격에도 강하다는 장점을 가진다. 하지만 이러한 plastic 기판을 이용할 경우 기존에 다결정 실리콘을 형성하는데 필요한 온도에 비해 상당히 낮은 150 $^{\circ}$ C 이하에서 공정이 진행되어야 하는 단점이 있다. 공정을 진행하면서 공정온도에 의해 필름의 Shrinkage가 일어난다. 이러한 Shrinkage는 공정을 진행하는데 있어 miss align을 발생하게 된다. miss align을

최소화 하기 위해 plastic 기판의 종류별 온도에 따른 Shrinkage Test를 실시하였다.

따라서 본 연구는 현재 많이 사용하고 있는 plastic 기판의 종류별 열적 특성에 대하여 검토하였다.

2. 실험

2.1 실험장치

본 실험에서 사용된 plastic 기판은 Teijin사의 HT100-B60의 폴리카보네이트(polycarbonate) 100 μ m, I-Component사의 PES(polyethersulfone) 200 μ m, Ferrania사의 PAR(polyacrylate) 100 μ m와 200 μ m를 사용하였다. 열팽창계수의 차이로 인해 공정상 기판의 가열과 냉각시 열응력이 발생하여 기판의 크랙발생의 원인이 된다. 이를 최소화하기 위해 모든 공정이 시작하기 전에 pre-annealing을 통해 plastic 기판의 시간별 공정을 실시하였다. plastic film의 annealing time은 0h, 12h, 24, 40h, 50h, 60h, 70h, 80h으로 시간을 달리하여 오븐안의 진공상태를 조성하여 실험하였다. Thermal evaporator로 Al을 약 170nm 증착하였으며 (주)동진 세미캡의 DTFR-1011s DR LCD용 감광액을 Spin Coating Spread(500rpm/6sec), Spin(3000rpm/20sec)으로 coating하였다. Spin coating한 필름을 90도로 유지하여 15분동안 soft bake를 하였다. 노광기는 Karlsuss MA6/BA6를 사용했으며, 13sec 동안 12mW/Cm²의 power로 약 156mJ/Cm²의 에너지를 가하였다. Developer에 10sec 동안 처리하고 다시 110도/20분동안 hard bake를 하였다. Al Etchant를 이용하여 약 2분동안 etching

하였다. Stripper로 Positive PR을 제거하였다. PES와 PAR은 150도 2시간, PC는 120도 2시간동안 진공오븐에 처리했다. 그런후 다시 Positive PR을 Spin Coating기에서 Spread(500rpm/6sec), Spin(3000rpm/20sec)로 Coating하였다. PR 패턴을 만들기 위해 임의의 키를 지정하였다. 그 키를 중심으로 align, 노광하여 Develop하였다. 기준키를 중심으로 나머지 키들의 줄어드는 정도를 Olympus BH3-MJL 현미경을 이용하여 측정하였다. 사용된 마스크키간의 가로 길이는 3.83Cm, 세로길이는 2.85Cm였다. 평균값으로 환산하여 나타내었다. 시간에 따른 변화율을 나타낸 그래프가 그림 1, 2, 3이다.

마스크키간의 거리 가로 3.83cm
세로 : 2.85 cm

평균치

100만:x ppm=3.83cm:.....cm

현미경 OLYMPUS BH3-MJL

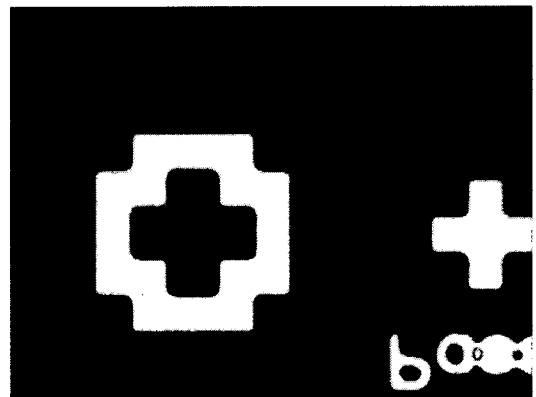


그림 1. PAR 70시간 pre-annealing

그림 1. PAR film not preannealing후

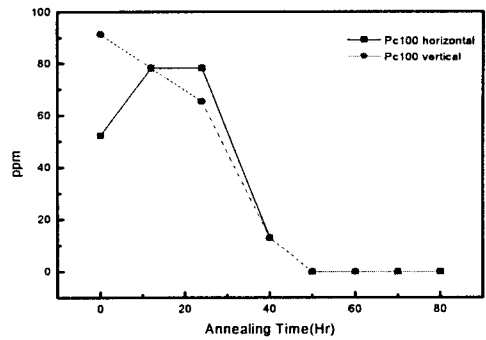
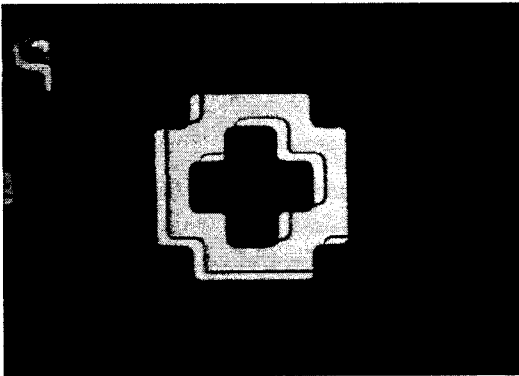


그림 1. PC Film

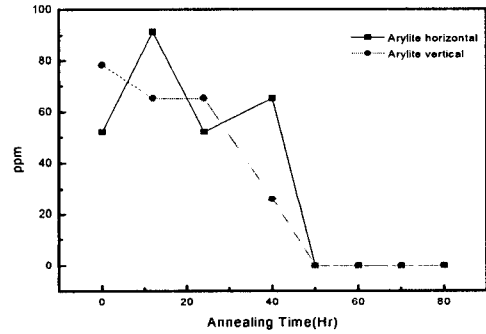
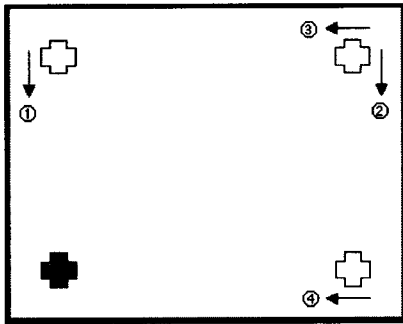


그림 2. PAR Film

3. 결과 및 고찰

그림 1, 2, 3에 플라스틱 기판을 이용하여 필름별 시간에 따른 Shrinkage 변화정도를 나타내었다. 결과 그림에 나타난 것 처럼 annealing을 하지 않은 것과 annealing 시간이 늘어갈수록 점점 수축한 정도의 크기가 줄어드는 것을 알수 있다. 또한 폴리카보네이트 필름과 PAR 필름의 수축 변화는 PES 필름의 수축 변화가 더 작은 것을 알 수 있었다.

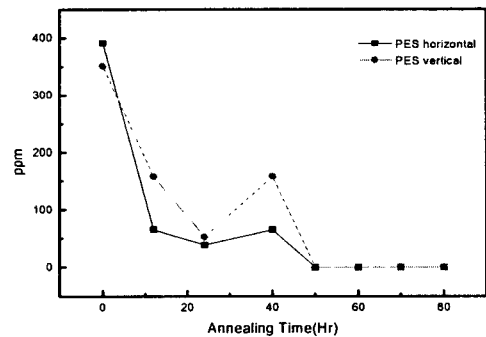


그림 3. PES Film

4. 결 론

본 연구에서는 고분자 필름을 이용하여 패터한 마스크 키를 가지고 고분자 필름상에 TFT소자 공정시 발생하는 공정 오차에 대해 연구하였다. 검토 결과 PC보다 PES와 PAR이 더 좋은 결과를 나타냄을 알수 있었다.

참고 문헌

- [1] Tae-Kyung Kim, Gi-Bum Kim, "A study on the formation of polycrystalline silicon film by lamp-scanning annealing and fabrication of thin film transistors."전자공학회 1999.1.36
- [2] Chang Woo Lee, Min Kyung Ko, "COMPARISON OF THE STRESS BETWEEN RAPID THERMAL ANNEALED AND EXCIMER LASER ANNEALED POLYCRYSTALLINE SILICON THIN FILMS"solid state Vol105 .No12 pp 777-781
- [3] Vikas V. Gupta H, "Numerical analysis of excimer-laser-induced melting and solidification of thin Si films"Appl. Phys. Lett 71(1) July 1997
- [4] Wen-Chang Yeh, and Masakiyo Matsumura, "Numerical calculation of excimer-laser-induced lateral-cystallization of silicon thin-film" Jpn.J.Appl.Phys.Vol. 40
- [5] H. Gleskova and S. Wagner, "Electrical response of amorphous silicon thin-film transistor under mechanical strain" JAP Volume 92 Number 10