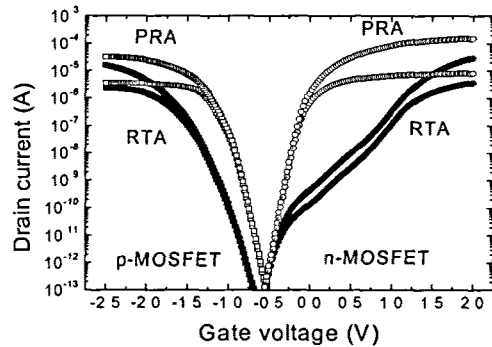


급속 열처리가 초미세 SOI MOSFET 소자의 게이트 산화막 계면 및 동작 특성에 미치는 영향

조원주

광운대학교 전자정보대학 전자재료공학과

반도체 소자의 미세화에 따라서 반도체 소자 제조에 있어서 열처리 공정의 온도와 시간이 점차 줄어들고 있다. 특히, 소자의 크기가 100 nm 영역의 이하에 접어들면서 MOS 트랜지스터 소자의 동작 특성을 제한하는 단채널 효과를 줄이기 위하여 소스 및 드레인 접합 영역의 깊이를 줄이고⁽¹⁾, 또한 채널 방향으로 불순물의 확산을 줄이기 위하여 급속 열처리 공정(RTA)이 불가피하게 되었다. 특히 RTA 공정에서 더욱 발전된 형태의 spike-RTA 공정이나 Flash Lamp anneal 과 같이 순간적으로 시료를 급속 가열 냉각시킴으로써 소자 제작공정의 thermal budget 을 최소한으로 줄이는 방향으로 열처리 공정이 발전하고 있다. 그러나, MOSFET 소자에서는 실리콘과 산화막 간의 커다란 열팽창 계수의 차이 (Silicon: $2.3 \times 10^{-6}/^{\circ}\text{C}$, SiO₂: $0.5 \times 10^{-6}/^{\circ}\text{C}$)에 의하여, 급격한 온도의 변화에 따라서 계면 간에 커다란 스트레스가 발생하게 되고, 결과적으로 Lattice miss-match에 의한 계면준위의 발생을 초래하여서 계면준위를 통한 소자 동작 속도의 저하, 누설전류 및 문턱치 전압의 변화를 일으킨다. 본 실험에서는 열공정 온도의 변화에 매우 민감한 SOI (silicon-on-insulator) 기판을 이용하여 초미세 MOSFET 소자를 제작하여 불순물 활성화를 위한 RTA 공정이 SOI MOSFET 소자의 동작 특성에 미치는 영향을 평가하였고, 급속 열처리 공정에 의한 특성의 열화를 개선하기 위하여 후속 열처리 공정(PRA)을 최적화시켰다. 그리고, 그림과 같이 열처리 공정에 따라서 실리콘 기판과 산화막간의 계면 준위의 발생이 밀접한 관계를 가짐을 발견하였다.



[참고문헌]

1. Won-ju Cho et al., "Plasma doping technology for fabrication of nanoscale metal-oxide-semiconductor devices" J. Vac. Sci. Technol. B 22, 3210 (2004).