

## BGA 및 Flip Chip 패키지의 볼전단 특성에 미치는 시험변수의 영향

### Effect of Test Parameter on Ball Shear Properties for BGA and Flip Chip Packages

구자명, 정승부

성균관대학교 신소재공학과

**ABSTRACT** The ball shear tests for ball grid array (BGA) and flip chip packages were carried out with different displacement rates to find out the optimum condition of the displacement rate for this test. The BGA packages consisted of two different kinds of solder balls (eutectic Sn-37wt.%Pb and Sn-3.5wt.%Ag) and electroplated Au/Ni/Cu substrate, whereas the flip chip package consisted of electroplated Sn-37Pb solder and Cu UBM. The packages were reflowed up to 10 times, or aged at 443 K up to 21 days. The variation of the displacement rate resulted in the variations of the shear properties such as shear force, displacement rate at break, fracture mode and strain rate sensitivity. The increase in the displacement rate led to the increase of the shear force and brittleness of solder joints.

#### 1. 서 론

21세기에 접어든 전자·전기 산업체는, “정보화”와 “유비쿼터스”라는 새로운 패러다임의 도래와 함께, “디지털 컨버전스”라는 새로운 시대적 요구에 대응할 수 있는 고성능 마이크로프로세서와 대용량 저장 매체를 보다 작은 공간에 집적시키려는 노력을 기울이고 있다. 이를 가능하게 하기 위해서는 새로운 시스템 아키텍처 설계 기술 개발과 더불어 설계된 마이크로 칩의 성능을 극대화할 수 있는 전자 패키징 기술 개발이 필수적으로 요구된다. 이러한 전자 패키지의 고성능, 다핀화, 다기능화, 경박단소화와 같은 시대적 요구에 따라, BGA, chip scale package (CSP) 및 플립칩 (flip chip)과 같은 area-array 방식의 패키징 기술에 대한 요구가 점점 커지고 있는 실정이다<sup>1,5)</sup>.

하지만 이러한 패키징 기술은 솔더볼이 전기적 신호 전달 및 칩을 기계적으로 지지하는 기능을 동시에 수행해야 하고, 리플로우 공정 및 사용 중에 야기된 비틀림 (bending), 피로 (fatigue), 열충격 (thermal shock) 등에 끊임없이 노출되어, 결국 과다 생성된 금속간 화합물에 의한 파괴가

문제가 되어 왔다. 이에 따라, 개발된 전자 패키지의 성능 및 수명을 예측하기 위한 다양한 시험이 개발·수행되어 왔다. 일반적으로 전자 부품에 가해지는 응력은 작동 중에 솔더와 기판 사이의 열팽창계수 차이로 인해 야기되는 전단 응력이 대부분을 차지하기 때문에, 볼 전단 시험 (ball shear test)은 시험법의 용이성, 간편함과 함께, 개발 및 제조된 패키지의 이러한 성능 및 신뢰성 평가에 매우 유용할 수 있다. 하지만, 본 시험의 경우 패키지의 솔더볼의 크기, 패드 면적, 피치 간격 등의 다양성으로 인하여 시험법의 표준화가 완전히 되어 있지 않는 실정이다. 이에 따라, 시험 결과의 비교·평가의 어려움, 평가 결과의 신뢰성 저하와 같은 문제들이 제기되고 있다. 최근, Au wire 접합부 평가법을 수정, 보완한 ASTM과 JEDEC 규격이 공개되었으나 전단 속도의 표준화는 아직 이루어지지 않았으며, 많은 연구자들이 이에 대한 실험 및 유한요소해석 결과를 보고하고 있으나, 확실한 표준화는 아직 이루어지지 않고 있다.<sup>1-6)</sup>

따라서 본 연구에서는 BGA와 플립칩 패키지를 multi reflow와 고온방치시험 (high storage test)을 실시한 후, 전단속도 증가에 따른 솔더

접합부의 전단력 (shear force), 연성 (displacement at break), 파괴 모드 (fracture mode), 변형속도민감도 (strain rate sensitivity)의 변화를 연구하였다. 또한, 본 결과와 기존에 발표된 연구 결과를 종합·판단하여 최적 전단속도를 얻고자 하였다.

## 2. 실험 방법

본 실험에서 사용한 솔더볼은 지름 0.5 mm인 Sn-37wt.%와 Sn-3.5wt.%Ag이었고, BGA 기판은 Cu 패드 상에 0.7  $\mu\text{m}$  Au/7  $\mu\text{m}$  Ni을 전해도금한 BT 기판이었다. 또한, 플립칩은 전해도금을 이용하여 제조되었다. 먼저, Si wafer 상에 Ti/Cu를 증착하여 interconnection을 형성시킨 후, Cu와 Sn-37Pb를 전해도금하여 UBM (under bump metallization)과 솔더 범프를 각각 형성시켰다.

BGA 및 플립칩 패키지는 10 회까지 리플로우 하여 리플로우 회수에 따른 미세조직 및 전단 특성 변화를 관찰하였다. 리플로우 공정 중에 예열 온도와 시간은 각각 423 K와 60 초였고, 피크 온도는 498 K (Sn-37Pb)와 528 K (Sn-3.5Ag)이었고, 리플로우 시간은 약 60 초였다.

고온방치시험의 경우, 443 K에서 0, 7, 14, 21 일간 실시하였다.

리플로우 및 고온 방치시험을 마친 후, 시편의 단면을 폴리싱하여, SEM을 이용하여 리플로우 및 등은 시효에 따른 미세조직의 변화를 관찰하였고, 접합 계면에 생성된 화합물은 EPMA를 사용하여 화학 조성을 분석하였다.

Multi 리플로우 및 고온방치시험을 통하여, 솔더 접합부의 미세조직을 변화시킨 후, 전단 속도에 따른 전단 시험은 전단 시험기 (PTR-1000, Rhesca co.)을 통해서 시행하였다. 전단 속도는 0.01에서 1.0 mm/s로 변화시켰으며, probe 높이는 BGA 및 플립칩 시편의 경우 각각 50과 22  $\mu\text{m}$ 로 고정하였다. 전단 시험 중에, shear probe의 이동거리에 따른 전단력은 실시간으로 기록되었으며, 이를 통해서 최대 전단력과 파괴까지의 이동거리를 구하였다. 또한, 전단 속도에 따른 전단강도의 변화를 통해서 변형속도민감도를 구하였다. 또한, 전단 시험 후 파면은 SEM을 통해서 관찰하여, 파괴모드를 관찰하였다.

## 3. 결과 및 결론

본 연구에서는, Sn-37wt.%/Au/Ni/Cu와 Sn-3.5wt.%Ag/Au/Ni/Cu BGA와 Sn-37wt.%/Cu 플립칩 패키지를 리플로우 회수와 443 K 하에서 시효 시간을 달리하여 고온방치시험을 실시한 후, 미세조직 변화를 관찰하였고, 전단속도를 달리하며 전단시험을 실시하여 다음과 같은 결론을 내릴 수 있었다.

1) 1회 리플로우 후, 솔더와 Au/Ni/Cu BGA 기판 사이의 접합 계면에서는  $\text{Ni}_3\text{Sn}_4$  금속간 화합물이 생성되었다. 또한, 시효 시간이 증가함에 따라, Sn-37Pb 접합부에서는 솔더와  $\text{Ni}_3\text{Sn}_4$  금속간 화합물 층 사이에 (Au,Ni) $\text{Sn}_4$  금속간화합물이 생성됨을 관찰할 수 있었다. Sn-37Pb/Cu 플립칩 패키지를 1회 리플로우한 후, 접합 계면에  $\text{Cu}_6\text{Sn}_5$ 와  $\text{Cu}_3\text{Sn}$  금속간 화합물이 생성됨을 관찰할 수 있었다. 리플로우 회수와 시효 시간이 증가함에 따라 금속간 화합물 층의 두께는 증가함을 알 수 있었다. (그림. 1)

2) 전단 속도의 증가는 가공경화 효과로 인하여 전단력을 증가시켰다. 취성 파괴 시에는 전단력 상승효과가 감소하였다. (그림. 2)

3) 리플로우 회수 및 시효시간이 증가함에 따라, 계면에 생성된 금속간 화합물의 두께가 증가하였으며, 이는 솔더 접합부의 취성을 증가시켰다. 또한, 이러한 취성 파괴의 경향은 전단 속도가 증가함에 따라 증가하였다. 특히, 플립칩 패키지의 경우, 1.0 mm/s의 고속으로 전단한 경우 1회 리플로우 시에도 부분적인 취성파괴를 관찰할 수 있었으며, 0.01 mm/s의 저속으로 전단한 경우, 10회 리플로우한 시편의 경우에도 연성 파괴 경향을 나타내었다. (그림. 3) 본 실험 결과와 타 연구자의 연구 결과를 종합해 볼 때, 0.05 ~ 0.2 mm/s 의 전단속도 범위가 최적 전단 속도 범위를 알 수 있었으며, 변형속도민감도 또한 연성/취성 파괴 모드를 분석하는데 매우 유용함을 알 수 있었다.

## 후 기

본 연구는 산업자원부 지방기술혁신사업 (RTI04-03-04) 지원으로 수행되었음.

참고문헌

1. Ja-Myeong Koo, Dea-Up Kim and Seung-Boo Jung: Characterization and Analysis of Shear Test with Testing Conditions on BGA Package, IWC-Korea 2002, 463-469
2. J. W. Kim, J. M. Koo, W. B. Lee, W. C. Moon, J. H. Moon, Y. M. Yeon, C. C. Shur and S. B. Jung : Standardization of the Important Test Parameters in the Solder Ball Shear Test for Evaluation of the Mechanical Joint Strength, International Journal of KWS, 5-1 (2005), 15-28
3. Jong-Woong Kim and Seung-Boo Jung: Materials Science and Engineering A, 397 (2005), 145-152
4. Jong-Woong Kim and Seung-Boo Jung: Materials Science and Engineering A, 371, (2004), 267-276
5. Robert Erich, Richard J. Coyle, George M. Wenger and Anthony Primavera: IEEE/CPMT Int'l Electronics Manufacturing Technology Symposium, (1999), 16-22
6. JESD22-B117, JEDEC Solid State Technology Association (2001)

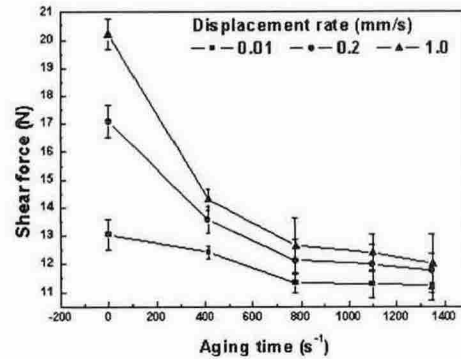


Fig. 2 Shear force variation of Sn-37Pb solder aged at 443 K for different aging times.

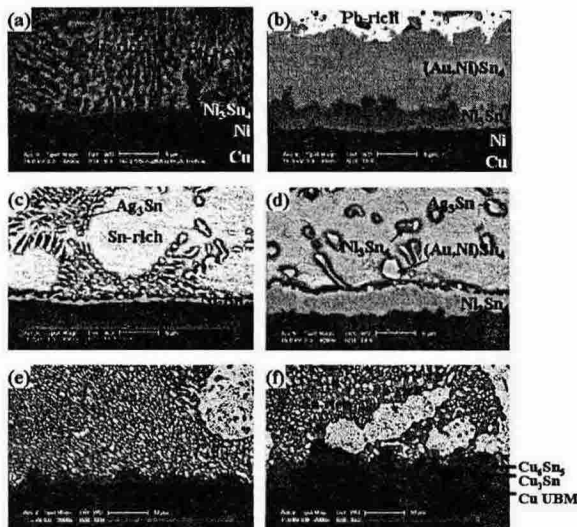


Fig. 1 SEM Micrographs of the interface between the solder and substrate with the number of reflows and aging time: (a,b) Sn-37Pb/Au/Ni/Cu, (c,d) Sn-3.5Ag/Au/Ni/Cu, (e,f) Sn-37Pb/Cu, (a, c, e) as-reflow, (b, d) at 443K for 21 days and (f) 10 reflows.

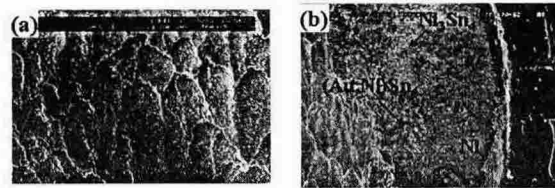


Fig. 3 Fracture surfaces of Sn-37Pb/Au/Ni/Cu BGA solder joints sheared at a displacement rate of 1.0 mm/s after aging at 443 K for (a) 2 days and (b) 21 days.