

ICP-CVD로 증착된 미세결정 실리콘 박막의 특성에 관한 연구

김선재, 박중현, 한상면, 박상근, 한민구
서울대학교 전기 컴퓨터 공학부

A Study on Nanocrystalline Silicon Thin Film Deposited by ICP-CVD

Sun-Jae KIM, Joong-Hyun Park, Sang-Myeon Han, Sang-Geun Park, Min-Koo Han
School of Electrical Engineering and Computer Science, Seoul National University

Abstract - 본 연구에서는 ICP-CVD (inductively coupled plasma chemical vapor deposition)를 이용해 미세결정 실리콘 (nanocrystalline silicon thin film transistor, ns-Si TFT) 초기 성장 단계에 발생하는 비정질의 Incubation layer를 줄이기 위한 실험을 수행하였다. ICP-CVD 를 사용하여 증착한 Si-rich SiN_x Seed layer 상의 미세결정 실리콘의 성장조건을 알아보고 특성을 평가하였다. 미세결정 실리콘 박막은 Raman Spectroscopy를 이용해 분석하였다. 미세결정 실리콘의 초기 성장 단계에 발생하는 비정질 Incubation layer를 줄이기 위하여 Si-rich SiN_x를 Seed layer로 사용하는 것이 효과적임을 확인하였다. 또한 Si-rich SiN_x 위에서 미세결정 실리콘 표면 형태와 Seed 성장 기회의 관계를 알아보았다. 높은 전압의 수소 플라즈마 처리는 Seed 성장 기회를 늘리고, 박막의 결정화도를 높임을 확인하였다. 얇은 Incubation layer를 가지는 35nm 이하 두께의 미세결정 실리콘이 성공적으로 증착되었다. 본 연구 결과는 bottom 게이트 방식 박막 트랜지스터에 증착되는 미세결정 실리콘의 전기적 특성 향상에 유용할 것으로 판단된다.

1. 서 론

최근 디스플레이 구동 소자로 미세결정 실리콘 박막 트랜지스터가 주목 받고 있다. 미세결정 실리콘 박막 트랜지스터는 다결정 실리콘 박막 트랜지스터(polycrystalline silicon thin film transistor, poly-Si TFT)에 비해 상대적으로 공정이 단순하고, 균일도가 우수하다. 또한 비정질 실리콘 박막 트랜지스터(amorphous silicon thin film transistor, a-Si TFT)에 비해 전기적 특성이 우수하고 신뢰성이 높다.

미세결정 실리콘 박막 트랜지스터의 소자 구조는 bottom 게이트 방식과 top 게이트 방식으로 나눌 수 있다. Top 게이트 소자는 전계 이동도가 우수하다. 반면 bottom 게이트 소자는 삼중막 (게이트 절연막, 실리콘, n+ 실리콘) 연속증착이 가능하여 계면 특성이 우수하고, 공정이 단순하다.

Bottom 게이트 소자가 top 게이트 소자와 비교해 우수한 동작 특성을 나타내기 위해서는 소오스 드레인간 활성 영역의 높은 결정화가 필수적이다. 그런데 미세결정 실리콘에서는 초기 증착 과정에서 비정질 상태의 층 (Incubation layer) 이 형성된다. Bottom 게이트 방식의 박막 트랜지스터에서 채널은 활성층의 아랫부분에 형성되기 때문에 Incubation layer는 이동도와 문턱전압을 비롯한 소자의 전기적 특성을 열화시킨다.[1] 그러므로 높은 품질의 미세결정 실리콘을 얻기 위해서는 게이트 절연막 계면에서의 Incubation layer 두께를 제어할 필요가 있다.

미세결정 실리콘을 증착하기 위해 ICP-CVD 를 사용했다. 기존의 PECVD (plasma enhanced chemical vapor deposition) 에 비해 ICP-CVD 는 원격 플라즈마를 사용하므로, 이온 충격 효과 (Ion Bombardment) 를 줄이므로, 고밀도 플라즈마를 발생시킬수 있다는 장점이 있다.[2-3]

본 연구의 목적은 ICP-CVD 를 사용해 증착한 미세 결정 실리콘의 Incubation layer를 줄이고 결정화도를 개선하여, bottom 게이트 방식의 미세결정 실리콘 박막 트랜지스터에 적합한 증착 조건을 확립하는 것이다.[4]

2. 본 론

2.1 실험

Si-rich SiN_x 와 N-rich SiN_x 를 ICP-CVD 를 이용해 4인치 실리콘 웨이퍼 상에 증착한다. 반응 가스는 질소와 수소로 희석된 순수 사일렌 (SiH₄, 99.999%) 가스로, 질소와 수소와 사일렌의 가스비는 40 : 50 : 8 로 동일하다. RF power는 각각 300 W와 100 W 이고, 공정 온도는 각각 300 °C 로 동일하다. 기본 압력은 10 mTorr 이하이고 증착 동안 공정 압력은 40 mTorr 이다.

또한, Si-rich SiN_x 를 서로 다른 압력의 수소 플라즈마에 노출하여 표면 형태를 형성한다.

증착된 SiN_x 상에 미세결정 실리콘을 증착한다. 반응 가스는 헬륨으로 희석된 순수 사일렌 (SiH₄, 99.999%)로 헬륨과 사일렌의 비는 3 : 20 이며, 공정 온도는 350 °C 이다. 기본 압력은 10 mTorr 이하이며 증착 동안 공정 압력은 25mTorr 이다.

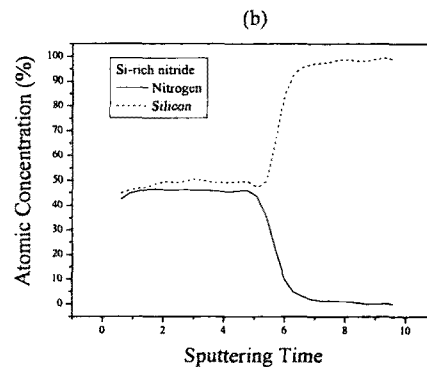
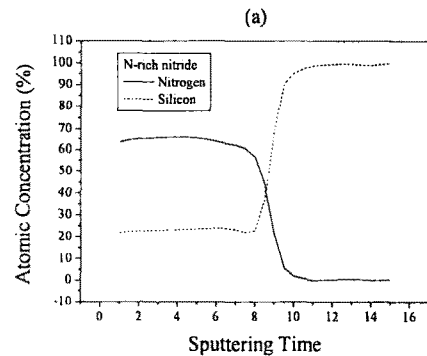
증착된 Seed layer 의 특성은 Auger Electron Spectroscopy (AES) 로 관찰한다. 굴절률은 Ellipsometer로 측정한다. Atomic Force Measurement (AFM) 을 통해 표면 형태를 관찰한다. 증착된 미세결정 실리콘의 결정화도는 Raman Spectroscopy 를 통해 분석한다. 미세결정 실리콘의 결정립과 Incubation layer 는 Transmission Electron Microscopy (TEM) 을 이용하여 관찰한다.

2.2 실험 결과 및 분석

	Gas (sccm)			Power (W)	Temp (°C)	Refractive Index
	N ₂	H ₂	SiH ₄			
#1	40	50	8	300	350	1.706 (N-rich)
#2	40	50	8	100	650	2.792 (Si-rich)

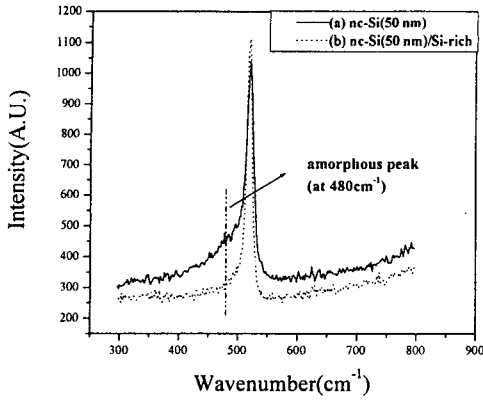
<표 1> 증착한 미세결정 실리콘 샘플들의 제작조건

표1 은 본 실험의 SiN_x 증착 조건과 굴절률이다. RF power를 제외한 증착 조건에는 차이가 없으나 굴절률에 차이가 나타났다. N-N 결합과 Si-H 결합의 결합력 차이로 인해, N₂ 기체의 분해가 SiH₄ 기체보다 더 많은 에너지를 필요로 한다.[5] 그러므로 RF power가 감소함에 따라 SiN_x는 Si-rich 박막이 된다. 상대적으로 RF power가 증가하면, SiN_x는 N-rich 박막에 가까워진다.



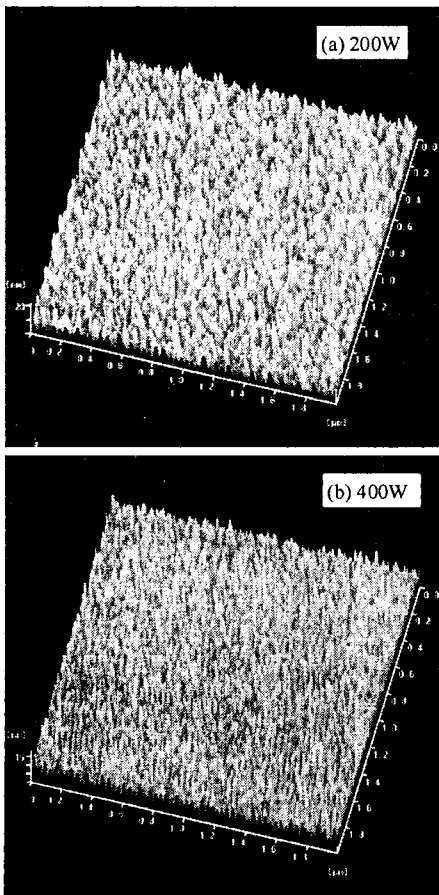
<그림 1> AES depth profile of N-rich and Si-rich SiN_x

그림 1은 300 °C에서 ICP-CVD로 증착한 SiN_x의 AES 분석을 보여준다. AES를 통해 실리콘과 질소 농도 비율을 알아보면, 낮은 RF power 조건에서는 그림 (b) 에서와 같이 Si-rich 박막이 형성되었다. 그림 (b)에서 질소와 실리콘 원자의 비는 1에 가까우므로 Si-rich SiN_x 특성을 보임을 알 수 있다.



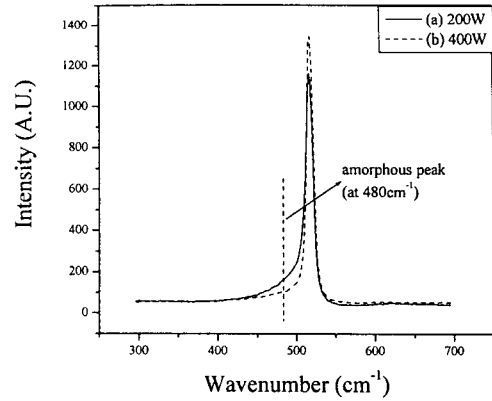
<그림 2> Raman Spectroscopy of nc-Si employing Si-rich SiNx

Raman Spectroscopy 를 통해 분석한 박막 구조를 그림 2에 나타내었다. 비정질 피크는 480 cm^{-1} 에서 결정화 피크는 520 cm^{-1} 에서 발견되었다. 그림 2를 보면 Si-rich SiNx 를 Seed layer 로 사용한 경우가 그렇지 않은 경우보다 낮은 비정질 피크를 가지고 있음을 알 수 있다. 미세결정 실리콘의 결정화도 (Crystal Volume Fraction, $X_c : X_c = I_c / (I_c + I_a)$)를 계산해본 결과, Si-rich SiNx Seed layer 상에 미세결정 실리콘은 69%의 높은 결정화도로 증착되었다.

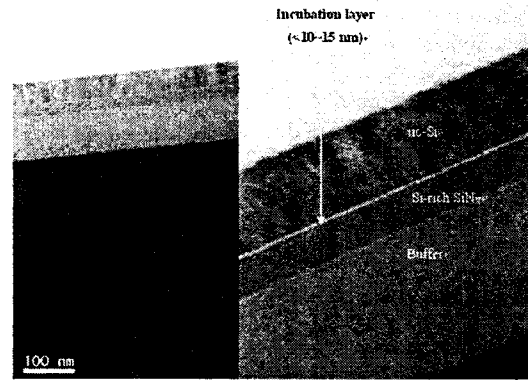


<그림 3> AFM image of Si-rich SiNx exposed different plasma (a) 200W (b) 400W

그림 3을 통해 미세결정 실리콘의 초기 성장에 영향을 주는 표면 상태를 확인할 수 있다. 그림 3은 Seed layer를 Si-rich SiNx로 사용한 상태에서 수소 플라즈마 처리를 한 이후의 AFM 사진을 보여준다. (a)는 200W의 수소 플라즈마에, (b)는 400W의 수소 플라즈마에 노출된 표면 상태이다. 높은 플라즈마 압력 공정은 Seed 성장의 확률을 높인다.[6] 그림 4를 통해 두 미세결정 실리콘의 Raman Spectroscopy를 확인할 수 있다. 높은 플라즈마 압력으로 인한 성장 기회의 증가가 비정질 피크를 낮출 수 있다.



<그림 4> Raman Spectroscopy of nc-Si on the Si-rich SiNx exposed different plasma



<그림 5> TEM image of nc-Si

그림 5는 TEM을 통해 미세결정 실리콘의 결정립 성장을 관찰한 그림이다. Si-rich SiNx Seed layer 상에 증착된 미세결정 실리콘은 15nm 이하의 Incubation layer 를 가진다. 얇은 Incubation layer 가 큰 결정립의 성장을 가능케 함을 알 수 있다.

3. 결 론

ICP-CVD를 사용한 bottom 게이트 방식의 미세결정 실리콘 박막 트랜지스터의 박막 특성을 연구하였다. Incubation layer 두께를 줄이기 위해 ICP-CVD를 사용하여 Si-rich SiNx를 Seed layer로 증착하였다. 그리고 $350\text{ }^{\circ}\text{C}$ 의 공정 온도에서 ICP-CVD를 이용해 미세결정 실리콘을 50nm의 두께로 증착하였다. Si-rich SiNx를 Seed layer로 사용한 미세결정 실리콘은 69% 이상의 높은 결정화도로 증착되었다. Si-rich SiNx Seed layer가 미세결정 실리콘 결정립의 성장에 있어서 Incubation layer를 줄여주는 것을 알 수 있다. 또한 실리콘 표면 형성과 결정 성장기회의 관계를 연구해보았다. 높은 수소 플라즈마에 노출시킨 Si-rich SiNx 박막이 더 높은 결정화도를 나타냄을 Raman Spectroscopy를 사용하여 확인했다. TEM 이미지를 통해, 15nm 이하의 Incubation layer를 가지는 미세결정 실리콘 박막을 관찰할 수 있었다. 본 실험 결과는 ICP-CVD를 사용한 미세결정 실리콘의 Seed layer 특성의 개선을 통해, Incubation layer를 줄일 수 있고, 이는 결정화를 향상시켜, 미세결정 실리콘 박막 트랜지스터 특성을 개선시킬 수 있음을 보여준다.

[참 고 문 헌]

- [1] G. Ambrosone, U. Coscia, S. Lettieri, P. Maddalena and C. Minarini, Materials Science and Engineering B 1 (2004) 2.
- [2] Michio Kondo, Solar Energy Materials and Solar Cells 78 (2003) 543.
- [3] B. Kalache, A.I. Kosarev, R. Vanderhaghen and P. Roca i Cabarrocas, Journal of Non-Crystalline Solids 299-302 (2002) 63.
- [4] Young-Bae Park and Shi-Woo Rhee, Journal of Applied Physics 90 (2001) 217.
- [5] J.W. Lee, K.D. Mackenzie, D. Johnson, J.N. Sasserath, S.J. Pearton and F. Ren, J. Electrochemical Society 147 (2000) 1481.
- [6] M. Kondo, T. Ohe, K. Saito, T. Nisimiya and A. Matsuda, Journal of Non-Crystalline Solids 227-230 (1998) 890.