

LTCC 적층소자를 이용한 2.4GHz 무선랜 대역 LNA의 설계에 관한 연구

오재욱, 김형석, 정태경
중앙대학교 전자전기공학부

A Study on the Design of the Low Noise Amplifier for 2.4GHz wireless LAN using LTCC Passive Components

Jae-wook Oh, Hyeong-seok Kim, Tae-kyung Chung
School of Electronic and Electrical Engineering, Chung-Ang University

Abstract - In this paper, a small size, $7 \times 6 \text{ mm}^2$, Low Noise Amplifier(LNA) using LTCC process was fabricated with multi-layer structure for 2.4GHz wireless LAN. The measured results demonstrate that the bandwidth is 130 MHz, and the operating frequency is from 2.39GHz to 2.52GHz. The power gain is above 7.3 dB in the operating frequency range and the gain flatness is 0.5 dB. The maximum S11 is -4 dB and the maximum S22 is -7.5 dB . The noise figure is less than 1.83 dB. The measured power gain, S11 and S22 were had poorer performance than the simulation results. The reason for this discrepancy is that the input and output matching was not performed exactly. However, the noise figure of the LTCC low noise amplifier is better than simulation result. It is found that it is possible to fabricate a LTCC low noise amplifier in a small size.

1. 서 론

무선통신에서의 수신 단에서 검출된 신호는 낮은 신호레벨과 많은 잡음을 포함하고 있다. 따라서 정확한 신호 검출을 위해서는 수신된 신호의 잡음을 최소화하면서 증폭을 해주는 과정이 필요하다. RF 수신부에서 이러한 역할을 하는 것이 LNA (Low Noise Amplifier)이다. 현재의 무선통신 부품의 연구개발 주제는 초고속 광대역 무선서비스를 위해 사용주파수 대역이 점점 높아지고 있으며, 부품의 부피를 줄이기 위해 다중 구조로 여러 소자를 접착하여 모듈을 구성하는 연구가 활발히 진행되고 있다.[1] 이에 따라 저항, 커패시터, 인더터 등의 수동소자를 다중의 유전체 기판에 구현함으로써 소형화가 가능하고, 대량생산성 및 접착도, 신뢰성이 높은 LTCC(Low Temperature Co-fired Ceramic) 공정을 이용한 다중 유전체 모듈과 이를 이용한 RF 소자에 대한 관심이 증폭되고 있다.[2]

일반적으로 LNA와 같은 수동소자들은 SMD(Surface Mount Device) 타입의 수동소자와 마이크로스트립 기판을 이용하여 만들 어진다. 이 방법은 제작비가 적은 장점이 있는 반면, 제작된 수동소자의 크기가 커지게 되어 결국 제품의 소형화라는 추세에 어긋나게 된다. 다른 제작방법으로는 반도체 공정을 이용한 기술이 있다. 이는 GaAs FET 나 CMOS(Complementary Metal Oxide Semiconductor)와 함께 수동 소자들을 접착하여 구현하는 것으로 제품의 크기는 소형화가 가능하지만, 공정 기간이 길어지고 제작단가가 높아지게 된다.

이에, 본 논문에서는 LTCC(Low Temperature Co-fired Ceramic) 공정을 이용한 수동소자의 적층구조를 적용하여, 2.4GHz 무선랜 대역의 소형화된 LNA를 제안하고자 한다.

2. 본 론

2.1 LNA 설계 시 고려사항

초고주파 소자설계를 할 때, 고려해야 할 특성으로는 안정도, 이득, 주파수범위, 잡음, 입력출력 VSWR이 있다. 높은 주파수에서 사용하는 트랜지스터를 선택할 경우 HBT (Heterojunction Bipolar Transistors)나 HEMT (High Electron Mobility Transistor)같은 빠른 응답속도를 가진 트랜지스터가 주로 사용된다.

LNA를 설계할 때는, 잡음특성이 우선적으로 고려대상이 되지만 어느 정도의 이득을 얻는 것도 중요하다. 따라서 서로 trade-off 관계에 있는 잡음특성과 이득을 고려하여 입력단의 임피던스 매칭 포인트를 잡는 것이 중요하다. 또한 출력 매칭은 최대의 이득을 얻기 위해 Conjugate matching을 만족해야 한다.[3] LNA의 설계 과정을 그림 1에서 flow-chart로 나타내었다.

2.2 마이크로스트립 기판을 이용한 LNA 설계

LTCC공정을 이용한 LNA설계에 앞서 성능 및 크기를 비교하기 위해 마이크로스트립 기판을 이용하여 LNA를 제작하였다. 정확한 비교를 위해, 두 LNA의 transistor, DC bias point, 그리고 input,

output matching point를 같게 하였다. 트랜지스터 특성에 따른 LNA의 DC bias point는 $V_{DS} = 2 \text{ V}$, $I_{DS} = 10 \text{ mA}$ 이다. Rogers corp.의 RT/Druid 6006 기판($\epsilon_r = 6.15$, thickness = 0.64 mm)을 이용하여 LNA를 제작하였다. 그림 2는 마이크로스트립 기판으로 제작한 LNA이며, 측정 결과를 표 1에 나타내었다.

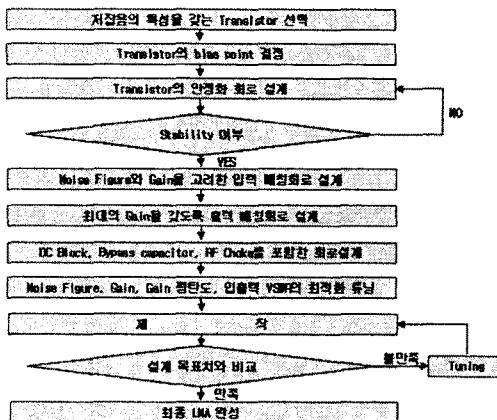


그림 1) LNA 설계 과정

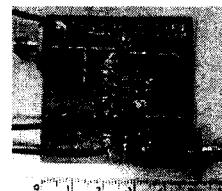


그림 2) 마이크로스트립 기판으로 제작한 LNA

표 1) 마이크로스트립 기판으로 제작한 LNA의 측정 결과

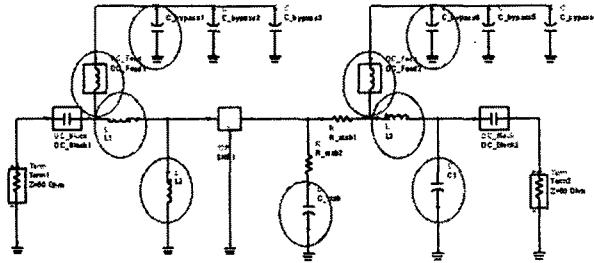
측정 항목	단위	측정 결과
Center Frequency	GHz	2.44
Bandwidth	MHz	110
Operating Frequency	GHz	2.38 ~ 2.49
Gain	dB	10.1 min
Gain Flatness	dB	0.5
S11	dB	-9 max.
S22	dB	-14 max.
NF	dB	1.98 max
Size	mm ²	50 × 50

2.3 LTCC 적층구조 기술을 이용한 LNA 설계

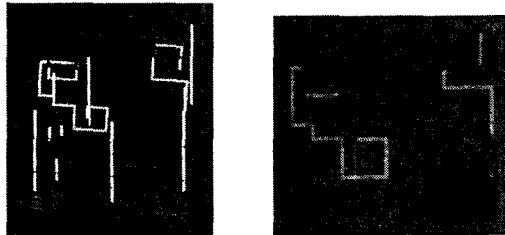
그림 3은 LNA의 간략한 회로도이다. 원으로 표시된 소자는 LTCC 공정을 이용하여 제작할 소자들이다. 이외의 소자들은 커패시터의 값이 큰 C_bypass2, C_bypass3, DC_Block 커패시터와 저항들이다. 커패시터의 값이 큰 소자의 경우 LTCC 공법을 이용하여 제작 시 그 크기가 커지게 되므로 LNA의 소형화를 위해 유전체 기판 위에서 SMD 소자를 이용하여 구현하였다. 저항의 경우 LTCC 공정을 이용하기에는 공정이 까다롭고 구현에 어려움이 있기 때문에 커패시터와 마찬가지로 유전체 기판 위에서 SMD 소자로 구현

하였다.

Sonnet EM Simulator를 이용하여 각각의 L과 C의 값을 개별적으로 설계하였고, 그 후 각각의 소자를 커플링 효과와 크기를 고려하여 집적화 하였으며 집적된 전체 구조를 시뮬레이션을 통하여 성능을 검증하였다. 집적화된 전체 구조를 그림 4에 나타내었다.



〈그림 3〉 LTCC공정을 이용한 LNA의 간략한 회로도



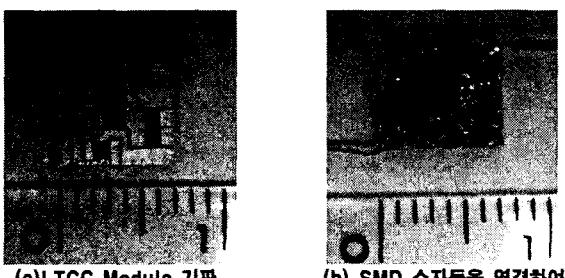
(a) 집적화된 LTCC module (b) 위에서 본 LTCC module
〈그림 4〉 LTCC 공정을 이용하여 제작한 수동소자의 적층형 구조

2.4 제작과 측정

표 2는 LTCC 공정에서 사용된 유전체 sheet와 패턴 프린팅에 사용된 Ag-paste의 특성을 나타내고 있다. 각각의 유전체 sheet에 각 layer에 맞는 via hole을 punching하고, Ag-paste를 이용하여 패턴을 프린팅 한 후, 이를 적층한다. 적층된 유전체 기판을 소결함으로써 유전체 기판을 제작하였다. 그림 5 (a)는 실제 제작된 유전체 기판이며, 그림 5 (b)는 제작된 유전체 기판 위에 SMD 소자를 연결하여 구성한 LNA 모듈이다. 제작된 LNA의 S-parameter 측정값은 그림 6에 나타내었으며 Noise Figure는 그림 7에 나타내었다.

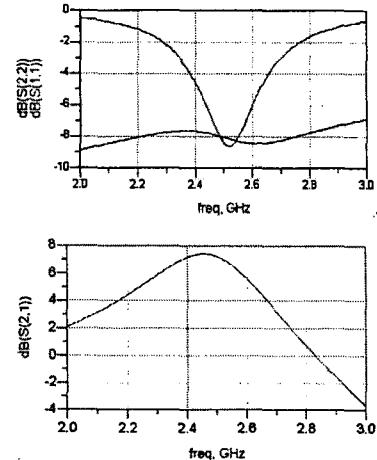
〈표 2〉 LTCC공정에서 사용된 유전체와 Ag-paste 특성

Items	Specification	Thickness
유전체 sheet	$\epsilon_r : 7.5$	50 μm
Ag-Paste	conductivity: 5.5×10^7 [S/m]	10 μm

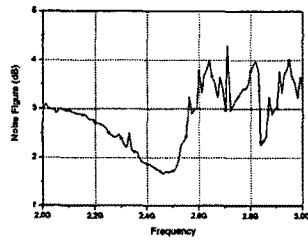


〈그림 5〉 LTCC 공정을 이용하여 제작한 LNA

제작한 LNA의 측정 결과를 표 3에 정리하였다. 이득은 동작주파수 범위 내에서 7.3dB 이상으로 측정되었으며, 이득 평탄도는 0.5dB이다. Noise figure는 1.83dB 이하로 측정 되어 이득과 S11,S22 값이 simulation한 값과 비교 했을 때 나빠졌음을 알 수 있다. 이는 S11, S22의 최소값과 S21의 최대값을 나타내는 주파수가 중심주파수인 2.44 GHz에서 약 0.5GHz 정도 벗어나 있는 것으로 볼 때 입출력단의 임피던스 매칭이 시뮬레이션 결과와 차이가 있음을 알 수 있다. 이러한 원인으로 인해 마이크로 스트립 기판을 사용하여 제작한 LNA에 비해 성능은 다소 떨어지지만, 전체 크기는 50× 50 mm^2 에서 7× 6 mm^2 으로 현저히 작아진 것을 알 수 있다. 따라서, 더 정확한 설계가 이루어 진다면, LTCC공정을 이용한 고성능의 소형화된 LNA 제작이 가능할 것으로 보인다.



〈그림 6〉 S-parameter



〈그림 7〉 Noise Figure

〈표 3〉 LTCC공정을 이용하여 제작한 LNA의 측정결과

측정 항목	단위	측정 결과
Center Frequency	GHz	2.44
Bandwidth	MHz	130
Operating Frequency	GHz	2.39 ~ 2.52
Gain	dB	7.3 min
Gain Flatness	dB	0.5
S11	dB	-4 max.
S22	dB	-7.5 max.
NF	dB	1.83 max
Size	mm^2	7× 6

3. 결 론

본 논문에서는 LNA 회로의 수동소자들을 적층구조에 적용하여 LTCC 공정기술로 설계한 후, 2.4GHz 무선 웨 대역의 LNA를 소형화하여 제작하였다. 트랜지스터는 고주파수에서 용답특성이 우수한 P-HEMT를 사용하였고, LTCC공정에서 사용한 유전체 sheet의 유전율은 7.5이다. 측정 결과 대역폭 130MHz, 7.3dB의 이득, 1.83dB이하의 NF를 나타내었으며, 7× 6 mm^2 의 크기로 제작되었다.

시뮬레이션 결과에 비해서 특성이 저하된 결과가 나왔는데, 이는 LTCC 공정과정에서 발생하는 기판의 틀어짐에 의해 입, 출력 매칭이 정확하게 맞지 않았기 때문에 발생된 것이라고 여겨진다. 그럼에도 불구하고 NF의 특성에 있어서는 만족할 만한 값을 얻을 수 있었다. 또한, 같은 트랜지스터를 사용하고 같은 설계 조건을 적용하여 마이크로스트립 기판을 사용하여 제작한 LNA에 비해 크기가 현저히 작아졌다. 따라서 이번 연구를 통해서 적층구조를 이용한 수동소자의 설계와 LTCC공정을 이용하여 LNA의 소형화의 가능성을 확인할 수 있었다.

[참 고 문 헌]

- P. L. Field, I. C. Hunter, and J. G. Gardiner, "Asymmetric bandpass filter using a ceramic structure", *IEEE Trans. Microwave Guided Wave Lett.*, vol. 2, pp.361-363, Sept. 1992.
- V. A. Chiriac, T. T. LEE, " Thermal Assessment of RF Integrated LTCC Front End End Module(FEM)", 2002 Inter Society Conference on Thermal Phenomena, pp.520-523, 2002.
- Guillermo Gonzalez. "Microwave Transistor Amplifiers Analysis and Design", prentice Hall, 1997