

광학 시뮬레이션을 통한 PDP cell 구조의 최적화

정선욱*, 최혜림*, 강정원*

*단국대학교 전자 컴퓨터 공학부

초록

고정세 PDP에서 방전 cell의 휘도와 효율을 증가시키기 위해서는 cell을 구성하고 있는 layer의 광학 성질과 구조를 고려한 설계가 필요하다. 3-dimensional optical code를 사용한 새로운 접근 방법은 다양한 geometry의 구성, 광학 성질의 적용의 용이함, 정확한 분석 데이터 등의 장점을 활용하여 PDP cell의 구조와 재료 변화에 따른 광 패턴과 조도 (lm/mm^2)를 관찰함으로써 향상된 휘도와 효율 특성을 갖는 cell 구조를 설계할 수 있게 된다. 본 논문은 PDP 상판을 구성하는 ITO, bus electrode, dielectric layer의 구조와 광학특성을 변화 시키고, 현재 양산 모델에 적용중인 다양한 상판 구조를 optical code를 활용하여 연산하여 도출된 결과를 비교하였다.

1. 서론

PDP (Plasma Display Panel)는 micro-plasma를 발생시키는 수많은 화소가 모여 있는 구조의 디스플레이 소자로서, 각 화소가 가지는 구조와 특성의 변화는 PDP의 성능을 좌우한다. 특히 셀 구조의 변화와 설계는 휘도와 광효율 및 구동 특성 향상의 주 요인으로 작용한다. HD (High Definition) digital TV 방송이 시작되면서 기존의 일반적인 468 scan-line에서 768 scan-line 이상의 고해상도 디스플레이가 필요하게 되었다. 해상도의 증가는 같은 크기의 패널에서 cell의 수는 증가하고, cell의 크기는 감소되는 것을 의미하는 것으로, 고휘도와 고효율을 이루기 위한 기술은 한층 어려워지게 된다.

PDP 패널의 설계 과정에 있어 사용되는 simulation code는 cell의 변화를 신속하게 적용할 수 있고, 시간과 비용을 절감하면서 결과물을 예측할 수 있는 좋은 도구로 사용된다. 기존의 plasma code [1]는 셀의 방전 특성 연구에 주로 이용되어 왔으나 가시광 영역의 광학 특성을 관찰하고 최적화하는데 한계가 있다. 본 연구는 3-dimensional optical code [2]를 사용하여 하판의 형광체로부터 방사된 가시광을 상판을 투과한 후, detector에서 측정된 조도 (illuminance: lm/mm^2)와 패턴을 분석하는 방법으로 진행하였으며, 상하판의 geometry에 광학 특성인 반사, 투과, 흡수율을 적용하고, 다양한 형태의 cell을 설계하여 시뮬레이션하였다. 하나의 cell은 하판에 방전 공간을 구분 지워주는 격벽과 VUV를 가시광으로 여기시키는 형광체가 있고, 상판에는 MgO 막, dielectric layer, black matrix, bus electrode, ITO (Indium-Tin-Oxide) 등으로 구성되어 있다. PDP cell의 휘도와 효율에 영향을 주는 변수 요소로는 격벽의 높이, 모양과 slope, dielectric layer의 두께와 투과도, black matrix의 위치, electrode의 형태와

위치 등과 각각의 optical 특성 등이 있다. 최근의 연구를 통해 새로운 구조의 cell 이 적용, 양산되는 시점에서 가시광 영역에서 cell 의 광학적 특성을 적용한 시뮬레이션은 고휘도, 고효율의 또 다른 cell 을 설계하는데 유용한 연구 데이터가 될 것이다.

2. Simulation 환경

본 논문에 사용된 3-dimensional optical code 는 CAD 와 호환이 가능하고 생성한 모델에 optical property 를 설정할 수 있도록 되어있으며, Monte Carlo 식의 ray trace 로 illuminance 뿐 아니라 luminance, intensity, color calculation 등을 측정할 수 있으며, detector 를 원하는 위치에 설치함으로써 실제의 iCCD 카메라로 촬영된 결과와 유사한 패턴을 얻을 수 있다.

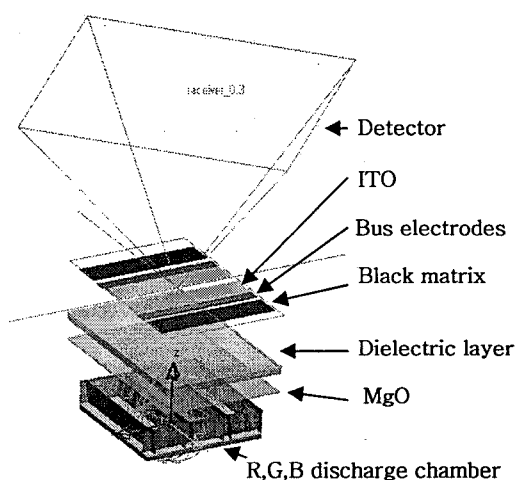


그림 1. Geometry of simulated PDP cell

표 1. Optical properties of materials in PDP

Components	Width	Transmittance
Barrier rib	120 um	0 %
ITO	1.3 um	90 %
MgO	0.5 um	90 %
Dielectric layer	38 um	85 %

그림 1. 은 시뮬레이션을 위해 설계된 일반적인 cell 의 구조를 나타내고 있다. 42" 의 HD PDP 를 기반으로 하여 cell pitch 가 $0.678 \text{ um(H)} \times 0.300 \text{ um(W)}$ 인 sub-pixel 에 표 1. 과 같은 geometry 와 광학 특성을 기존의 논문과, 제조사의 홈페이지, code library 의 물성 특성 데이터를 참고하여 적용하였다. 그리고, cell 간의 cross-talk 을 최소화 하기 위하여, 격벽의 투과율을 0 % 로 하였다. 광원으로는 85° 의 slope 을 가지는 격벽에 형광체를 15um 두께로 도포된 형태로 설계하여, 1 lm 의 에너지를 갖는 550 nm 의 가시광을 방사하도록 하였다. 평판에 입사되는 ray 의 특성 및 패턴은 illuminance 를 비교하는 것이 가장 유용하기에 이에 준하여 상대적인 변화량을 살펴보았다. 또한, detector 의 위치에 따라 결과의 편차가 발생되므로 셀 바닥 면으로부터 0.15, 0.2, 0.3 mm 의 높이를 기준으로 하여 측정하였다. 그림 2. 는 cell 의 하판 위 (방전 cell 바닥으로부터 0.15 mm) 와 상판 위 (0.2 mm), 상판의 유리판 사이 (0.3 mm) 에 detector 를 설치하여 ray tracing 한 후 도출된 결과이다. 하판의 윗부분에 설치된 detector 에는 상판의 layer 를 투과하기 전으로 실험 시마다 같은 값을 가지므로 원활한 실험의 진행을 확인하는 차원에서 관찰하고 결과에는 제외시켰다. 그리고, 유리를 투과하기 전인 상판의 윗부분에서 관찰하였을 때 가장 특성의 변화가 분명하게 나타나 비교가 가능했다.

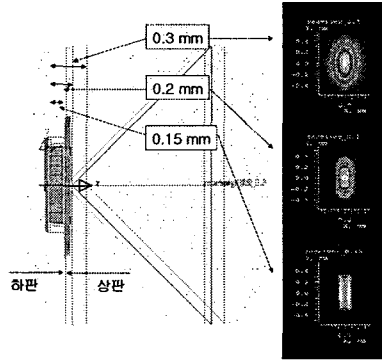


그림 2. Illuminance chart of various detector positions

3. Simulation 결과 및 고찰

Plasma display 에서 bus electrode 는 전기적으로는 구동회로부터 전압을 인가하고 전류가 통하는 매개체이고 광학적으로는 광을 차단하고 반사하는 특성을 가진다. bus electrode 의 선포에 따라 휘도 손실이 발생하므로 폭을 최소화하기 위해 ITO 같은 가시광 투과가 되는 투명전극을 사용한다. cell 의 상판을 투과한 광의 휘도는 bus positon 과 ITO 에 의해 결정된다.

표 2. 는 bus position 의 변화 [3-4] 에 의한 결과를 나타내고 있다. 상판의 black matrix, ITO 는 고정시키고 electrode gap 을 점차적으로 줄여가며 시뮬레이션하였으며, detector 의 위치가 0.2 mm 일 때 electrode gap 이 0.4 mm 인 in-bus 형태일 때 조도 값이 1.38E+9 lm/mm² 로 가장 우수한 특성을 보인다. 표 3. 은 일정한 투과도가 부여된 ITO width 의 변화에 의한 결과를 나타내고 있다. ITO width 가 작아질수록 조도 값이 커지는 결과를 보였으며, width 가 0.02 mm 로 줄었을 때 1.47E+9 lm/mm²로 나타남을 보이고 있다.

Electrode Gap (mm)	0.4	0.3	0.25	0.15	0.06
Detector pos. (mm)					
0.3					
lm/mm ²	1.25E+09	1.23E+09	1.22E+09	1.22E+09	1.21E+09
0.2					
lm/mm ²	1.38E+09	1.36E+09	1.36E+09	1.35E+09	1.35E+09

표 2. Visible light distributions and illuminance results for the different bus electrode gaps

ITO width (mm)	0.05	0.04	0.02
Detector pos. (mm)			
0.2			
lm/mm ²	1.42E+09	1.46E+09	1.47E+09

표 3. Visible light distributions and illuminance results for the different ITO widths.

광학적 성질을 갖는 또 다른 요소로 상판에 위치하여 bus electrode를 보호하고, 전기적으로는 방전전압에 영향을 주는 투명 유전체인 dielectric layer가 있다. 표 4. 는 dielectric layer의 550 nm의 wavelength에서 투과도 85 % 를 기준으로 하고 투과도를 변화시켰을 때의 결과를 보이고 있다. detector의 위치가 0.2 mm일 때 조도는 70 % 에서 100 % 로 투과도를 증가시킬수록 조도값이 최대로 1.48E+9 lm/mm²까지 나타난다. 또한 dielectric layer의 전기적 성질을 배제하고, thickness의 변화에 따른 광학적 성질을 살펴보았을 때, 표 5. 는 일반적인 width인 38 um에서 2

배 더 얇은 19 um의 layer를 가질수록 illuminance값이 1.408E+9 lm/mm²까지 높아짐을 보인다.

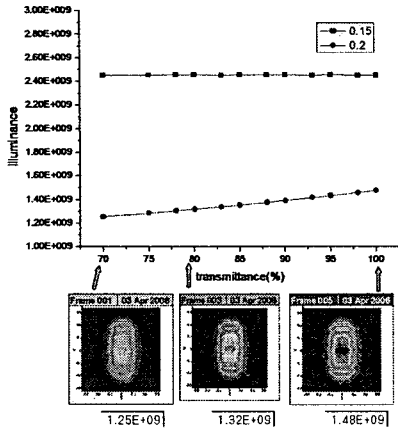


표 4. visible light distributions and illuminance results for the different transmittance of dielectric layer.

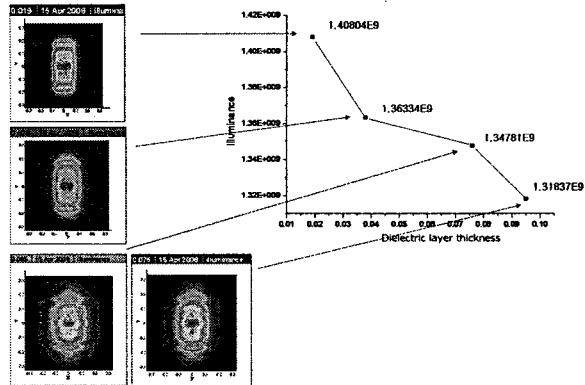


표 5. visible light distributions and illuminance results for the different dielectric layer thickness.

4. 결론

ITO 의 shape 과 black matrix, bus electrode position 에 따라 변화된 광특성을 측정할 수 있었고, dielectric layer 의 두께와 광학적 특성에 의해 밝기와 광효율이 증가 혹은 감소함을 볼 수 있었다. 형광체에서 발생된 가시광이 panel 밖으로 전달될 수 있도록 cell 을 구성하고 있는 layer 들의 geometries 나 optical properties 에 관한 연구가 필요하며, 광학 시뮬레이션을 활용한 체계적인 연구가 가능함을 본 논문에서 보여주고 있다.

감사의 글

본 연구는 산업자원부 지방기술혁신사업(RTI04-01-02) 지원으로 수행되었으며, 이에 감사드립니다.

참고문헌

- [1] J T Ouyang, Th Callegari, B Caillier, J-P Boeuf, "Large gap plasma display cell with auxiliary electrodes", J. Phys. D: Appl. Phys. 36, 1959 (2003)
- [2] ORA (Optical Research Associates), Light tools (Version5.1.0), (2005)
- [3] Jungwon Kang, "Improvement of luminous efficacy and driving characteristics in AC Plasma Display by changing the bus position", IEEE Transaction on electron devices, Vol.52, No.5, 922 (2005)
- [4] Insook Lee, Sean J. Yoon, O. D. Kim and K. Y. Choi, "Effect of bus electrode position on discharge and luminous characteristics of AC PDPs", IDW' 04, pp. 1055, (2004)