

고성능 GNSS 소프트웨어 수신기 플랫폼 개발

*조종철¹, 임덕원², 김태호³, 박찬식⁴, 이상정⁵

¹충남대학교 전자공학과 (Tel.: 042-825-3991 E-mail: nix4102@cslab.cnu.ac.kr)

²충남대학교 전자공학과 (Tel.: 042-825-3991, E-mail: hero0710@cslab.cnu.ac.kr)

³ 충북대학교 유비쿼터스 바이오정보기술연구센터 (Tel.: 043-270-8063, E-mail: maxkthnim@hotmail.com)

⁴충북대학교 전기전자컴퓨터공학부 (Tel.: 043-261-3259, E-mail: chansp@chungbuk.ac.kr)

⁵충남대학교 전기정보통신공학부 (Tel.: 042-821-6582, E-mail: eesjl@cnu.ac.kr)

Abstract: 본 논문에서는 일반적인 항법 확인 뿐만 아니라 간섭신호 제거용 필터의 성능 검증을 위한 고성능 GNSS SDR 플랫폼을 개발하였다. 개발된 수신기 플랫폼은 간섭 신호 제거 필터 응용까지 고려한 RF부와 16비트의 분해능을 갖는 고속의 USB 데이터 수집장치, PC 및 GNSS 소프트웨어 수신기 프로그램으로 구성된다. 개발된 플랫폼은 스펙트럼 분석기로 RF부를 검증하였으며, 상용의 GNSS 시뮬레이터를 사용하여 PC에서 데이터를 확인함으로써 신호 수집장치의 동작을 검증하였다. 실제 GPS 신호를 PC에 저장하고, 소프트웨어 수신기에서 항법 결과와 신호 획득시간, 신호 대 잡음 전력비를 확인하여 전체 플랫폼 기능 및 성능을 확인하였다.

Keywords: SDR, USB, Data Acquisition, GNSS

1. 서론

GNSS 신호 전력은 매우 작기 때문에 고의적 혹은 비고적인 간섭 신호들로부터 영향을 받을 수 있다. 특히 군사적 목적의 고의적인 간섭신호는 수신기의 성능을 떨어뜨리거나 동작 불가능한 상태로 만들 수 있기 때문에 이러한 고의적 간섭신호에 대한 영향을 최소화하는 기법의 연구가 진행 중이다. 최근 GNSS(Global Navigation Satellite System) 수신기의 기술 개발은 시간적, 경제적으로 효율성을 높이기 위해 SDR(Software Defined Radio)기술을 이용하는 추세이다. SDR은 하드웨어로 구성된 디지털 신호 처리부의 기능을 소프트웨어로 수행하기 때문에 신호 처리 알고리즘의 구조 변경 및 교체가 수월하고, 다른 형태로의 통신 방식으로 전환이 용이하다.

간섭 신호 감쇄 필터의 구현을 위해서는 큰 신호 전력을 갖는 재밍 신호를 왜곡없이 처리할 수 있어야 하므로, 12비트 이상의 ADC를 사용해야 한다. 본 논문에서는 간섭 신호 제거 필터의 성능을 확인하기 위하여 SDR를 활용한 플랫폼을 개발하였다[1]. 제작된 플랫폼은 크게 RF(Radio Frequency)부와 데이터 저장부, PC부, 소프트웨어 수신기로 구성된다. RF부는 상관전 간섭 신호 감쇄 필터 사용을 위해 제작하였으며, 일반적인 RF 칩셋의 구조와는 달리 AGC(Autoamtic Gain Control)와 ADC(Analog to Digital Converter)를 사용하지 않고, 다른 외부 장치를 이용하여 L1(1575.42MHz)대역의 신호를 IF(Intermediate Frequency) 대역의 신호로 낮추었다. 데이터 저장 장치부는 GNSS IF 신호를 고분해능의 16비트 디지털 신호로 변환하고, USB(Universal Serial Bus) 2.0을 통해 PC로 전송한다. PC부는 USB를 통해 입력된 데이터를 변환하여 저장하며, 소프트웨어 수신기는 저장된 IF 신호를 획득 및 추적하여 반송파와 코드의 위상 측정치, 그리고 항법 데이터를 추출하고 항법을 수행한다[1][2].

본 논문의 구성은 2장에서 데이터 수집장치를 설계하고 3장에서는 소프트웨어 수신기 블록에 대하여 설명하였다. 끝으로 4장에서는 개발한 데이터 수집장치와 소프트웨어 수신기의 기능 및 성능을 검증하였다.

2. GNSS 데이터 수집 장치

GNSS 데이터 수집장치는 RF부와 데이터 수집 장치부, 그리고 PC부로 나뉜다. 그림 1은 GNSS 데이터 수집 장치의 블록도이다.

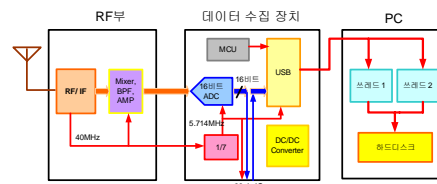


그림 1. GNSS 데이터 수집 장치

Figure 1. Data Acquisition Board for GNSS

2.1 RF부

RF부는 안테나로부터 입력된 RF 대역의 신호를 신호 처리 부에서 복조가 용이 하도록 하기 위해 IF 대역으로 변환하고 신호의 세기를 증폭하는 역할을 한다. RF부는 ZARINK사의 GP2010 Front End 칩셋을 사용하였다. GP2010 칩셋 내부에는 Mixer와 PLL(Phase Locked Loop), AGC, ADC로 구성되어 있으며, 4.309MHz의 IF 아날로그 신호와 5.714MHz로 샘플링된 2비트 IF 디지털 신호를 출력한다[3][4].

제작된 플랫폼은 간섭 신호 제거 성능을 높이기 위하여 일반적인 GP2010 칩셋의 구조와 다르게 설계하였다. AGC는 간섭 신호로 인해 증폭율이 감소되며, 이것은 GNSS 신호의 증폭률도 감쇄시킨다. 이것은 ADC의 양자화 오차를 증가시키거나 포화 상태로 만들게 되고, 상관 전에 수행되는 간섭 신호 감쇄 필터의 성능과 무관하게 수신기 기능을 저하시킬 수 있다. 이로 인해 GP2010 칩셋 내부의 AGC와 ADC를 사용하지 않고 신호 변환 중간 과정에서 IF 신호를 출력하였다. 그림 2는 일반적인 구조와는 다른 GP2010의 출력을 나타낸다.

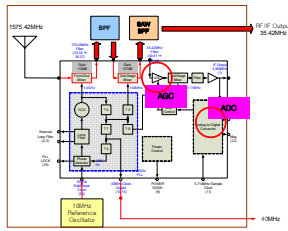


그림 2. GP2010 칩셋의 출력
Figure 2. Block diagram of GP2010

그림 2와 같이 플랫폼에 사용된 GP2010 칩셋의 출력은 35.42MHz의 IF 신호와 PLL에서 생성된 40MHz의 신호이다. GP2010 칩셋에서 RF/IF 변환된 신호는 또 다른 신호 변환부로 입력되며, GP2010의 40MHz 출력과 혼합되어 4.58MHz의 최종 IF 신호를 출력하게 된다. 설계된 RF부의 전체구조는 그림 3과 같다.

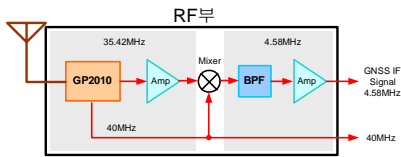


그림 3. 플랫폼의 RF부
Figure 3. RF part of platform

그림 3과 같은 상관 전 간섭신호 감쇄필터의 RF부 설계에는 새롭게 요구되는 PLL과 증폭기, Mixer를 대신해 GP2010을 활용했다.

2.2 데이터 수집장치

데이터 수집장치는 그림 1에서와 같이 ADC부, USB부, 마이크로 프로세서부로 구분된다. 이 장치는 RF부로부터 입력된 GNSS IF 신호를 16비트, 5.714Msps 데이터로 변환하고 PC로 데이터를 전송한다.

2.2.1 ADC부

ADC는 최대 16 bit, 80Msps로 신호 변환이 가능한 Analog Device사의 AD9446을 사용하였다. 이 칩셋은 입력 주파수가 10MHz일 때 SNR(Signal to Noise Ratio)이 81.8dB이고, SFDR(Spurious Free Dynamic Range)가 90dBc이다. 또한 입력되는 샘플 클럭을 안정화 시키는 DCS(Duty Cycle Stabilizer)가 장착되어 ADC 성능을 향상시킨다.

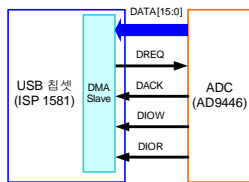


그림 4. USB부와 ADC부 사이의 인터페이스
Figure 4. Interface between USB and ADC

ADC는 RF부의 IF 신호를 16비트, 5.714Msps로 샘플링하고 USB로 입력시킨다. RF부의 40MHz 출력을 7분주하여 샘플 클럭으로 사용하며, 이것은 USB부의 DMA(Direct Memory Access) 쓰기 신호와 동기되어 매 샘플링때 마다 ADC 출력 데이터는 USB의 FIFO(First In First Out)로 저장된다. 샘플 클럭은 마이크로프로세서의 포트에 의하여 동작한다. 그림 4는 USB부와 ADC부 사이의 인터페이스를 보여 주고 있다.

2.2.2 USB부

USB는 동기 방식의 직렬 데이터 전송장치로서 USB 2.0의 경우 최대 480Mbps의 전송 속도를 지원한다. 그러나 실제 전송 속도는 버스의 상태(디바이스 접속 개수, 대역폭)와 전송모드에 따라 다르며, 최상의 상태는 고속 대용량 전송(High speed bulk transfer)으로 약 8%의 대역폭을 사용하여 406Mbps의 속도로 데이터를 전송할 수 있다. 이것은 본 플랫폼에서 요구하는 GNSS 디지털 데이터가 갖는 초당 65.658bps 보다 높은 성능이다[2].

USB부는 PC에서 데이터 읽기 요청 시 512 byte 단위로 FIFO의 데이터를 직렬화하여 전송한다. 또한 쓰기 동작 시에는 직렬 데이터를 병렬화하여 FIFO에 저장한다. 데이터 수집 시 호스트로부터의 데이터 읽기 요청은 최소 44.8us 마다 이루어지며 이러한 동작을 수행하기 위하여 제작된 시스템은 대용량 전송모드, 512 byte 이중(Double) FIFO를 사용하였으며 고속의 데이터 획득을 위해서 DMA 슬레이브 모드를 사용하였다. 데이터 전송이 512 byte씩 이루어지므로 USB 디바이스에서 PC로 데이터 전송 중에 새로운 데이터가 ADC에서 USB 디바이스에 입력되는 경우 데이터를 손실하게 되므로 이를 방지하기 위하여 FIFO를 이중으로 두어 USB에서 PC로 데이터 전송 중에도 ADC로부터의 입력되는 데이터를 또 다른 FIFO에 저장하게 하였다. 그림 5는 USB의 내부 블록도를 나타낸다.

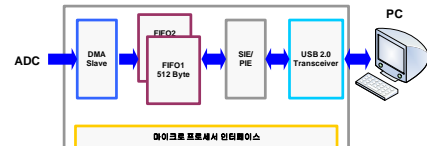


그림 5. USB의 내부 블록도
Figure 5. Block diagram of USB

2.2.3 마이크로 프로세서부

USB는 호스트, 슬레이브 형식의 데이터 전송을 수행하므로 디바이스 접속시 호스트는 데이터 전송을 위한 몇 가지 동작을 필요로 한다. 이때 마이크로프로세서는 호스트로부터 USB 슬레이브 칩셋으로 사용된 ISP 1581 설정에 대한 자료 요청 및 주소 할당 등의 일을 수행하여야 한다. 또한 ADC로부터의 데이터를 ISP 1581 FIFO에 저장하기 위한 DMA 설정을 필요로 한다[2].

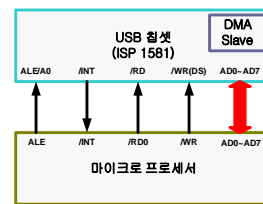


그림 6. 마이크로프로세서와 USB부 인터페이스
Figure 6. Interface between Microprocessor and USB

ISP 1581은 크게 2가지 방식의 인터페이스인 Generic Processor, Split Bus 모드를 제공한다. 8 bit 주소와 16 및 8 bit의 데이터 버스를 따로 제공하는 Generic Processor 모드는 범용 CPU의 인터페이스를 제공한다. Split Bus 모드는 8 bit의 주소와 데이터 선을 공유하여 사용하는 것으로 몇 개의 인터페이스를 제공한다. 여기서는 일반적인 Split Bus 모드의 인텔 8051 인터페이스 방식을 사용하였다[2]. 그림 6은 마이크로프로세서와 USB 칩셋간의 연결을 보여준다.

그림 6에서 마이크로프로세서부의 어드레스와 데이터를 분리하기 위한 ALE(Address Latch Enable) 신호선은 ISP 1581의 ALE/A0에, ISP 1581의 인터럽트 요청 시 처리를 위하여 마이크로프로세서의 외부인터럽트를 이용하였다.

2.2.4 데이터 수집 장치 응용

제작된 데이터 수집 장치는 그림 1과 같이 외부 장치와의 연결을 위한 다른 인터페이스를 제공한다. 이것은 간섭 신호 감쇄 필터의 하드웨어 구현이나 다른 RF/IF 장치와의 연결을 위한 것이다. 데이터 수집 장치로 입력되는 GNSS 신호는 ADC를 통해 16비트의 디지털 데이터로 변환되고, 하드웨어로 구현된 필터의 성능을 확인하기 위해 FPGA 나 DSP로 출력된다. 필터 처리가 끝난 데이터는 다시 USB 전송장치를 통해 PC로 입력되고 소프트웨어 수신기로 항법 성능을 확인 할 수 있다. 또한 데이터 수집 장치는 여러 개의 2비트 디지털 출력을 갖는 RF부와 연결도 가능하다. 그 응용 방법은 그림 7과 같다.

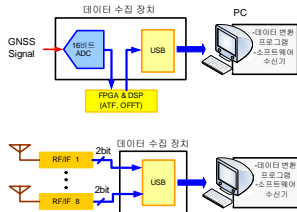


그림 7. 데이터 수집 장치의 응용

Figure 7. Application of Data Acquisition Board

2.3 PC부

2.3.1 USB 디바이스 드라이버 및 응용 프로그램

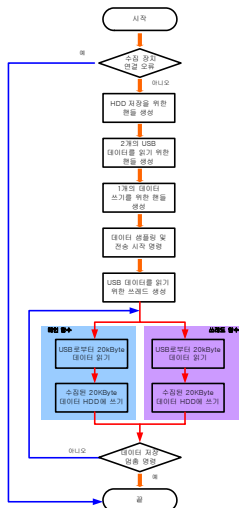


그림 8. 응용 프로그램 순서도

Figure 8. Flow chart of Application program

2.3.2 데이터 변환 프로그램

USB를 통해서 저장된 GNSS 16비트 데이터를 기존의 2비트 소프트웨어 수신기에서 사용하기 위해 데이터 변환이 필요하다.

USB 디바이스 드라이버는 응용프로그램(USB 데이터 저장 프로그램)에서 USB를 통하여 한번에 512byte를 전송 받아 하드디스크에 저장할 수 있도록 대용량 전송(512 byte BULK) 모드로 드라이버를 설계하였다[2].

응용프로그램은 USB 디바이스 입출력 및 하드디스크에 저장을 위한 파일 열기(Open) 과정을 필요로 한다. 디바이스 및 파일을 연다는 것은 입출력에 필요한 메모리 버퍼를 준비하고 입출력 중에 필요한 변수들을 할당하는 등의 모든 준비를 하는 과정으로 여기서는 응용프로그램의 실행 시간 때문에 발생하는 USB 읽기 지연문제를 해결하기 위하여 2개의 USB 읽기 핸들, 시스템 제어를 위한 1개의 쓰기 핸들 및

데이터를 하드디스크에 저장하기 위한 1개의 파일 핸들을 사용하였다. 간단한 응용 프로그램 순서도는 그림 8과 같다.

데이터 변환 프로그램은 소프트웨어 수신기에 필요로 하는 데이터형태로 변환하여 저장한다.

RF부에서 AGC는 자동으로 이득을 조절하여 ADC 임계치가 잡음 수준의 80%가 되도록 유지한다. 이 때 2비트 출력 데이터는 부호(SIGN)의 1과 0비율이 50:50, 크기(MAG)의 1과 0 비율이 30:70이 된다. 신호 변환 프로그램은 AGC와 같이 자동으로 이득을 조절하는 대신에 이 SIGN과 MAG 비율이 유지되도록 변환 임계치를 조절한다. 그림 9는 데이터 변환 방식을 나타낸다[3].

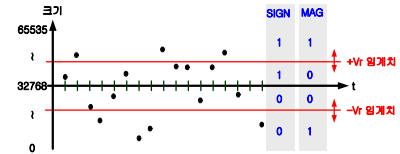


그림 9. 데이터 변환 방식

Figure 9. Data conversion method

3. 소프트웨어 수신기

소프트웨어 수신기는 RF부를 통해 수집한 신호를 별도의 하드웨어 없이 프로세서에 의해 직접 처리하는 구조이다. 고속 ADC 문제와 프로세서의 처리시간 문제 등으로 인하여 현재는 실시간이 아닌 후처리 환경에서 사용하고 있다. 소프트웨어 수신기는 크게 상관기를 중심으로 디지털 신호 처리부와 항법 처리부로 나눌 수 있다. 디지털 신호 처리부의 기능은 입력 신호와 복제(Replica) 신호를 상관하여 FLL(Frequency Lock Loop)과 DLL(Delay Lock Loop)에서 사용할 수 있도록 하는 것이며, 항법처리부는 데이터와 측정치를 이용하여 항법을 수행하는 것이다. 그림 10은 설계한 소프트웨어 GNSS 수신기 구조이며, IF 디지털 데이터가 소프트웨어에서 상관기를 거쳐서 신호 처리를 통해 항법 결과를 출력할 때까지의 구조를 나타내며 일반적인 하드웨어 수신기와 동일하다[1].

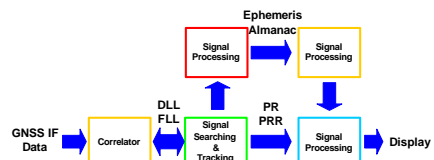


그림 10. 소프트웨어 수신기 구조

Figure 10. Structure of SDR

4. 실험 및 성능 분석

4.1 RF부 및 데이터 수집 장치 성능 분석

16비트 GNSS 수신기의 성능 확인하기 전에 RF부와 데이터 수집장치의 동작을 확인하고, 최종적으로 소프트웨어 수신기에서 항법 결과를 확인한다.

RF부의 동작은 스펙트럼 분석기로 확인하였으며, 그림 11은 RF부의 최종 출력파형이며, 중심 주파수가 4.58MHz를 기준으로 2MHz의 대역폭을 확인 할 수 있다.

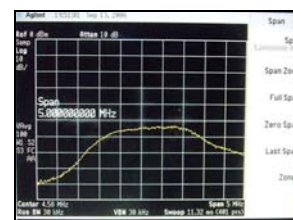


그림 11. RF부의 최종 출력 스펙트럼

Figure 11. RF/IF output spectrum

데이터 수집 장치의 동작 확인은 신호 발생기에서 -70dBm의 1575.42MHz를 RF부로 입력시켜 PC에서 MATLAB으로 작성한 프로그램으로 확인하였다. 1575.42MHz를 입력하게 되면 RF부에서 4.58MHz로 변환하며, 데이터 수집장치는 5.714MHz로 샘플링하기 때문에 최종적인 신호는 1.134MHz의 신호가 측정되어야 한다.

그림 12는 MATLAB으로 시간 영역에서 확인한 데이터이며, 그림 13은 주파수 영역에서 본 실험 데이터이다.

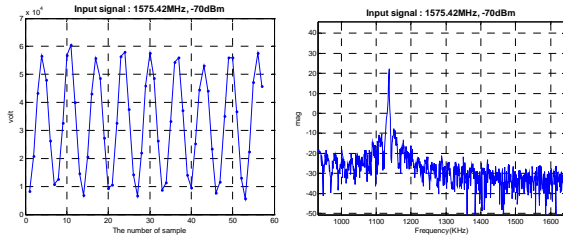


그림 12. 시간 영역과 주파수 영역에서 확인한 데이터
Figure 12. Data in the time and frequency domain

4.2 GNSS 소프트웨어 수신기 성능 분석

GNSS 소프트웨어 수신기의 성능을 확인하기 위해 Spirent사의 STR4500 시뮬레이터의 출력을 데이터 수집장치의 입력으로 사용하였다. STR4500은 최대 12채널의 실제 GPS 위성과 같은 신호를 생성할 수 있으며, 사용자의 상태나 환경에 따라 시나리오를 선택할 수 있다.

출력 SNR을 15[dB]로 설정하였고, 실험 시간은 5분으로 두었다. 정치 상태의 수신기 위치는 위도 34도, 경도 -118도, 고도 0m이고, 가시위성 수는 10개이며, GDOP은 1.6이다. 신호의 시작 시간은 2004년 10월 22일 8시이며 가시위성의 배치와 사용자 위치는 그림 14와 같다. 그림 15는 신호 추적중인 소프트웨어 수신기의 디스플레이부를 나타내며, 그림 16과 17은 각각 수평과 수직축의 항법 결과를 나타낸다.

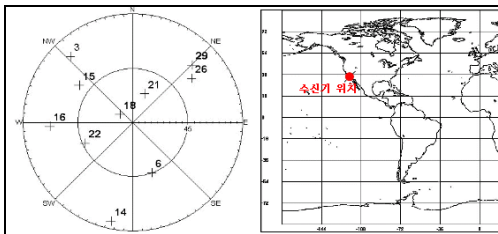


그림 14. 가시위성의 배치와 사용자 위치
Figure 14. Sky and Navigation plot

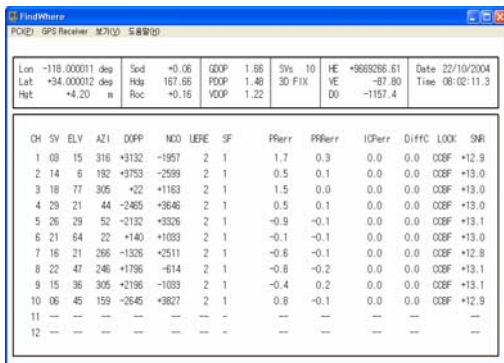


그림 15. 신호 추적중인 소프트웨어 수신기
Figure 15. SDR in Tracking

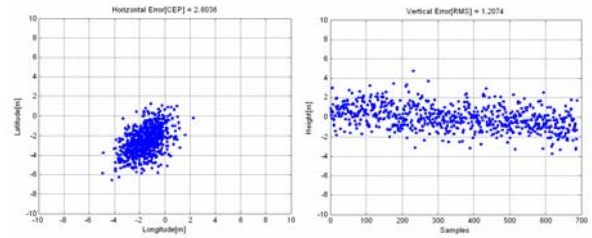


그림 16. 수평축과 수직축 항법 오차
Figure 16. Horizontal and Vertical error

그림 16과 17에서 수평오차는 약 2.8[m](CEP)이고, 수직오차는 약 1.2m(RMS)이었다. 각 위성의 신호 획득 시간과 신호 대 잡음 전력비는 그림 18에 나타내었다.

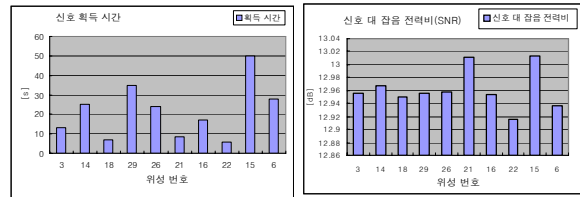


그림 18. 각 위성의 신호 획득 시간과 SNR
Figure 18. Signal Acquisition time and SNR

그림 15에서 신호 획득 시간 평균은 21.35초이고, SNR 평균은 12.96[dB]이다. SNR은 시뮬레이터에서 제공한 15[dB]이어야 하지만 케이블 손실과 수신기의 RF부 손실, 그리고 ADC 변환 손실이 약 2[dB]이기 때문에 입력한 신호와 비슷한 SNR을 확인할 수 있다[3]. 이와 같이 제작된 소프트웨어 수신기 플랫폼은 기존의 하드웨어 수신기와 동일한 성능을 보이기 때문에 소프트웨어 기반에서 간섭 신호 감쇄 필터를 구현하여도 실제 하드웨어와 비슷한 결과를 얻을 수 있다.

5. 결론 및 추후 연구 계획

본 논문에서는 고성능 GNSS 소프트웨어 수신기 플랫폼을 개발하였다. 개발된 수신기 플랫폼은 간섭 신호 제거 기능에의 응용까지 고려한 RF부와 16비트의 분해능을 갖는 고속의 USB 데이터 수집장치, PC 및 GNSS 소프트웨어 수신기로 구성된다. 개발된 플랫폼은 스펙트럼 분석기로 RF부를 검증하였으며, 상용의 GNSS 신호 발생기를 사용하여 PC에서 데이터를 확인함으로써 신호 수집장치의 동작을 검증하였다. 최종적으로 실제 GPS 신호를 PC에 저장하고, 소프트웨어 수신기에서 항법 결과와 신호 획득시간, 신호 대 잡음 전력비를 확인하여 전체 플랫폼 기능 및 성능을 확인하였다.

참고 문헌

1. Deuk Jae Cho, Deok Won Lim, Chansik Park, Sang Jeong Lee, "An Efficient Signal Processing Scheme Using the Signal Compression for Software GPS Receivers", *International Journal of Control, Automation and System*, 2006.
2. 김태호 외 3명, "고성능 소프트웨어 GPS 수신기를 위한 USB 2.0 데이터 수집장치 설계," *제12회 GNSS 워크샵*, 제주, 12월, 2005
3. Elliott D. Kaplan, *Understanding GPS - Principles and Applications*, Artech House, 1996.