

대기모드 기능을 내장한 전원 장치 제어 회로

박현일, 김형우*, 김기현*, 서길수*, 한석봉
 경상대학교, *한국전기연구원

Standby mode function control circuit for power supply

Hyun-Il Park, Hyoung Woo Kim*, Ki, Hyun Kim*, Kil Soo Seo*, Seok Bung Han
 Gyeongsang National University, Korea Electrotechnology Research Institute*

Abstract: 본 논문에서는 가전 및 사무용 전원장치가 대기모드 상태에 있는 경우의 전력소모를 줄일 수 있는 PWM(Pulse Width Modulation) IC를 설계하였다. 설계된 PWM IC는 전원장치가 정상상태에서 동작하는 경우 전원장치 출력단에서 피드백 받은 신호의 크기에 따라 40 ~ 60kHz의 구동 주파수를 가지는 스위칭 소자 구동 신호를 내보내고, 대기모드 상태에서 동작하는 경우에는 최소 33kHz의 주파수를 가지는 신호를 내보내도록 설계되었다. 각각의 경우에 스위칭 소자 구동 신호의 듀티비는 정상상태인 경우에는 20 ~ 88%, 대기모드 상태인 경우에는 1%이내가 되도록 설계하였다. 시뮬레이션을 통해 검증한 결과 대기모드 상태에서 전원장치의 전력소모량은 0.2W 정도를 작게 나타남을 확인하였다.

Key Words : smps, pwm control IC, standby mode

1. 서 론

TV, VCR과 같은 가전기나 컴퓨터, 복사기 등과 같은 각종 전자기기에는 기기의 동작을 위한 전원을 공급하기 위해 전원장치가 내장되어 있다. 이러한 전원장치의 상태는 가전기기에서 필요로 하는 전력의 양에 따라 정상모드 상태와 대기모드 상태로 구분할 수 있다. 일반적으로 가전기기가 구동되고 있는 경우를 정상모드 상태라 하며, 구동은 하지 않으나 전원이 완전히 꺼지지 않은 경우를 대기모드 상태라 한다. 과거에는 기기가 대기모드 상태에 있는 경우의 전력소모량이 문제가 되지 않았으나 최근에는 환경 및 에너지 문제와 연관되어 국가별로 대기모드 상태에서의 전력소모량을 규제하고 있으며, 따라서 전원장치 제어 회로의 기술적인 경향도 대기모드 상태에서 전원장치의 전력소모량을 최소화할 수 있는 기능을 내장하는 방향으로 이루어지고 있다.

본 논문에서는 전원장치가 대기모드 상태에 있는 경우의 전력소모량을 최소화하기 위해 전원장치 출력단에서의 부하량을 검출하여 스위칭 소자 구동신호의 듀티비와 주파수를 제어할 수 있는 IC를 설계하였다. 시뮬레이션을 통해 확인한 결과 본 논문에서 설계한 IC를 적용한 경우에 대기모드 상태에서 전원장치의 전력소모량은 0.2W이하로 작은 값을 가짐을 확인하였다.

2. 본 론

2.1 대기 모드 제어의 원리

그림 1은 정상모드와 대기모드일 때 전원장치 출력단에서의 피드백 전압과 스위칭 소자의 구동 신호간의 관계를 나타낸 것이다.

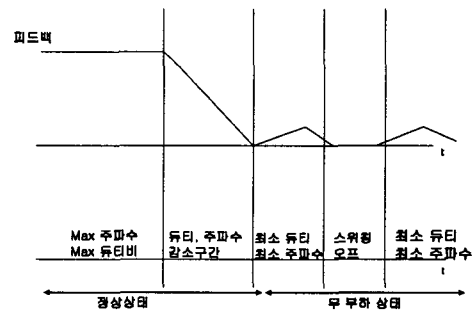


그림 1 정상 모드와 대기 모드 상태의 피드백 전압과 스위칭 소자 구동 신호 동작패턴

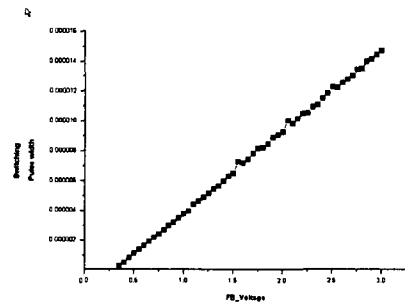


그림 2 피드백 전압 대 스위칭 소자 도통시간

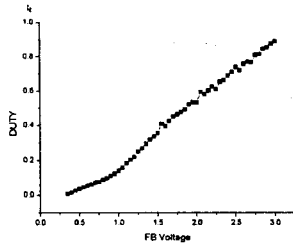


그림 3 피드백 전압 대 구동신호의 듀티비

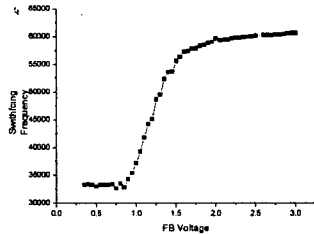


그림 4 피드백 전압 대 구동 신호 동작 주파수

일반적으로 전원장치의 출력단, 즉 트랜스포머 2차측의 전류는 전원장치 입력단인 트랜스포머 1차측에서의 전압과 스위칭 소자의 도통시간의 관계식으로 표현할 수 있다.[1]

$$\begin{aligned}
 p_1 &= \frac{1}{2} L_p \times i_{p1}^2 \times f = \frac{V_{in} t_{on}^2}{2L_p} f \\
 i_p &= \frac{V_{in}}{L_p} t_{on} \\
 i_{p2} &= \frac{N_p}{N_s} i_{p1} \\
 &= \frac{N_p}{N_s} \times \frac{V_{in}}{L_p} t_{on} \\
 V_0 &= \frac{N_s}{N_p} \times \frac{D}{1-D} V_{in}
 \end{aligned}$$

i_{p1} 은 1차측의 피크 전류이며 i_{p2} 는 1차측의 피트 전류이며 D 는 스위칭 소자 구동신호의 듀티 비를 나타낸다. 위의 식에서 나타낸 바와 같이 2차측에 전달되는 전류는 스위칭 소자 도통시간의 함수이며, 따라서 스위칭 소자의 도통시간은 그림 2, 3과 같이 부하의 크기에 선형적인 관계를 가져야 한다.

그리고 스위칭 손실은

$$P_{loss} = \frac{1}{2} C_{oss} \times V_{ds}^2 \times f$$

스위칭 소자의 구동 손실은

$$P_{loss} = Q_g \times V_{gs} \times f$$

로 나타낼 수 있다. 전원장치 출력단에서 필요로 하는 전력의 양이 작은 경우, 즉 대기모드 상태인 경우에는 이러한 손실이 전체 소모전력의 30% 이상으로 크기 때문에 불필요한 전력의 낭비가 발생한다. 따라서 부하가 작은 경우에 스위칭 소자 구동신호의 주파수를 그림4처럼 저하시킬 경우 스위칭 소자에서의 불필요한 전력소모를 줄일 수 있다.[2] 특히, 스위칭 소자 구동신호의 도통시간과 주파수를 모두 제어하게 되면, 구동 주파수만을 제어하는

것보다 더 효율적으로 전력 손실을 줄일 수 있다.

2.2. 대기모드 제어 회로

그림 5는 대기모드 제어 회로의 블록 다이어그램이다.

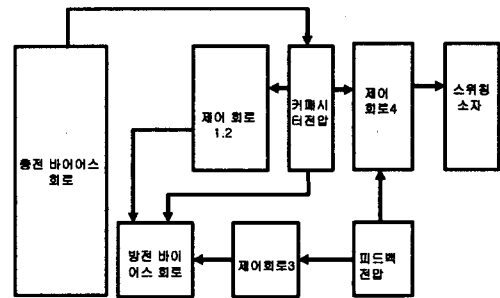


그림 5 블록 다이어그램

2.2.1. 제어회로1

제어회로1은 스위칭 소자 구동신호의 듀티비를 정의하기 위한 피드백 전압을 생성하는 회로이다. 본 논문에서는 최소 듀티비를 출력하는 경우의 피드백 전압을 BU, 최대 듀티비를 출력하는 경우의 피드백 전압을 MAX라고 정의하였다.

2.2.2. 제어회로2

제어회로2는 스위칭 소자 구동신호의 최소 동작 주파수를 발생시키기 위한 회로로, 커패시터 전압을 입력받아 방전 바이어스 회로의 전류를 제어하는 신호를 출력한다. 제어회로2의 동작 방식은 표1에 나타내었다.

표 1 제어회로 2 동작 방식

커패시터 전압(Vc)	제어회로2 출력	충전전류	방전전류	커패시터상태
$V_c < BU$	High	활성화	비활성화	충전
$BU < V_c < MAX$	High	활성화	비활성화	충전
$V_c > MAX$	Low	활성화	활성화	방전
$BU < V_c < MAX$	Low	활성화	활성화	방전
$V_c < BU$	High	활성화	비활성화	충전

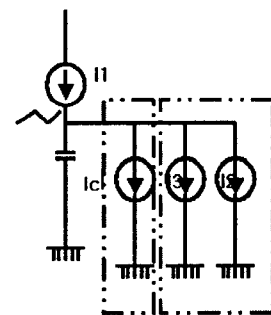


그림 6 제어회로 2,3 동작 원리

그림 6에서 커패시터에 충전되는 전류(I1)와 방전전류(I2+I3)의 양이 같을 때 그림 7과 같이 주기 T1을 가지는 삼각파가 발생되며, 이때 최소의 동작 주파수를 가지게

된다. 충전시간 및 방전시간은 아래의 식을 이용하여 구할 수 있다.

충전 모드

$$V_c = \frac{1}{C} \int i dt$$

$$V_c = \frac{iT}{C}$$

$$C = \frac{iT}{V_c} = \frac{I_1 \cdot \text{charge_time}}{V_{cmax} - V_{cmin}}$$

V_c 는 커패시터의 전압이며 i 은 충전되는 전류이다.

방전 모드

$$I_{disch} = C \frac{V_{Cmax} - V_{Cmin}}{T_{disch}}$$

$$I_1 = I_{disch}$$

$$I_2 = I_3 = I_1$$

i_{disch} 는 방전전류이며 T_{disch} 는 방전 시간이다.

2.2.3 제어회로3

제어회로 3은 피드백 전압을 입력으로 하여 스위칭 소자 구동신호의 최대 동작 주파수를 제어한다.

피드백 전압에 의해 그림3의 I_c 를 제어하며 피드백 전압이 작아지면 되면 그림 7의 T1-T2가 작아지게 되어 동작 주파수는 작아지게 된다. T1-T2가 0s가 되면 최소의 동작 주파수를 가지게 된다.

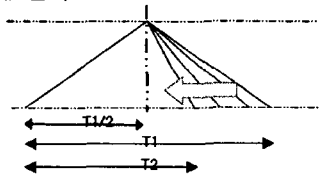


그림 7 제어회로 3 동작 원리

2.2.4 제어회로4

피드백 전압과 제어회로2에 의해 발생하는 삼각파를 입력으로 하는 제어회로로 스위칭 소자 구동 신호의 듀티비를 조절한다. 피드백 전압이 BU 전압 보다 작아지면 출력은 오프가 되며, 피드백 전압이 MAX전압 보다 높으면 최대 듀티비를 가지는 구형파를 출력한다. 피드백 전압이 BU와 MAX 사이에 있을 때는 피드백 전압과 출력 구형파의 듀티비는 선형적인 관계를 가지게 된다.

3. 시뮬레이션 결과

시뮬레이션을 통해 검증한 결과 대기모드 기능을 내장한 전원장치 제어회로의 스위칭 소자 구동 신호와 피드백 전압은 부하 상태에 따라 그림 8, 9와 같이 나타난다.

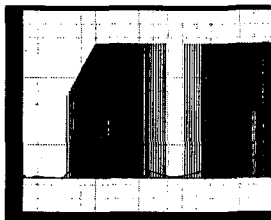


그림 8 피드백 전압 대 구동 신호

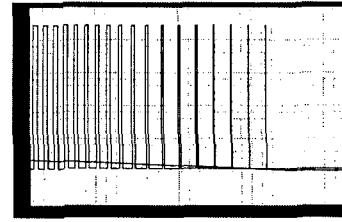


그림 9 그림 6 확대한 파형

그림 8은 피드백 전압의 변화에 따 f_{ms} 스위칭 소자의 구동신호를 나타낸 것이며, 그림 9는 그림 8을 확대한 파형이다. 그림 8에서 볼 수 있듯이 피드백 전압이 작아지기 시작을 하면 구동신호의 주파수가 떨어지게 된다. 구동신호의 주파수는 최대 60KHz에서 최소 33KHz까지 변화하며, 이때 구동 신호의 듀티비는 최대88%에서 최소0.86%까지 변화한다.

전원장치가 대기모드 상태인 경우 스위칭 소자 구동 신호의 동작 주파수는 33KHz, 듀티는 0.86%이며, 피드백 전압이 BU전압보다 작아지게 되면 구동신호의 출력이 정지된다. 피드백 전압이 BU전압 보다 커지게 되면 다시 스위칭을 시작하며, 전원장치가 대기모드 상태에서 동작하는 동안 위의 과정을 반복함으로써 전원장치를 제어하게 된다. 시뮬레이션을 통해 검증한 결과 위와 같은 방식을 사용하여 대기모드 상태 제어를 하는 전원장치의 대기모드에서의 전력소모량은 0.2W이하의 값을 나타내었다.

4. 결론

본 논문에서는 대기모드 제어 기능을 내장한 PWM IC를 설계하고 시뮬레이션을 통해 검증하였다. 설계된 IC는 전원장치가 정상모드 상태에서 동작하는 경우에는 40 ~ 60kHz의 주파수와 20 ~ 88%의 듀티비를 가지는 스위칭 소자 구동신호를 내보내며, 대기모드 상태인 경우에는 33kHz의 주파수와 0.86%의 듀티비를 가지는 스위칭 소자 구동신호를 내보낸다.

시뮬레이션을 통해 검증한 결과 설계한 IC와 같은 대기모드 제어 방식을 적용한 전원장치의 경우 대기모드 상태에서 0.2W이하의 낮은 전력만을 소모함을 확인하였다.

참고 문헌

- [1]Jin-ho Choi ,Jung-won Kim, Dong-young Huh
"The new technique for the lowest power consumption in the stand-by of power supply", 2004 35th Annual IEEE Power Electronics Specialists Conference page :741-746
- [2]Hand-seok Choi, D.Y.Huh "Techniques to minimize Power Consumption of SMPS in standby Mode",Power Electronics Specialists Conference,2005.PESC '05 IEEE 36th page:2817-2822