

## 다층유기물 기판 내에서의 Via 형성방법에 따른 전기적 특성 연구

윤제현\*, 유찬세\*, 박세훈\*, 이우성\*, 김준철\*, 강남기\*, 육종관\*\*, 박종철\*  
\*전자소재패키징연구센터 전자부품연구원, \*\*전기전자공학과 연세대학교

### Study on the characteristics of vias regarding forming method

Je-Hyun Youn\*, Chan-sei Yoo\*, Se-Hoon Park\*, Woo-Sung Lee\*, Jun-Chul Kim\*, Nam-Kee Kang\*,  
Jong-Gwan Yook\*\*, Jong-Chul Park\*

\*Electronic Materials & Packaging Research Center, Korea Electronics Technology Institute,  
\*\*Dept. of Electrical and Electronic Eng., Yonsei University

**Abstract :** Passive Device는 RF Circuit을 제작할 때 많은 면적을 차지하고 있으며 이를 감소시키기 위해 여러 연구가 진행되고 있다. 최근 SoP-L 공정을 이용한 많은 연구가 진행되고 있는데 PCB 제작에 이용되는 일반적인 재료와 공정을 그대로 이용함으로써 개발 비용과 시간 면에서 많은 장점을 가지기 때문이다. SoP-L의 또 하나 장점은 다층구조를 만들기가 용이하다는 점이다. 각 층 간에는 Via를 사용하여 연결하게 되는데, RF Circuit은 회로의 구조와 물성에 따라 특성이 결정되며, 그만큼 Via를 썼을 때 그 영향을 생각해야 한다.

본 연구에서는 multi-layer LCP substrate에 다수의 Via를 chain 구조로 형성하여 전기적 특성을 확인하였다. Via가 70um 두께의 substrate를 관통하면서 상층과 하층의 Conductor를 연속적으로 연결하게 된다. 이 구조의 Resistance와 Insertion Loss를 측정하여, Via의 크기 별 수율과 평균적인 Resistance, RF 계측기로 재현성을 확인하였다.

이를 바탕으로 공정에서의 안정성을 확보하고 Via의 크기와 도금방법에 의한 RF Circuit에서의 영향을 파악하여, 앞으로의 RF Device 개발에 도움이 될 것으로 기대한다. 특히 유기물을 이용한 다층구조의 고주파 RF Circuit에 Via를 적용할 때의 영향을 설계에서부터 고려할 수 있는 자료가 될 것이다.