

넓은 범위의 ZVS동작을 갖는 LCD Backlight 구동용 Dual Half Bridge Inverter

정영진, 한상규, 노정욱, 홍성수, 사공석진, 권기현*, 이효범*
 국민대학교 전력전자연구소, *삼성전기(주) P&M사업부

Zero Voltage Switching(ZVS) Dual Half-Bridge Inverter with Wide Input Voltage Range for LCD Backlight Driver

Young-Jin Jung, Sang-kyoo Han, Chung-wook Roh, Sung-soo Hong, Suk-chin Sakong, Gi-Hyun Kwon* Hyo-Bum Lee*

Kookmin Univ . Power Electronics Cener, *Samsung Electro-Mechanics Co, LTD

ABSTRACT

본 논문에서는 고효율 LCD Backlight 구동을 위해 주로 사용하던 Phase shift Full bridge 방식을 대신할 수 있는 Dual Half Bridge Inverter를 제안하였다.

제안된 회로는 일반적인 Push-Pull 인버터 구동용 제어 IC의 출력 신호 2개로 스위치 4개를 제어할 수 있으며 넓은 범위의 ZVS(zero voltage switching)을 보장하여 소자 발열 및 효율 상승의 이점을 가진다. 제안된 Inverter Topology를 소개하며 동작모드 해석과 시뮬레이션 및 실험을 통한 검증결과를 제시 한다

1. 서 론

LCD 디스플레이 시장의 고속성장과 대형화에 따라 백라이트용 냉음극 방전램프(Cold Cathode Fluorescent Lamp)^[2]는 길어지고 더 많은 수의 램프를 사용하게 된다. 대형 디스플레이에서는 균일한 휘도를 얻기 위하여 램프를 병렬로 사용하며, 대형 LCD 백라이트의 많은 전력 전달을 위해 풀-브리지^{[1],[3]} 방식의 인버터를 채택하고 있다. 하지만 기존 Phase Shift Full Bridge방식은 특히 우선순위가 있는 방법으로써, 기술의 독립성 및 특히 우선순위의 부담을 가지고 있다. 현재 LCD TV의 시장은 32인치형 LCD TV에서 42인치 50인치 시장으로 커져감에 따라 이러한 부담은 더욱 커지게 되었다.

본 논문에서는 새로운 방식의 LCD Backlight 구동방식에 맞추어 다음과 같이 Dual Half Bridge Inverter를 제안하였다. 이는 두 개의 Half Bridge^[4]를 병렬로 구동하여 대칭형 동작으로 구동이 용이하고, Trans. 이차측을 직렬로 연결하여 전 부하 범위에서 램프 전압의 비대칭이 없이 영 전압 스위칭이 가능하다. 본 논문에는 제안된 Topology에 대한 이론적 해석을 바탕으로 및 실험적 검증 실시하여 회로의 우수성을 확인하고자 한다.

2. 본 론

2-1 Dual half bridge 인버터의 구성 및 특징

그림 1. 은 제안된 Dual half bridge 인버터 회로의 개념도이다. 제안된 회로는 P_MOS 보조 스위치 S1 과 S3, N_MOS 주 스위치 S2와 S4 로 구성되고, 주 스위치는 S2와 S4는 시비

율 D로 180도 만큼의 위상차이를 가지고 교대로 도통 차단을 반복한다. S1 과 S3 는 시비율 (1-D)로서 도통 차단을 반복하게 된다. Half-Bridge 동작을 함으로써 넓은 범위의 영전압 스위칭이 가능하다. P_MOS 보조 스위치 사용시, 제안된 회로는 일반적인 Push-pull 인버터 구동용 제어 IC 의 출력 신호 2개로 스위치 4개의 구동을 이룰 수 있다. CCFL panel는 점등시 보이는 램프의 등가저항(R)과 내부의 캐패시턴스(Cp)로 모델링하였다.

그림 1. 의 회로에서, 입력 커패시터 (C1, C2) 스위치 (S1, S2) 트랜스포머 1차측 권선 N_a 로 구성된 회로는 Left half bridge 회로를 구성하고, 입력 커패시터 (C3, C4) 스위치 S3, S4, 트랜스포머 1차측 권선 N_b 로 구성된 회로는 Right half bridge 회로를 구성한다.

그림 2. 는 제안회로의 주요파형이다. 입력 커패시터 C1 과 C2 에 인가되는 DC 전압은 트랜스포머 1차측에서 Volt-Second Balance를 적용하면, DV_{in} , (1-D) V_{in} 이 됨을 알 수 있다. 2차측 전압 V_{sec} 는 $(N_{sec}/N_a)*V_a - (N_{sec}/N_b)*V_b$ 가 되고, 그림 2. 에서 보듯이 최대값 N_{sec}/N_a 를 가지는 대칭적인 구형파 형태로 나오게 되어 Asymmetry 문제를 해결할 수 있다. 따라서, 램프 관전류 및 전압은 대칭적인 AC 정현파를 출력하도록 할 수 있다.

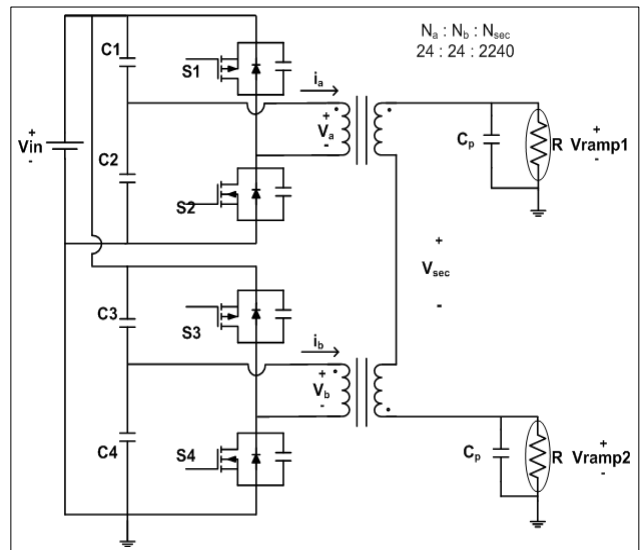


그림 1. Dual half bridge 인버터 회로의 개념도

2-2 모드별 동작해석

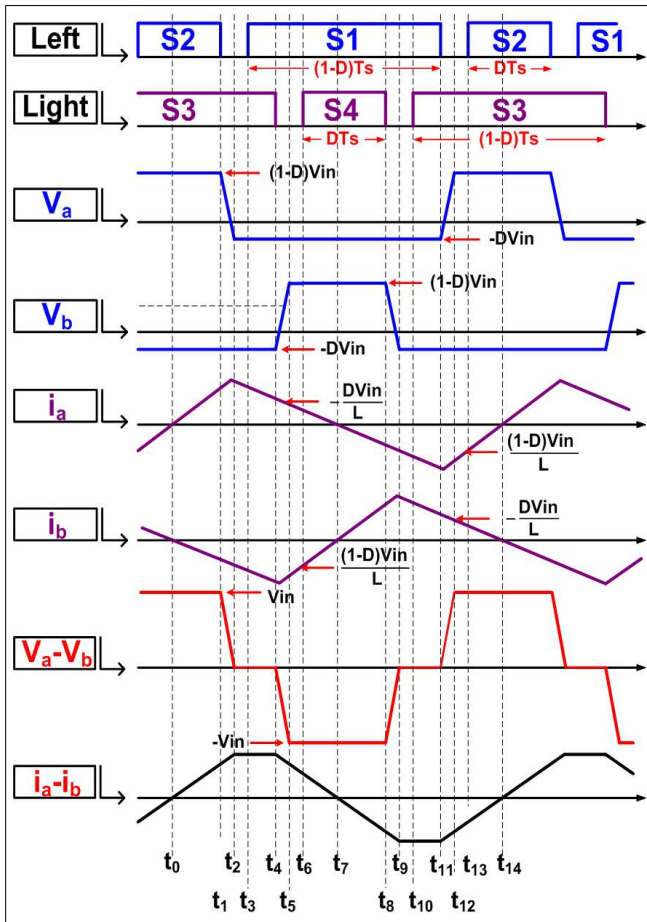


그림 2. Dual half bridge 인버터 전압 · 전류 파형

해석을 용이하게 하기 위해, C1, C3의 양단 전압은 $+DV_{in}$ 전압이고 C1, C3의 양단 전압은 $(1-D)V_{in}$ 전압으로 가정하고, 공진 회로는 트랜스포머의 1차 측에서 바라보아 인덕턴스 부하 L_m 으로 등가적으로 보인다고 가정한다. 처음 반주기 동안의 회로 동작은 다음과 같다.

Mode 1 (t_0-t_1) : 스위치 S2, S3는 On 되어 도통되고, Left half bridge Trans의 전압 V_a 는 $(1-D)V_{in}$ 이 인가되고 V_b 전압은 $-DV_{in}$ 전압이 인가된다. 따라서 1차측 전압의 합(V_a-V_b)은 V_{in} 이 된다. 전류 i_a 는 $(1-D)V_{in}/L_{m_a}$ 의 기울기로 증가하고 전류 i_b 는 DV_{in}/L_{m_b} 의 기울기로 감소한다. 따라서 1차측 전류의 합(i_a-i_b)은 $((1-D)V_{in}/L_{m_a} + DV_{in}/L_{m_b})$ 의 기울기를 가진다.

(여기서 L_{m_a} 는 Left half bridge의 1차측 권선 N_a 에서 바라본 등가 자화 인덕턴스이고, L_{m_b} 는 Right half bridge의 1차측 권선 N_b 에서 바라본 등가 자화 인덕턴스이다.)

Mode 2 (t_1-t_2) : $t=t_1$ 에서 스위치 S2가 Off되면, Left half bridge의 공진 전류 i_a 는 L_{m_a} , $C_{oss}(S1)$ 그리고 $C_{oss}(S2)$ 의 경로로 공진 path가 형성된다. S2의 Drain-Source 간 전압 $V_{ds}(S2)$ 는 V_{in} 까지 상승하게 된다.

Mode 3 (t_2-t_3) : $t=t_2$ 에서 $V_{coss}(S2)$ 가 V_{in} 이 되면, Left half bridge의 공진 전류 i_a 는 S1의 Body diode를 통해 pass를 형성하고, 이 구간 동안 V_a 전압은 $-DV_{in}$ 이 되고, 트랜스포머 1차측 전류의 합(i_a-i_b)은 $i_L(t_2)$ 로 유지한다.

Mode 4 (t_3-t_4) : $t=t_3$ 에서 스위치 S1은 $V_{ds}(S1)$ 가 0인 상태에

서 ZVS 스위칭을 하게 된다. 트랜스포머 1차측 전압의 0이 되고, 트랜스포머 1차측 전류의 합 $i_L(i_a-i_b)$ 은 $i_L(t_2)$ 로 유지한다.

Mode 5 (t_4-t_5) : $t=t_4$ 에서 스위치 S3가 차단되고, Light half bridge의 공진 전류 i_b 는 L_{m_b} , $C_{oss}(S3)$, $C_{oss}(S4)$ 의 공진 경로가 형성된다. Drain-Source간 전압 $V_{ds}(S4)$ 에서 0 까지 하강한다.

Mode 6 (t_5-t_6) : $t=t_5$ 에서 S4의 body diode가 도통되어, $V_{ds}(S4)$ 는 영전압 상태를 유지한다.

Mode 7 (t_6-t_7) : $t=t_6$ 에서 S4는 $V_{ds}(S4)$ 가 0인 상태에서, ZVS 스위칭을 하게 된다. Light half bridge의 V_b 전압은 $(1-D)V_{in}$ 이 인가된다. 스위치 S2는 차단, S1은 도통된 상태이고 V_a 에는 DV_{in} 이 인가된다. 따라서 1차측 전압의 합은 $-V_{in}$ 이 된다.

나머지 (t_8-t_{14}) 구간은 처음 반주기 동안의 회로동작과 같고 부호만 반대인 대칭 동작이므로 설명은 생략한다.

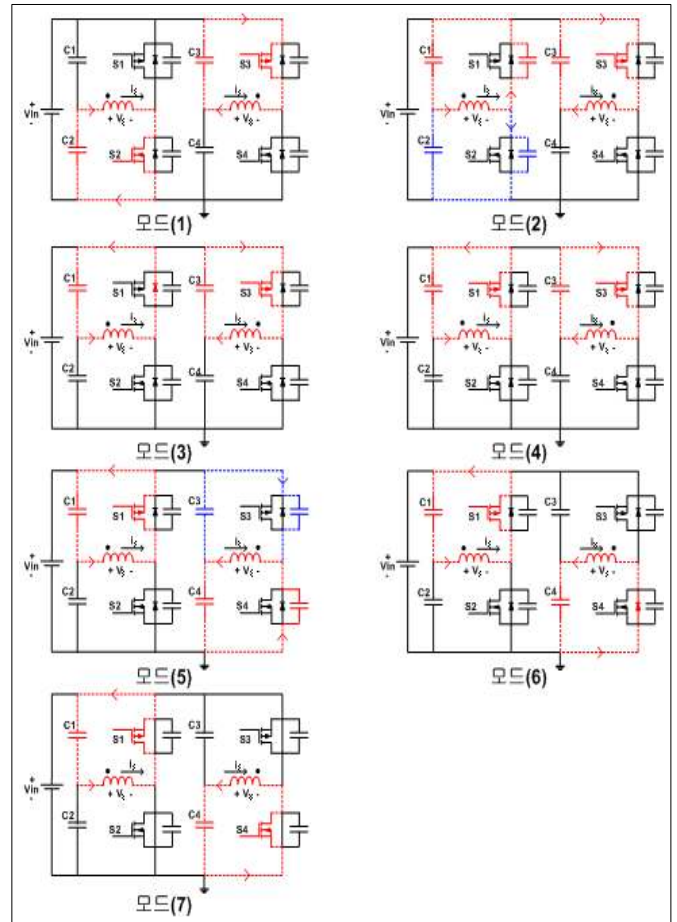


그림 3. 각 모드별 도통 경로

2-3 모의실험

그림. 4는 제안된 Dual half bridge 회로의 모의실험 결과이다. 입력 전압 V_{in} 은 24V이고, N-channel MOSFET 스위치 S2와 S4의 Duty는 0.3이며, 스위칭 주파수 f_s 는 62.5kHz이다. CCFL panel은 LTA320WT-L06 CCFL패널을 기준으로 $6mArms$ 가 흐를때 1250 V_{rms} 전압을 갖는 특성을 환산한 등가 저항 208k Ω 과 이와 병렬로 연결된 CCFL panel 내부의 Cap은 12pF, 램프패턴 Cap은 5pF으로 적용하였다. 그리고 트랜스포머의 각 값들은 실제 32인치 인버터에 사용되고 있는 트랜스포머에 맞

추였다. Magnetic Inductance L_m 은 $233\mu H$, Left half bridge 단과 Right half bridge 단의 1차 측 Leakage Inductance $L_{a,k_{pri}}$ 와 $L_{b,k_{pri}}$ 는 $17\mu H$ 이고, 2차 측 Leakage Inductance $L_{k_{sec}}$ 는 $394mH$ 이고 트랜스포머 일차 측 대 이차 측 턴비 $N_a:N_b:N_s$ 는 $24:24:2240$ 이다. 입력 커패시터 $C1$ 과 $C3$ 는 $7.2V [DV_{in}]$ 전압이 걸리고 $C2$ 와 $C4$ 는 $16.8V [(1-D)V_{in}]$ 전압이 걸린다. 따라서 Left half bridge 단 트랜스포머 일차 측의 전압 V_{pri_Left} 와 Right half bridge 단 트랜스포머 일차 측의 전압 V_{pri_Right} 는 양의 Powering 구간에는 $+(1-D)V_{in}$ 값을 유지하고 음의 Powering 구간에는 $-DV_{in}$ 의 값을 유지하면서 peak-to-peak 값이 V_{in} 을 가진다. Left half bridge 단 트랜스포머 일차 측의 전압 V_{pri_Left} 와 Right half bridge 단 트랜스포머 일차 측의 전압 V_{pri_Right} 가 180도 차이를 가지고 대칭적으로 동작하면서 일차 측 트랜스포머 전압은 peak-to-peak가 $2V_{in}$ 인 $48V$ 전압을 가진다. Left half bridge 단과 Right half bridge 단이 대칭적으로 동작해서 출력의 전압과 전류가 정현파를 나타낸다. 모의실험을 통하여 이론적 해석과 잘 맞음을 볼 수 있다.

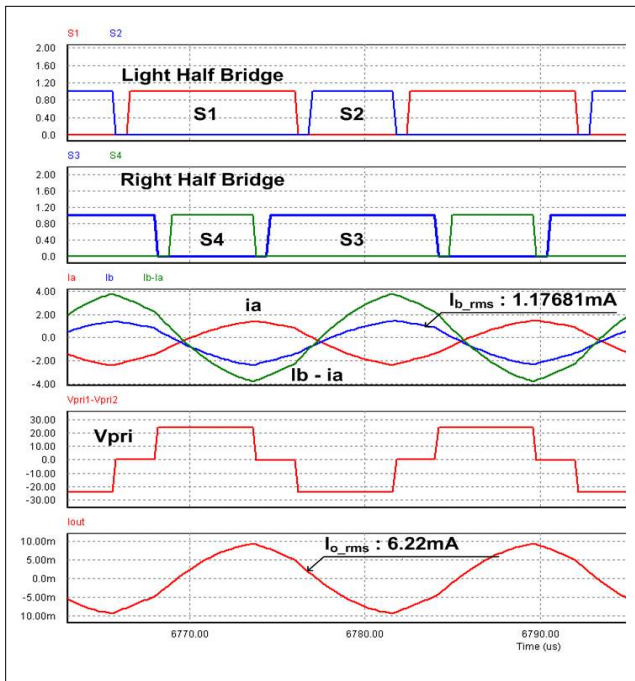


그림 5 모의실험결과

2-4 실험을 통한 검증

Dual half-bridge 인버터에 실험에 사용된 32인치 LCD 인버터 사양은 표 1과 같다.

항목	값
$V_{in} [V_{dc}]$	24
Main Freq. [kHz]	62.5
Test CCFL panel	LTA320WT-L06
$I_{amp} [mA_{rms}]$	6.0
$C_{pattern} [pF]$	5

표 1. 32인치 Inverter Specification

입력 전압은 $24V$ 이고, 구동 주파수는 $62.5kHz$ 이다. 실험에 사용된 CCFL panel은 LTA320WT-L06을 사용하였으며 구동

램프 전류는 $6mA_{rms}$ 가 되도록 하였다. 보드에 구성되어 있는 pattern cap.은 $5pF$ 이다.

그림 6.은 제안된 Dual half bridge 인버터 회로의 실험파형이다. i_a 및 i_b 전류는 Asymmetry half 동작에 의해서 비대칭 전류파형을 나타내지만, 두 전류의 차인 $i_a - i_b$ 전류 i_{pri} 는 Asymmetry 없는 SIN파 형태의 전류파형을 나타내고 있다. 또한 출력램프 전류 역시 Asymmetry 현상 없는 SIN 형태의 파형이 측정되었다. 이와 같은 사실을 바탕으로 실험적 검증 결과와 이론적 해석이 일치함을 알 수 있다.

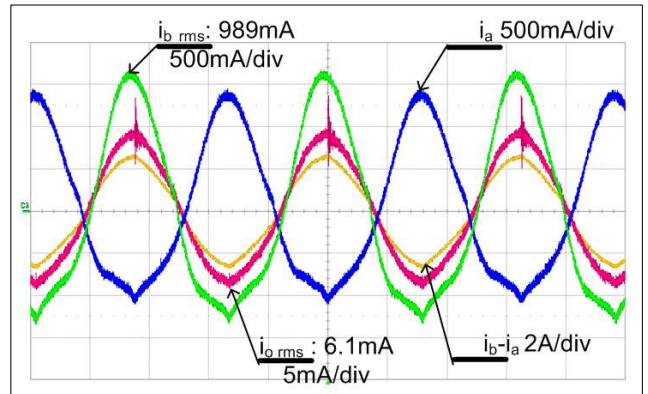


그림 6 Dual half bridge 1차측 및 램프 전류 파형

3. 결론

본 논문은 기존의 Full bridge 방식의 구동방법을 대체 할 수 있는 LCD Backlight 구동용 Dual half bridge inverter를 제안하였다. 제안된 Topology는 넓은 범위의 영전압 스위칭을 보장하며, 출력 램프전류의 대칭성을 보장하여 LCD Backlight 구동용 inverter로서 적합함을 이론 및 실험을 통하여 검증하였다.

이 논문은 삼성전기(주)의 연구비 지원에 의하여 연구되었습

참고 문헌

- [1] J. A. Sabate, V. Vlatkovic, R. B. Ridley, F. C. Lee, and B. H. Cho, "Design considerations for high-voltage high-power full-bridge zero-voltage-switched PWM converter," in Proc. IEEE APEC, 1990, pp. 275-284.
- [2] H. Matsuo, F. Kurokawa, L. Tu and K. Shimizu. "Performance characteristics of a novel combined half-bridge type inverter for electronic ballast for Lighring" Journal of IEE of Japan, No. 3, pp. 147-155, 1996.
- [3] W. Chen, F. C. Lee, M. M. Jovanovic, and J. A. Sabate, "A comparative study of a class of full bridge zero-voltage-switched PWM converters," in Proc. IEEE APEC, 1995, pp. 893-899.
- [4] Y.-H. Leu and C.-L. Chen, "Analysis and design of two-transformer asymmetrical half-bridge converter," in Proc. IEEE PESC, 2002, pp. 943-948.