

LCD Backlight 구동 응용을 위한 고효율 Dual Active Clamp Forward(DACF) Inverter

신용생, 한상규, 노정욱, 홍성수, 사공석진, 권기현*, 이효범*
 국민대학교 전력전자 연구소, *삼성전기(주) P&M 사업부

Dual Active Clamp Forward(DACF) Inverter for LCD Backlight Drive Applications

Yong-Saeng Shin, Sang-Kyoo Han, Chung-Wook Roh, Sung-Soo Hong, Sug-Chin Sakong,
 Gi-Hyun Kwon* Hyo-Bum Lee*

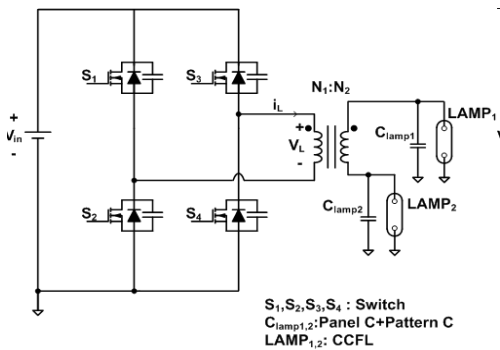
Kookmin University Power Electronics Center, *Samsung Electro-Mechanics Co., LTD.

ABSTRACT

LCD Backlight 구동 응용을 위한 새로운 인버터 회로 Topology인 Dual Active Clamp Forward (ACF) Inverter를 제안한다. 제안된 회로는 LCD의 광원 역할을 하는 냉음극 형광 램프(Cold Cathode Fluorescent Lamp, CCFL) 구동을 위한 회로로서, 넓은 입력 범위 및 부하 범위에서도 영 전압 스위칭 동작을 보장하며, 출력 AC 전류의 대칭성을 보장한다. 더욱이 기존 Symmetric Phase Shift Full Bridge방식은 특허 우선순위가 있는 방법으로써, Dual ACF Inverter를 사용할 경우 특허 Royalty 부담을 줄일 수 있다. 본 논문에서는 제안된 회로의 동작원리에 대한 타당성을 이론적 분석 및 모의실험을 통하여 검증한다.

1. 서론

[그림. 1]은 LCD TV의 Backlight를 구동하기 위한 인버터를 나타낸 것이다. 전력 변환단의 경우, 일반적으로 풀브릿지 컨버터를 채용하고 있는데, 이는 4개의 스위칭 소자와 1개의 변압기로 구성되어 있으며, 대칭형 phase-shift 동작으로 초기 구동이 용이하고, 전 부하 범위에서 램프 전압의 비대칭이 없이 영 전압 스위칭이 가능하다. 그러나 대칭형 phase-shift 풀브릿지 회로는 특허 우선순위가 있는 기술로서, 기술 보유 업체에 특허료를 지불해야하는 큰 제약 조건이 따른다.



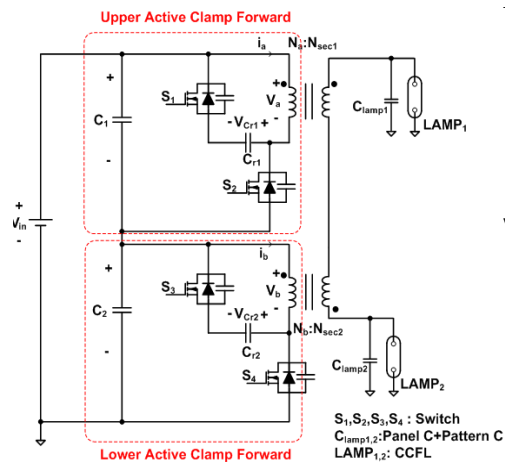
[그림. 1] 풀브릿지를 이용한 LCD Backlight 구동회로

본 논문에서는 상기 문제점을 해결하기 위해 새로운 방식의 전력 변환 회로를 제안하고, 이론적 해석 및 실험적 검증 통해 회로의 우수성을 확인하고자 한다.

2. Dual Active Clamp Forward Inverter

2.1 제안회로

[그림. 2]는 본 논문에서 제안하는 Dual Active Clamp Forward 인버터 회로의 개념도를 나타내고 있다. 기본적으로 Active Clamp Reset방식[1]의 회로 2개를 사용하여, 각각의 냉음극 형광 램프를 구동하는 방식이며, 기존의 풀브릿지 회로에 비해 소자 내압을 저감시킬 수 있다. 또한 트랜스포머의 이용률은 기존의 풀브릿지와 동일하며 넓은 입력 및 부하 변동 범위에서 영 전압 스위칭이 가능하다.



[그림. 2] Dual Active Clamp Forward 인버터 회로의 개념도

본 논문에서 제안하는 Dual Active Clamp Forward 인버터 회로는 보조 스위치 S_1 과 S_3 , 주 스위치 S_2 와 S_4 로 구성된다. 주 스위치 S_2 와 S_4 는 시비율 D 를 가지며 서로 180도 만큼의 위상 차이를 가지고 교대로 도통/차단을 반복한다. 반면에 보조 스위치 S_1 과 S_3 는 시비율 $(1-D)$ 를 가지며, 마찬가지로 180도 만큼의 위상 차이를 가지고 도통/차단을 반복한다.

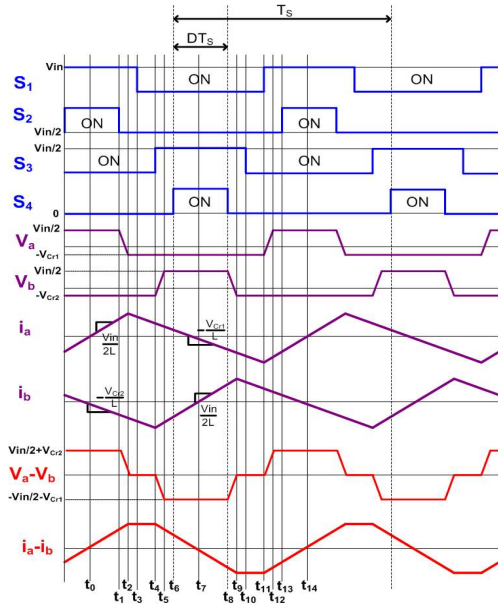
P channel 소자를 사용하여 보조 스위치를 구성할 경우에는, 일반적인 Push-Pull 인버터 구동용 제어 IC의 출력 신호 2개만으로 모든 스위치 소자(4개)의 구동을 할 수 있다.

입력 커패시터 C_1 과 C_2 에 인가되는 전압을 구하기 위하여, 트랜스포머 1차측에서 Volt-Second Balance를 적용하면, 커패시터 각각에 $(V_{in}/2)$ 의 DC전압이 인가됨을 알 수 있다.

2.2 동작 모드 해석

해석을 용이하게 하기 위해 아래와 같은 가정을 한다.

- * C_1 및 C_2 양단 전압은 $V_{in}/2$ 이며, C_{r1} 및 C_{r2} 양단 전압은 $DV_{in}/\{2(1-D)\}$ 이다.
- * 공진회로의 트랜스포머 1차 측에서는 인덕턴스 부하 L_m 이 등가적으로 보인다.
- * 처음 반주기 동안의 회로 동작을 7개의 모드로 나누어서 설명한다.



[그림. 3] 각 부 주요 전압 및 전류 파형

Mode 1 ($t_0 \sim t_1$) : 먼저 Upper ACF 인버터 부분의 주 스위치 S_2 가 도통되어 있고, 보조 스위치 S_1 은 차단되어 있는 상태이며, V_a 전압은 $(V_{in}/2)$ 가 된다. 전력이 부하로 전달되는 Powering 구간에 해당한다. Lower ACF 부분의 주 스위치 S_4 는 차단, 보조 스위치 S_3 는 도통된 상태이며 V_b 전압은 $(-V_{Cr2})$ 가 된다. 따라서 턴 비를 고려하지 않았을 때 2차 측에 유도되는 전압은 $(V_a - V_b) = (V_{in}/2) + V_{Cr2}$ 이 된다. N_a 에 흐르는 전류 i_a 는 $(V_{in}/2L_m)$ 의 기울기로 증가하며, 여기에서 L_m 는 Upper ACF 인버터의 1차 측에서 바라본 등가 자화 인덕턴스이다.

Mode 2 ($t_1 \sim t_2$) : $t=t_1$ 에서 스위치 S_2 가 차단되고, 이 시점에서 전류 i_a 는 I_{pk} 값을 가지게 된다. 이 구간동안 L_m 과 $C_{ds}(S_1)$ 그리고 $C_{ds}(S_2)$ 의 공진에 의해 S_2 의 드레인-소스 전압 $V_{ds}(S_2)$ 는 0에서 $V_{in}/2 + V_{Cr1}$ 까지 상승하며, S_1 의 드레인-소스 전압 $V_{ds}(S_1)$ 은 $V_{in}/2 + V_{Cr1}$ 에서 0까지 하강한다.

Mode 3 ($t_2 \sim t_3$) : $t=t_2$ 에서 $V_{ds}(S_1)$ 가 0이 되면, S_1 의 Body Diode가 도통한다. 따라서 이 구간 동안 V_a 전압은 $(-V_{Cr1})$ 가 유지되며, S_1 스위치의 영 전압 스위칭(ZVS)을 가능하게 한다. 트랜스포머 1차 측 전류의 $(i_a - i_b) = i_L(t_2)$ 로 유지한다.

Mode 4 ($t_3 \sim t_4$) : $t=t_3$ 에서 스위치 S_1 은 $V_{ds}(S_1)$ 가 0인 상태에서, 영 전압 스위칭 동작으로 도통한다. 이 구간 동안 V_a 전압은 $(-V_{Cr1})$ 을 유지한다. 이 때 Lower Active Forward

Clamp 회로의 스위치 S_3 는 도통, S_4 는 차단되어 있는 상태이기 때문에 V_b 에는 $(-V_{Cr2})$ 가 인가되어 있는 상태이고, 따라서 턴 비를 고려하지 않았을 때 2차 측에 유도되는 전압 $(V_a - V_b) = 0$ 이 된다.

Mode 5 ($t_4 \sim t_5$) : $t=t_4$ 에서 스위치 S_3 가 차단되고, 이 구간 동안 L_m , $C_{ds}(S_3)$, 그리고 $C_{ds}(S_4)$ 의 공진에 의해 S_3 의 드레인-소스 전압 $V_{ds}(S_3)$ 는 0에서 $V_{in}/2 + V_{Cr2}$ 까지 상승하며, S_4 의 드레인-소스 전압 $V_{ds}(S_4)$ 는 $V_{in}/2 + V_{Cr2}$ 에서 0까지 하강한다.

Mode 6 ($t_5 \sim t_6$) : $t=t_5$ 에서 $V_{ds}(S_4)$ 가 0이 되면, S_4 의 Body Diode가 도통하여 영 전압 상태를 유지하며, 이 구간 동안 V_b 전압은 $(V_{in}/2)$ 을 유지한다.

Mode 7 ($t_6 \sim t_7$) : $t=t_6$ 에서 S_4 는 $V_{ds}(S_4)$ 가 0인 상태에서, 영 전압 스위칭 동작으로 도통한다. 이 구간동안 V_b 전압은 $(V_{in}/2)$ 을 유지한다. 이 때 Upper Active Forward Clamp 회로의 스위치 S_2 는 차단, S_1 은 도통된 상태이기 때문에 V_a 에는 $(-V_{Cr1})$ 가 인가된 상태이고, 따라서 턴 비를 고려하지 않았을 때 2차 측에 유도되는 전압은 $(V_a - V_b) = (-V_{in}/2 - V_{Cr1})$ 이 된다.

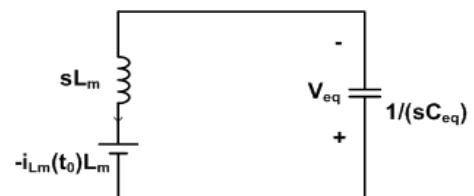
다음 반주기 동작도 상기의 동작과 유사하며, 주 스위치 S_2 와 보조 스위치 S_3 도 마찬가지로 턴 온시 영 전압 스위칭 동작을 한다.

2.3 영 전압 스위칭 조건

스위치가 영전압 스위칭을 하기 위해서는 L_m 에 흐르는 전류의 에너지에 의해 스위치의 C_{ds} 를 $V_{in}/2 + V_{Cr}$ 에서 0까지 방전시켜야 한다. 이를 등가회로로 그리면 [그림.4]와 같고, 여기에서 C_{eq} 는 S_1 과 S_2 스위치의 C_{ds} 의 합이다.

$$V_{eq} = i_{L_m}(t_0) \sqrt{\frac{C_{eq}}{L_m}} \sin\left(\frac{t}{\sqrt{L_m C_{eq}}}\right)$$

따라서, V_{eq} 가 $\frac{V_{in}}{2} + \frac{DV_{in}}{D(1-D)}$ (D 는 0.5보다 작으므로, 이 값은 항상 $V_{in}/2$ 보다 작고, 따라서 기존의 풀브릿지 회로보다 넓은 범위에서 ZVS가 가능해진다.)보다 커져야 영 전압 스위칭이 가능해지며, 이를 위해서는 L_m 이 작거나 L_m 의 초기 전류값이 커야한다. 또한 공진구간 동안 전압을 상승시키기 위한 충분한 시간을 확보해야 영 전압 스위칭 동작이 가능하다.



[그림. 4] 등가회로

2.4 소자내압

제안회로의 1차 측 권선, N_a 에 대하여 Volt-Second Balance 법칙을 적용하면, 커패시터 C_{r1} 의 전압은 $DV_{in}/\{2(1-D)\}$ 가 된다. 이때 스위치의 Drain-Source간 전압 스트레스는

$(\hat{V}_{in}/2 + V_{Cr1})$ 이 되는데, 시비율 D 가 0.5보다 작으므로, 커패시터 C_{r1} 전압의 최대값은 $(\hat{V}_{in}/2)$ 보다 작아지게 되며, 결국 스위치의 전압 스트레스는 기존의 $(\hat{V}_{in}/2)$ 보다 작아지게 된다. 따라서 스위치의 턴 오프 손실이 줄어들게 되어, 회로의 고효율 동작을 가능하게 한다.

Lower Active Clamp Forward 회로의 동작도 상기의 동작과 유사하며, 모든 스위치의 전압 스트레스는 기존의 \hat{V}_{in} 보다 작아지게 된다.

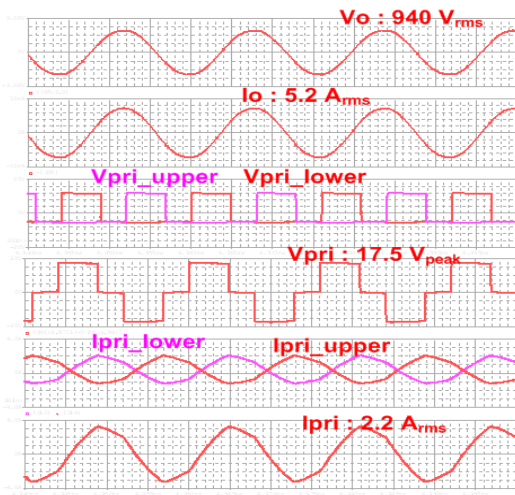
2차측 전압 V_{sec} 는 $\left(\frac{N_{sec}}{N_a} \times V_a\right) - \left(\frac{N_{sec}}{N_b} \times V_b\right)$ 가 되며, 대칭적인 구형파 형태로 나오게 되어, 2차측 공진 회로에 인가된다. 따라서, 램프 관 전류 및 전압은 대칭적인 AC 정현파를 출력하도록 할 수 있다. 또한 종래의 트랜스포머와 비교해 권선비가 비슷하고, 트랜스포머의 VA값이 비슷하여, 종래 기술의 트랜스포머를 그대로 사용할 수 있게 된다.

2.5 모의실험 및 실험 결과

모의실험은 32인치 LCD용 CCFL을 대상으로 하였으며, $1210V_{rms}/7mA_{rms}$ 의 Spec.을 만족하기 위하여 부하저항 특성을 이용 173k Ω 의 저항을 사용하였다. 제안된 Dual Active-Clamp Forward 회로의 입력 전압 \hat{V}_{in} 은 24V이고, N-channel MOSFET 스위치 S_2 와 S_4 의 Duty는 0.3이며, 스위칭 주파수 f_s 는 62.5Khz이다. 그리고 트랜스포머의 Magnetic Inductance $L_m=233\mu H$ Upper단과 Lower단의 1차 측 Leakage Inductance $L_{lkg, pri}$ 는 각각 17 μH 이고, 2차 측 Leakage Inductance $L_{lkg, sec}$ 는 394mH이다. 트랜스포머 1차 측 대 2차 측 턴 비는

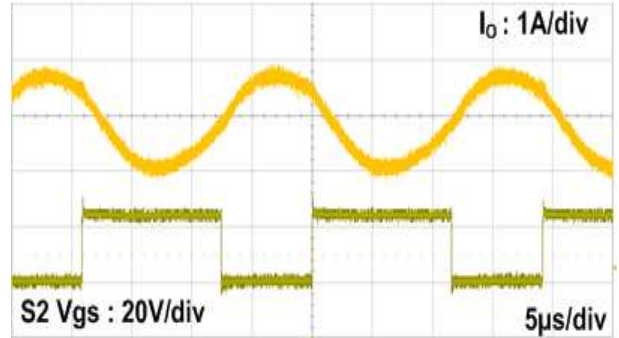
$N_a : N_b : N_{sec1} : N_{sec2} = 24 : 24 : 2240 : 2240$ 이다. (이는 기존 풀브릿지 회로에서 사용하는 트랜스포머 사양이다.)

Active-Clamp Forward의 C_{r1} 과 C_{r2} 의 커패시터 전압은 Buck-Boost 동작이므로 $\frac{D\hat{V}_{in}}{2(1-D)} \approx 5V$ 가 된다. Upper 단 트랜스포머 1차 측 전압(V_{pri_upper})과 Lower 단 트랜스포머 1차 측 전압(V_{pri_lower})은 Positive powering구간에서는 $(\hat{V}_{in}/2) \approx 12V$ 값을 유지하며, Negative powering구간에서는 $\frac{-D\hat{V}_{in}}{2(1-D)} \approx -5V$ 의 값을 유지한다. 따라서 1차 측 전압의 최



[그림. 5] 모의실험 결과

대값은 $\frac{\hat{V}_{in}}{2} + \frac{D\hat{V}_{in}}{2(1-D)} \approx 17V$ 가 된다. Upper단 트랜스포머 1차 측 전압(V_{pri_upper})과 Lower 단 트랜스포머 1차 측 전압(V_{pri_lower})이 180도 차이를 가지고 대칭적으로 동작하면서 1차 측 트랜스포머 전압은 Peak-to-peak $\approx 36V$ 전압을 가진다. Upper단과 Lower단이 대칭적으로 동작해서 출력의 전압과 전류가 정현파를 나타낸다. [그림. 5]는 제안된 회로의 모의실험 결과이다. 이를 통해 이론적 해석과 잘 맞음을 알 수 있다.



[그림. 6] 실험 결과

[그림. 5]는 제안된 회로의 출력 전류파형을 나타내고 있다. 모의실험에서 확인한 바와 같이 대칭적인 정현파 파형이 잘 나타나고 있음을 알 수 있다.

3. 결론

본 논문에서는 LCD Backlight를 구동하기 위한 DACF 인버터를 제안하였다. 제안된 회로는 넓은 입력범위에서 스위치의 영 전압 스위칭 동작을 보장함으로써 소자 발열 감소 및 고효율 동작을 가능하게 하며, 모든 스위치의 전압 스트레스가 기존의 풀브릿지 회로와 동일한 \hat{V}_{in} 이다. 또한, 트랜스포머 2차 측 V_{sec} 전압을 대칭적인 AC전압으로 만들어줌으로써, 출력 램프 전압 및 전류의 대칭성을 보장하며, 트랜스포머의 이용률(VA rating)이 기존 풀브릿지 방식과 동일하다. 제안된 회로 채용시에는 기존 회로와 차별화된 회로구조를 사용하면서도 더 나은 성능을 기대할 수 있다. 본 논문에서는 이론적 해석 및 모의실험을 수행하며, 실험을 통하여 제안된 회로의 동작을 검증하였다.

이 논문은 삼성전기(주)의 연구비 지원에 의하여 연구되었음

참고 문헌

- [1] Weiyun(Sophie) Chen, "Series-Parallel Resonant Forward Inverter as a Cold Cathode Fluorescent Lamp(CCFL) Driver", Proc. IEEE APEC2002, pp.943-947 vol.2, March 2002
- [2] Sheng Tai Lee, "Circuit structure for driving a plurality of Cold Cathode Fluorescent Lamps", U.S. Patent 6781325B2, Aug.24, 2004.
- [3] Yung-Lin Lin, "High-efficiency adaptive DC/AC converter", U.S. Patent 6804129, Oct.12, 2004
- [4] Yu-Kang Lo, "A High-Voltage Input Backlight Module Driver for Multi-Lamp LCD Panels." PEDS 2005.