

VCO 이득 변화와 주파수 간격 변화를 줄인 DTV용 광대역 CMOS VCO 설계

고승오, 심상미, 서희택, 김정규\*, 유종근  
 인천대학교 전자공학과, \*컴퓨터공학과

Design of a Wide-Band CMOS VCO With Reduced Variations of VCO Gain and Frequency Steps for DTV Tuner Applications

S. O. Ko, S. M. Sim, H. T. Sho, C. K. Kim\*, C. G. Yu  
 Dept. of Electronics Engineering, \*Dept. of Computer Engineering, University of Incheon

**Abstract** - Since the digital TV signal band is very wide (54~806MHz), the VCO used in the frequency synthesizer must also have a wide frequency tuning range. Multiple LC VCOs have been used to cover such wide frequency band. However, the chip area increases due to the increased number of integrated inductors. A general method for achieving both reduced VCO gain(Kvco) and wide frequency band is to use the switched-capacitor bank LC VCO. In this paper, a scheme is proposed to cover the full band using only one VCO. The RF VCO block designed using a 0.18um CMOS process consists of a wideband LC VCO with reduced variation of VCO gain and frequency steps. Buffers, divide-by-2 circuits and control logics the simulation results show that the designed circuit has a phase noise at 100kHz better than -106dBc/Hz throughout the signal band and consumes 9.5~13mA from a 1.8V supply.

편상 DTV 수신 대역을 UHFH(425MHz~850MHz), UHFL(212.5MHz~425MHz), VHFH(106.25MHz~212.5MHz), VHFL(53.125MHz~106.25MHz)로 4등분 하였으며, 제안된 회로는 대역 선택신호 (S1, S0)와 Control logic에 의해 각 대역 신호를 선택적으로 발생시킬 수 있다.

2.1.1 VCO

그림 2는 설계한 VCO의 회로도이다. 설계한 VCO는 NP-core 형태로써 N-core only type이나 P-core only type에 비해 같은 바이어스 전류 조건 하에서 출력 진폭이 2배 크기 때문에 전력소모 면에서 유리하므로, DTV 수신기 응용에 적합하다. 또한, 광대역에 적합하도록 넓은 tuning range 갖기 위해 제어신호로 동작하는 6-bit Capacitor bank를 구성하였고 이득 변화와 주파수 간격 변화를 줄이기 위해서 Band select cap bank, Gain compensation varactor bank, Gain interval compensation bank를 사용 하였다.

1. 서 론

최근 모든 미디어 매체들은 기존의 아날로그 방식을 탈피하여 운용상, 구조상 많은 장점을 가지고 있는 디지털 방식으로 변환을 하고 있다.<sup>[1]</sup> 디지털 TV용 튜너 IC를 구현하는데 있어서 채널 선택을 위한 고성능 주파수합성기는 LO(Local Oscillator) 신호 발생을 위해 꼭 필요한 블록이며, VCO는 주파수합성기의 핵심 블록이다.

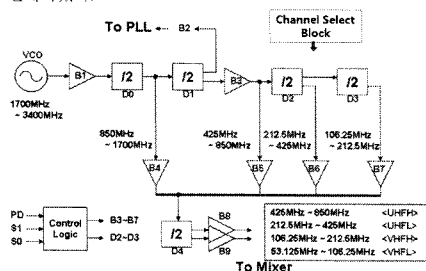
현재의 디지털 TV 신호 대역은 광대역(54~806MHz)이기 때문에 VCO 또한 광대역 특성을 가져야 한다. 광대역 주파수 튜닝 특성을 얻기 위해 기존에 사용된 방법은 3개<sup>[2]</sup> 또는 4개<sup>[3,4]</sup>의 LC VCO를 사용하는 것이다. 그러나 이 방법은 주파수 대역 별로 VCO의 특성을 최적화하여 좋은 성능을 얻을 수 있다는 장점은 있으나, 여러 개의 LC VCO를 사용하기 때문에 필요한 on-chip 인덕터의 수가 늘어나서 칩 면적이 커지고 비용이 증가한다는 문제점이 있다. 또한 VCO의 캐패시터 뱅크의 비트수가 증가함에 따라 저 주파 대역과 고주파 대역의 간격이 벌어짐에 따라 제어 전압에 따른 주파수 이득 특성에 큰 차이를 보이는 문제점이 발생하게 되므로 안정적인 광대역의 구현에 제한이 따르게 된다.<sup>[2]</sup>

본 논문에서는 광대역 VCO의 구현을 위해 하나의 VCO만을 사용하였고, 이득변화와 주파수 간격의 오차를 개선하는 방법을 제안하였으며, DTV 튜너용 광대역 VCO를 0.18um CMOS 공정을 사용하여 설계하였다.

2. 본 론

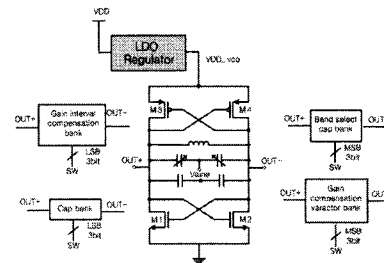
2.1 DTV 수신기용 VCO 블록

본 논문에서 제안하는 DTV 수신용 RF VCO 블록을 그림 1에 보았다. 제안된 회로는 하나의 광대역 LC VCO와 5개의 ÷2의 주파수 분주기 및 다수의 버퍼로 구성된다. ATSC 방식의 Digital TV 방송 표준 주파수 대역을 만족하기 위해, VCO는 1.6GHz에서 3.6GHz의 대역 범위에서 발진하도록 설계하였으며, 최종 Mixer에 전달되는 LO 신호는 주파수 분주기와 버퍼를 통해 생성되도록 설계하였다.



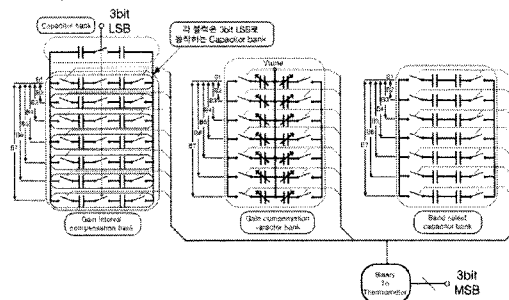
<그림 1> 제안된 VCO 블록

본 논문은 정보통신부 출연금으로 ETRI, SoC산업진흥센터에서 수행한 IT SoC 핵심설계인력양성사업의 연구결과이며, IDEC 지원에 의해서도 일부 수행되었음.



<그림 2> LC type VCO 회로도

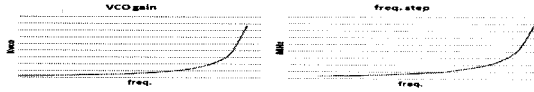
그림 3은 이득 변화와 주파수 간격 변화를 줄이기 위해 사용된 Capacitor bank의 동작을 보여준다. 넓은 tuning range를 갖는 VCO를 하나의 Capacitor bank로 동작을 시키면 높은 주파수일 때와 낮은 주파수일 때의 VCO gain과 그 gain 사이의 frequency step의 변화율이 상당히 크게 된다. 이것은 주파수 합성기의 동작을 위한 다른 회로의 특성에 변화를 줄수 있기 때문에 조정이 필요하다. 이러한 조정을 하기 위해서 그림 3과 같은 방법을 사용하였다. 이 방법은 VCO를 6bit(SW<sub>0</sub>~SW<sub>5</sub>)으로 control하는 방법이다. 우선 VCO의 tuning range가 넓기 때문에 B0~B7의 8개의 band로 나누어서 사용 하였다. 각 band의 선택은 6bit중 3bit MSB를 이용하여 Binary-To-Thermometer를 동작 시키고 그 출력으로 인하여 Band select cap bank를 동작 시켜서 band를 선택한다.



<그림 3> 6bit 제어신호를 갖는 VCO capacitor bank

하나의 band안에서는 3bit LSB를 이용하여 Capacitor bank를 동작 시켜서 gain을 얻을 수 있다. 하지만 gain의 변화율이 각 band마다 크기 때문에 그것을 보상해 주기 위해 3bit MSB로 동작하는 Gain compensation varactor bank를 사용하였다. 이 bank를 사용하여 각 band에서의 gain을 보상해 줄 수가 있다. 이 방법을 사용하면 gain의 변화를 줄여줄 수 있지만 frequency step의 변화율을 줄일

수는 없기 때문에 각 band에서 Capacitor bank가 동작을 할 때 같은 3bit LSB로 동작하는 Gain interval compensation bank를 사용하여서 frequency step을 줄여 주었다. Gain interval compensation bank안의 각 블록의 Capacitor는 3bit LSB로 동작하는 또 하나의 Capacitor bank이다. 주파수가 내려가면서 band를 선택할 때나 gain과 frequency step을 줄여 줄때는 사용했던 capacitor를 reuse하는 방식을 적용 하여 필요한 전체 capacitance를 줄이고 칩 면적을 줄였다.

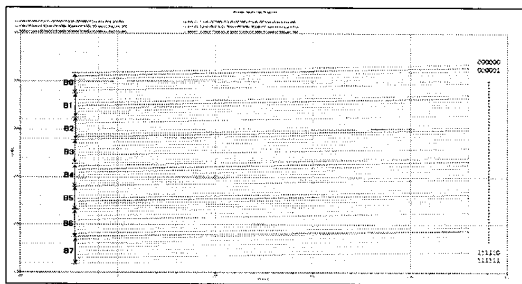


〈그림 4〉 일반 VCO의 gain과 frequency step변화



〈그림 5〉 제한한 VCO의 gain과 frequency step변화

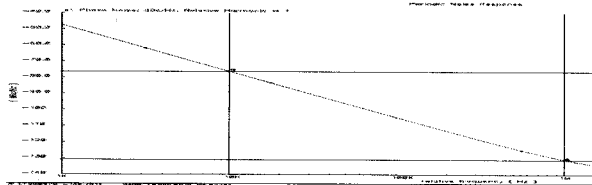
그림 6은 6bit 제어신호에 따른 64개의 VCO gain curve 특성이다. VCO gain의 변화는 59-94.4MHz/V( $\pm 17.7$ MHz/V,  $\pm 22.9\%$ )이며 이들과의 간격인 frequency step은 26-42.5MHz( $\pm 8.25$ MHz,  $\pm 24\%$ )를 갖는다. VCO의 발진 주파수가 1.6GHz부터 3.6GHz 까지 넓은 주파수 대역을 커버하고 있어, Channel Select Block을 통해 DTV대역의 주파수 영역(54-806MHz)을 충분히 만족하는 것을 확인 할 수 있다.



〈그림 6〉 설계된 VCO의 주파수 tuning 특성

2.2 모의실험 결과

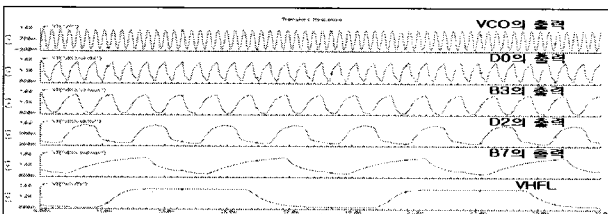
그림 7은 Divider와 버퍼를 거친 최종 UHFH 대역 신호(가장 높은 주파수)의 위상잡음 특성으로 10KHz offset 주파수에서 위상잡음은 -76dBc/Hz이다. VCO에서 발생한 신호는 Divider에 의해 4분주 된 후 최종적으로 Mixer에 전달된다. Divider를 지날 때마다 위상잡음은 6dB 정도 좋아지며, UHFH인 경우에는 2개의 Divider를 지나기 때문에, VCO에서 출력된 -64dBc/Hz의 위상잡음보다 12dB가 좋아진 결과를 확인 할 수 있다.



〈그림 7〉 UHFH 대역 출력 신호의 위상 잡음 특성

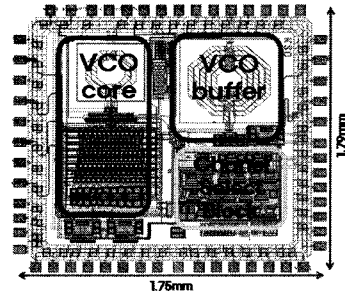
그림 8은 최종 출력이 VHFL 대역 신호가 되도록 Control logic의 입력을 설정한 경우의 transient 해석 모의실험 결과이다. VCO 출력 신호가 각각의 divide-by-2 회로와 버퍼를 통해 2분주됨을 그림 8을 통해 알 수 있다.

설계된 전체 RF VCO의 성능 요약 표 1에 나타내었다. 기존 연구결과와 비교 시 본 논문에서 설계된 VCO 블록은 단 하나의 VCO를 사용하면 서도 기존 회로와 유사한 위상잡음 특성을 보인다. 설계된 회로가 기존 회로에 비해 적은 전력소모와 작은 면적을 갖는다는 것은 명확하다. 하나의 VCO를 사용한 것과 비교해 보면 capacitor를 reuse하여 필요한 capacitance를 줄였고 다른 VCO에 비해 tuning range가 큰 것을 알 수 있다.



〈그림 8〉 전체 RF VCO Transient 해석

그림 9는 설계된 RF VCO의 Layout을 보여준다. Layout의 크기는 1.75mm x 1.79mm이다.



〈그림 9〉 전체 RF VCO Layout

〈표 1〉 성능 요약

	(1)	(2)	(3)	(4)	This Work
Applications	DTV /CATV	mobile-DTV	DVB-T ISDB-T	Mobile Broadcasting	DTV (ATSC)
Signal band (MHz)	48-860	90-222(VHF) 470-890(UHF) 1450-1675(L_Band)	90-862	170-240(UHF III) 470-862(UHF) 1450-1492(L1) 1670-1675(L2)	54-806 170-240(UHF III) 470-862(UHF) 1450-1492(L1) 1670-1675(L2)
Number of VCOs	3	1	1	2	1
VCO Freq. (GHz)	1.1-1.5 1.5-1.9 1.9-2.2	0.8-1.14 1.13-1.67	2.3-3.5	0.94-1.724 2.9-3.35	1.6-3.6
Tuning range(%)	28.5, 23.5, 14.6	35, 38.5	41.4	58.8, 14.4	76.9
VCO gain variation (MHz/V)	-	36.1-46 (high band) (+12.1%) 22.3-29.2 (low band) (+13.4%)	-	37-72 (+32.1%) 9-16 (28%)	59.1-94.4 (+22.9%) freq. step 26-42.5 (+24%)
Phase Noise (dBc/Hz)	-	<-100 @1MHz	-	<-90 @100kHz	<-106 @100kHz
Process	0.18um CMOS	0.18um CMOS	0.18um CMOS	0.18um CMOS	0.18um CMOS
VDD(V)	1.8	1.8	2.2	1.8	1.8
Current(mA)	-	-	-	-	9.5-13
chip size (mm x mm)	-	1.8 x 1.2	-	-	1.75 x 1.79

3. 결 론

본 논문에서는 하나의 VCO만을 사용하여 DTV 신호 전 대역(54MHz~806MHz) 주파수를 제공할 수 있는 RF VCO 블록을 제안하고, 0.18um CMOS 공정을 사용하여 설계하였다. 설계된 회로를 모의실험한 결과 VCO gain curve가 59-94.4MHz/V( $\pm 17.7$ MHz/V,  $\pm 22.9\%$ )이며 Frequency step은 26-42.5MHz( $\pm 8.25$ MHz,  $\pm 24\%$ )를 갖는다. 10KHz offset에서 UHFH일 때 -76dBc/Hz, VHFL일 때 -88dBc/Hz의 위상잡음 특성을 갖으며, V1.8V 전원전압에서 약 9.5~13mA의 전류를 소모한다. 설계된 VCO 블록의 Layout면적은 1.75mm x 1.79mm이다. 작은 면적과 적은 전력소모 특성 및 VCO gain과 Frequency step의 변화량이 적기 때문에 DTV 튜너 IC에 응용시 많은 장점을 갖는다.

〔참 고 문 헌〕

- [1] United States Advanced Television Systems Committee, "ATSC Digital Television Standard," September 1995.
- [2] 안태원, 이원식, 문용, "개선된 주파수 이득 특성을 갖는 광대역 전압 제어 발진기의 설계," 대한전자공학회 하계학술대회, 제30권, 제1호, 431-432쪽, 2007.
- [3] J. Xiao, et al., "Low-Power Fully Integrated CMOS DTV Tuner Front-End for ATSC Terrestrial Broadcasting," *VLSI Design*, Article ID 71974, 2007.
- [4] J. van Sinderen, et al., "A 48-860MHz digital cable tuner IC with integrated RF and IF selectivity," *ISSCC Dig. Tech. Papers*, pp.444-506, Feb. 2003.
- [5] Supisa Lerstaveesin. et al., "A 48-860MHz CMOS Low-IF Direct-Conversion DTV Tuner," *IEEE J.Solid-State Circuit*, vol. 43, no. 9, pp.2013-2024 Sep. 2008.
- [6] 문재철, 문용 "Mobile-DTV 응용을 위한 광대역 주파수 합성기의 설계," 전자공학회논문지, 제45권, SD편 제6호, 40-49쪽, 2008년 6월
- [7] Yu-che Yang. et al., "A Single-VCO Fractional-N Frequency Synthesizer for Digital TV Tuners," *IEEE J.Solid-State Circuit*, pp.1545-1548 June. 2007.
- [8] Jeawook Shin. et al., "A Delta-Sigma Fractional-N Frequency Synthesizer for Quad-Band Multi-Standard Mobile Broadcasting Tuners in 0.18um CMOS," *IEEK JSTS*, vol. 7, no.4, pp.267-273, Dec. 2007.