

345kv 미금 변전소 외부 계통의 등가축약 기법을 이용한 EMTP 모델링에 관한 연구

정기석 백영식
경북대학교

EMTP simulation of 345kV Substation in large network using newly developed Thevenin equivalent network

Ki-Seok Jeong Young-Sik Baek
Kyungpook National University

Abstract - EMTP-RV is the very powerful program to analyze the dynamic operation of the power system. To use this package in the large complex power system, it is very important to simplify the power system to simple equivalent network. In our study the 100 MVA STATCOM is placed at 345kV "MIGUM" which is the one of the 345kV substations of the Korean Electric Power System that is consist of more than 1000 bus. MIGUM substation is connected with 7 separated transmission lines to main Korean Electric power system. We developed a new method to simplify the network except the substation that we want to analysis. The power system outside the 345kV substation is modeled into the equivalent network. The loop network outside the substation can be modeled to simplified Thevenin equivalent network. The proposed method is applied to IEEE-14 Reliability Test System and the results shows the effectiveness of the method.

그림 1은 한 변전소에 3개의 feeder를 가정한 8 bus 시험모델을 개념적으로 구성한 것으로 발전기는 이상 전압 원과 직렬 리액턴스로 등가화 하였다. 복잡한 변전소 외부 계통을 테브난 등가회로를 이용하여 축약 모델로 구현한 것으로, Bus Admittance Matrix 개념이 적용되었다.

Diagonal elements :
 $Y_{kk} = \text{sum of admittances connected to bus } k \quad (1)$

Off-diagonal elements :
 $Y_{kn} = -(\text{sum of admittances connected between buses } k \text{ and } n) \quad n \neq k \quad (2)$

본 연구에서 제안한 테브난 등가방법으로 계통을 feeder의 개방전압과 축약 Bus Admittance Matrix로 나타낼 수 있다. 그림 2는 이러한 개념을 8bus power system에 적용한 것으로 8x8 Bus Admittance Matrix를 3개의 피더에 대한 Admittances로 축약됨을 보여준다.

1. 서 론

본 연구는 미금 변전소에 설치될 STATCOM의 협조제어를 위한 기본 연구로서 복잡한 대전력 계통을 단순한 축약 계통으로 구성하는 것은 중요한 의미를 지닌다. 미금 변전소를 중심으로 한 축약 계통을 구성함으로써 변전소를 중심으로 한 각 부하수준에 대한 조류계산과 제어 알고리즘 적용 시 컴퓨터 모의를 위한 효과 분석에 적용될 것이다. 또한 협조제어 설계사양 제시에 사용한 기본 제어계통으로 사용될 것이다.

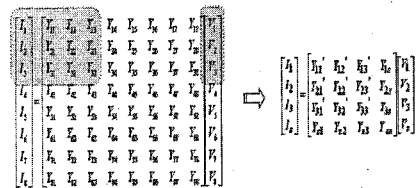


그림 2. 축약 Bus Admittance Matrix 개념

본 논문은 특정 모선을 변전소 모선으로 가정하고 제안된 테브난 등가방법으로 복잡한 계통을 피더의 개방전압과 축약 Bus Admittance Matrix로 나타내었다. EMTP-RV를 이용한 실제 계통과 등가 모델의 시뮬레이션 결과를 분석함으로써 제안된 축약 기법의 타당성을 검증하였다.

2.2 등가 모델 구현

제안된 축약 기법 개념이 구현되기 위해 Matlab을 이용하여 8x8 bus system의 축약 알고리즘을 구현하였다. 첫 번째로 식 (1), (2)을 적용하여 원시 Bus Admittance Matrix ($Y_{bus, in}$)를 구한다.

각 feeder에 1 p.u.의 전압을 인가하고 나머지 feeder는 단락시킨다. 그림 3은 feeder 1에 1 p.u.의 전압을 인가한 경우 8 bus power system의 회로적 설명으로 $V_1 = 1, V_2, V_3 = 0$ 가 된다.

2. 본 론

2.1 등가 기법 개념

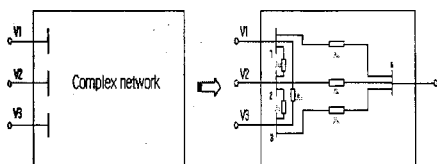


그림 1. 변전소 외부계통의 등가 시스템 개념도

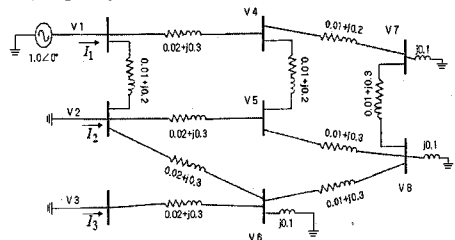


그림 3. 8 bus system (feeder 1에 1p.u 전압 인가)

마찬가지로 feeder 2와 3에 1 p.u.의 전압을 인가한 경우 그림 3, 4와 같이 회로적 설명과 행렬식으로 표현이 가능하다. 이를 정리하면 새로운 Bus Admittance Matrix (Y_{bus_new})를 구할 수 있다. 그림 9는 feeder 1에서 변형된 행렬식 Y_{bus_new} 와 feeder 1에 해당하는 Y_{bus_in} 의 열벡터가 좌항에 정리되는 것을 보여준다.

$$\begin{bmatrix} I_1 \\ I_2 \\ I_3 \\ I_4 \\ I_5 \\ I_6 \\ I_7 \\ I_8 \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} & Y_{13} & Y_{14} & Y_{15} & Y_{16} & Y_{17} & Y_{18} \\ Y_{21} & Y_{22} & Y_{23} & Y_{24} & Y_{25} & Y_{26} & Y_{27} & Y_{28} \\ Y_{31} & Y_{32} & Y_{33} & Y_{34} & Y_{35} & Y_{36} & Y_{37} & Y_{38} \\ Y_{41} & Y_{42} & Y_{43} & Y_{44} & Y_{45} & Y_{46} & Y_{47} & Y_{48} \\ Y_{51} & Y_{52} & Y_{53} & Y_{54} & Y_{55} & Y_{56} & Y_{57} & Y_{58} \\ Y_{61} & Y_{62} & Y_{63} & Y_{64} & Y_{65} & Y_{66} & Y_{67} & Y_{68} \\ Y_{71} & Y_{72} & Y_{73} & Y_{74} & Y_{75} & Y_{76} & Y_{77} & Y_{78} \\ Y_{81} & Y_{82} & Y_{83} & Y_{84} & Y_{85} & Y_{86} & Y_{87} & Y_{88} \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ V_3 \\ V_4 \\ V_5 \\ V_6 \\ V_7 \\ V_8 \end{bmatrix}$$

그림 4. 변형된 행렬식 (feeder 1에 1p.u 전압 인가)

8 bus system은 3개의 행렬식을 통해 축약 Bus Admittance Matrix (Y_{bus_out})을 구할 수 있다. Matlab를 이용하여 위 행렬식을 계산하면 그림 12와 같은 Y_{bus_out} 를 얻는다.

$$\begin{bmatrix} I_1 \\ I_2 \\ I_3 \\ I_4 \end{bmatrix} = \begin{bmatrix} Y_{11} & Y_{12} & Y_{13} & Y_{14} \\ Y_{21} & Y_{22} & Y_{23} & Y_{24} \\ Y_{31} & Y_{32} & Y_{33} & Y_{34} \\ Y_{41} & Y_{42} & Y_{43} & Y_{44} \end{bmatrix} \begin{bmatrix} V_1 \\ V_2 \\ V_3 \\ V_4 \end{bmatrix}$$

그림 5. 축약 Bus Admittance Matrix (Y_{bus_out})

2.3 등가 기법 검증

실제 모델과 축약 모델을 EMTP로 구현하여 동일한 계통 상황에서 등가성을 검증해보았다. 그림 13은 8 bus power system을 $S_{base3\phi} = 100MVA$, $V_{base} = 345kV$ 에서 EMTP로 구현한 것이다. feeder 1, 2, 3의 개방 전압은 EMTP 모의를 통하여 얻을 수 있다.

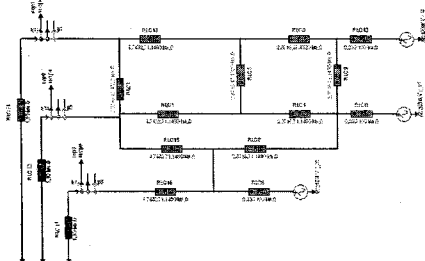


그림 6. EMTP로 구현된 8bus 실제 모델

개방 전압 magnitude와 angle을 이용하여 $S_{base3\phi} = 100MVA$, $V_{base} = 345kV$ 에서 EMTP로 축약 모델을 구현할 수 있다. 그림 7는 8 bus power system의 축약 모델을 구현한 것이다.

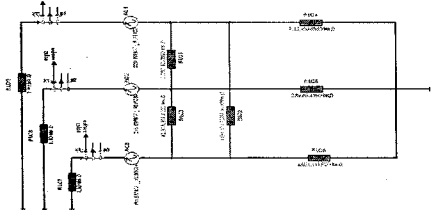


그림 7. 8 bus power system의 축약 모델

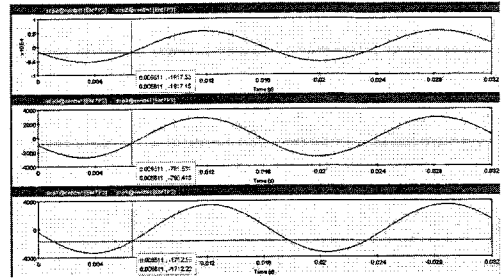


그림 8. 각 feeder로 주입되는 a상 전류

그림 8은 축약 모델의 등가성을 검증하기 위해 실제 모델과 축약모델을 동일한 계통상황으로 모의하여 각 feeder로 주입되는 a상전류를 측정하여 축약 모델과 실제 모델의 동일성을 보여준다. 이러한 검증을 통하여 복잡한 외부계통을 단순한 테브난 등가회로로 구현할 수 있게 되었다.

2.3 사례 연구

제안된 테브난 등가기법으로 구현된 축약 알고리즘을 IEEE 14 bus에 적용해 보았다. 본 연구는 동일한 계통 상황에서의 각 feeder의 전압 및 주입 전류를 비교, 분석하였다. 궁극적으로 축약 검증을 통하여 제안된 테브난 등가 기법이 실제 한전 계통에서도 적용될 수 있음을 보여준다.

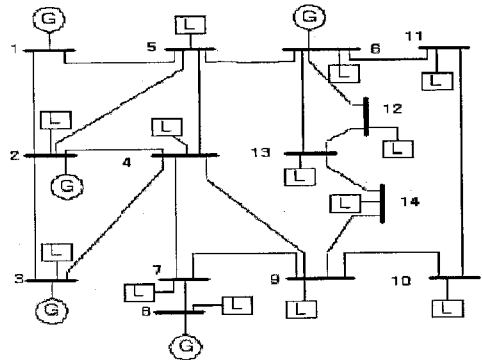


그림 9. IEEE 14 모선 계통도

그림 9에서 bus 5를 feeder 개수가 4개인 변전소 모선으로 가정하고 개방시킨다. 개방된 feeder에 bus_number 를 부여한다. bus 5의 개방된 feeder를 고려하여 IEEE 14 bus data 및 line data를 텍스트 형식으로 저장한다. Matlab을 이용하여 개방된 feeder를 고려한 모선 수 ($n = 17$)와 feeder 개수 ($f = 4$)를 입력으로 하는 축약 알고리즘을 구성한다. 그림 10은 IEEE 14 bus system의 축약 Admittance Matrix(Y_{bus_out})을 보여준다.

```
>> [n, f, Ybus_out]=Ybus_inout
bus_normal : 17
Ybus_input matrix= 17 x 17
feeder : 4

n =

    17

f =

     4

Ybus_out =

    2.3473 -10.7307i    -0.4853 + 1.0229i    -0.4897 + 0.8524i    -0.0127 + 0.0238i
   -0.4853 - 1.0229i    0.9457 - 4.2875i    -0.2130 + 0.5569i    -0.0054 + 0.0155i
   -0.4897 - 0.8524i    -0.2130 + 0.5569i    2.3652 - 8.4168i    -0.0392 + 0.3845i
   -0.0127 + 0.0238i    -0.0392 + 0.3845i    -0.0392 + 0.3845i    1.1823 - 4.6034i
   -1.3595 + 8.7917i    -0.2419 + 2.4502i    -1.5872 + 6.8100i    -1.0856 + 4.1794i
```

그림 10. IEEE 14 bus의 Y_{bus_out} 구하는 과정

3. 결 론

그림 11은 그림 9와 IEEE 14 data를 이용하여 $S_{base3\phi} = 500MVA$, $V_{base} = 345kV$ 에서 EMTP로 실제 모델을 구현한 것을 보여준다. bus 5를 변전소 모선으로 모델링하였고, 발전기는 이상 전압원과 직렬 리액턴스로 등가화하였다.

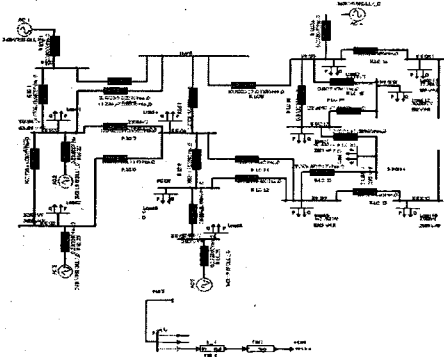


그림 11. IEEE 14 모선 EMTP Model

제안된 테브난 등가기법을 이용하여 bus 5의 feeder에 대해 IEEE 14 모선 축약 모델을 구현하였다. 그림 12는 Y_{bus_out} 을 구하는 축약 알고리즘을 이용하여 축약 Bus Admittance Matrix를 구하고 각 feeder의 개방전압을 모의하여 EMTP로 축약모델을 구현하였다.

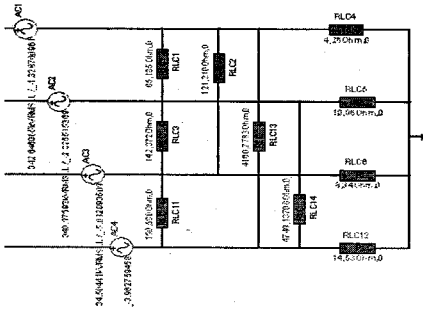


그림 12. IEEE 14 모선 축약 모델

IEEE 14 bus system에서 등가성을 검증하기 위해 EMTP로 구현된 실제 모델과 축약 모델을 동일한 계통상황에서 모선 전압 및 주입 전류를 비교, 분석 하였다. 그림 13은 각 feeder의 a상 주입 전류를 측정된 것으로 일치하는 것을 확인 할 수 있다.

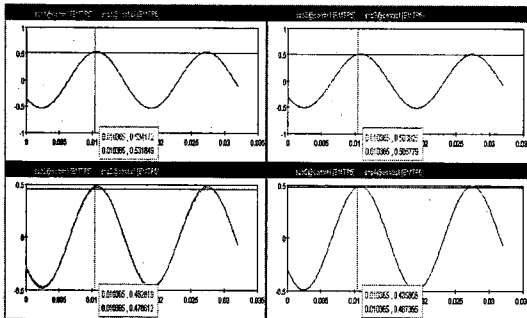


그림 13. 각 feeder의 a상의 주입 전류 (IEEE 14 bus)

본 연구에서는 미국 변전소에 설치될 STATCOM의 협조제어를 위한 기본 연구로서 복잡한 변전소 외부계통을 단순한 축약 계통으로 구현하기 위해 새로운 등가 기법을 제시하였다.

제안된 테브난 등가기법은 특정 모선을 변전소 모선으로 가정하고 복잡한 계통을 피더의 개방전압과 축약 Bus Admittance Matrix로 나타내었다. 이를 EMTP를 이용한 실제 계통과 등가 모델의 시뮬레이션 결과를 분석함으로써 제안된 축약 기법의 타당성을 검증하였다.

IEEE 14모선까지 모의한 결과 원시 시스템과 일치하는 결과를 보였다. 향후 연구에서는 본 결과를 토대로 미국 인근 계통의 실제 한전 계통에 대한 축약 모델 구현이 이루어질 예정이다.

[참 고 문 헌]

- [1] Ourari, M.L.; Dessaint, L.-A.; Van-Que Do; "Dynamic Equivalent Modeling of Large Power Systems Using Structure Preservation Technique", Power Systems, IEEE Transactions on, Volume 21, Issue 3, Aug. 2006 Page(s):1284 - 1295
- [2] Jin-Yi Kim; Dong-Jun Won; Seung-II Moon, "Development of the dynamic equivalent model for large power system", Power Engineering Society Summer Meeting, 2001. IEEE Volume 2, 15-19 July 2001 Page(s):973 - 977 vol.2
- [3] 김형준 외, "EMTDC 내에서의 다단계 등가 축약 모델 구현", 1997년도 대한전기학회 논문지, p.p. 951-953.