

## Varactor를 이용한 RFID 이중 대역 LNA 설계

최진규\*, 고재형, 장세욱, 김형석  
 중앙대학교 공과대학 전자전기공학부

### A Design of Dual Band LNA for RFID Using Varactor Diode

Jin-kyu Choi\*, Jae-Hyeong Ko, Se-Wook Chang, Hyeong-Seok Kim  
 School of Electrical and Electronics Engineering  
 Chung-ang University

**Abstract** - In this paper, a dual band LNA (Low Noise Amplifier) with a matching circuit using varactor diode is designed for 912MHz and 2450MHz RFID system. The operating frequency is controlled by the bias voltage applied to the varactor diode. The measured results demonstrate that gain is 13.6dB and 6.8dB at 912MHz and 2450MHz. The measured NF (Noise Figure) is 1.4dB and 3.1dB at 912MHz and 2450MHz, respectively.

#### 1. 서 론

RFID(Radio Frequency Identification) 시스템은 적용 분야에 따라 사용하는 주파수 대역이 다양하다. 수신 감도와 적용 환경에 따라, 동시에 여러 대역을 활용하여야 할 필요성이 요구 되고 있다. 이에 다중 주파수 대역을 처리할 수 있는 RF 송수신부, 디지털 신호 처리부의 연구가 활발하게 진행되고 있다. RF 송수신부의 경우, 다중 대역 송수신기의 개발에 앞서 다중 대역의 특성을 갖는 안테나, 필터, 증폭기 등과 같은 핵심 부품의 개발이 중요하다. 이들 부품의 소형화, 저전력화, 고성능화를 위한 초기 단계로 이중대역(Dual Band) 수신기 및 이를 구성하는 이중 대역 모듈에 대한 연구가 활발히 진행되고 있다. [1]~[3]

본 논문에서는 RFID 사용 주파수 대역 중 912MHz, 2450MHz 대역의 이중 대역 RFID 시스템에 적용 가능한 이중 대역 저 잡음 증폭기(Low Noise Amplifier)를 다루고자 한다.

단일 대역이 아닌 다중 대역에서 설계하기 위한 방법으로 스위치를 이용한 방법과 광 대역을 이용한 방법, Concurrent 방법등 여러 가지가 있다. 특히 다중 대역 RF 부품을 구현함에 있어, Tunable 할 수 있는 소자로 Varactor Diode가 많이 사용된다.[4]~[5] 본 논문에서는 Varactor Diode 소자를 이용하여 Varactor Diode에 가하는 전압을 조절하여 그 때 변화는 커패시턴스 성분으로 입력 임피던스를 조절할 것이다. Varactor Diode에 인가되는 바이어스 전압에 따라 변화는 커패시터의 값에 따른, 912MHz, 2450MHz 두 대역에서 각각 동작하도록 설계 제작하여 성능을 검증하였다.[6]

#### 2. 본 론

##### 2 이중대역 LNA 설계 과정

Varactor Diode의 Matching Control Bias를 이용한 이중대역 LNA의 간략한 구조를 그림 1에 나타내었다.

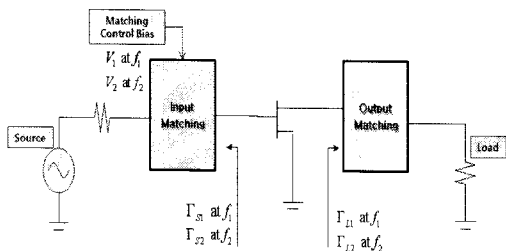


그림 1. Varactor Diode를 이용한 이중대역 LNA의 간략한 구조.

LNA는 트랜지스터 및 안정도 회로, 입력 매칭 회로, 출력 매칭 회로 및 바이어스 회로로 구성되어 있다. 입력 매칭 회로와 출력 매칭 회로는 설계 목적에 맞는 특정한 임피던스로 임피던스 매칭을 하기 위한 회로이며, 안정도 회로는 트랜지스터의 발진을 방지한다. 바이어스 회로는 RF 신호가 입출력 포트가 아닌 바이어스 라인을 통해 빠져 나가는 것을 방지하기 위해 RF 초크와 저주파 발진을 막아주는 bypass 커패시터를 포함한 회로의 의

미한다. LNA는 트랜지스터 및 안정도 회로, 입력 매칭 회로, 출력 매칭 회로 및 바이어스 회로로 구성되어 있다. 입력 매칭 회로와 출력 매칭 회로는 설계 목적에 맞는 특정한 임피던스로 임피던스 매칭을 하기 위한 회로이며, 안정도 회로는 트랜지스터의 발진을 방지한다. 바이어스 회로는 RF 신호가 입출력 포트가 아닌 바이어스 라인을 통해 빠져 나가는 것을 방지하기 위해 RF 초크와 저주파 발진을 막아주는 bypass 커패시터를 포함한 회로를 의미한다.

이중대역 LNA설계 과정을 그림 2에 나타내었다. LNA 설계의 첫 단계는 저 잡음의 특성을 갖는 트랜지스터를 선택하고 소비 전력 및 이득을 고려한 동작점을 결정하는 것이다. 동작점을 결정하고 난 후, RF 초크, bypass 커패시터를 포함한 바이어스 회로를 구성한다. 바이어스 회로를 설계한 후, 저항이나 다른 소자들을 이용하여 발진을 막기 위한 안정도 회로를 구성한다. 일반적으로 K-factor를 이용하여 안정도를 확인하는데, 입력 및 출력 매칭 회로에 관계 없이 발진이 일어나지 않는 무조건 안정 상태가 되도록 안정도 회로를 구성한다. 트랜지스터의 안정도를 확보하고 난 후, Varactor를 이용한 입력 매칭 회로를 구성한다. 일반적인 공통 소스 증폭기의 경우, 최소의 NF (Noise Figure)를 만족시키는  $\Gamma_s$ , 최대의 이득을 만족시키는  $\Gamma_s$ , 최대 출력을 만족시키는  $\Gamma_s$ 가 서로 다르기 때문에 설계 목적에 맞는 적절한  $\Gamma_s$ 를 구현할 수 있는 입력 매칭 회로를 구성해야 한다.

LNA를 설계하는 경우, NF 뿐만 아니라 이득도 중요한 설계 요소이다. 따라서, 동일한 NF를 갖는  $\Gamma_s$  값들을 연결한 noise figure circle, 동일한 이득을 갖는  $\Gamma_s$  값들을 연결한 gain circle을 스미스 차트 상에 도시한 후, 이득과 NF가 설계 목표에 부합하도록 적절한  $\Gamma_s$  값을 선택한다. Varactor Diode를 사용한 입력 매칭 회로는 그림 1과 같이 Varactor Diode에 인가된 전압에 따라 동작 주파수가 변화도록 설계한다.

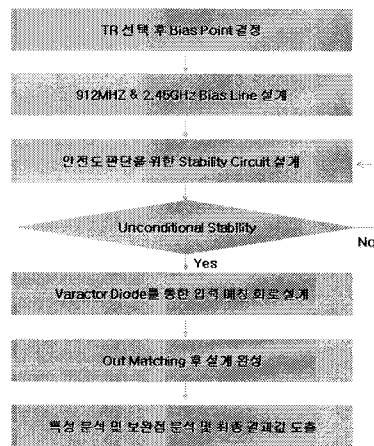


그림 2. 이중대역 LNA의 설계 과정

##### 3 Varactor Diode를 이용한 이중대역 LNA 설계 및 제작

###### 3.1 안정도를 위한 Stability Circuit 설계

이중 대역 LNA를 설계하기 위해 사용한 기판은 유전율이 3.38인 Rogers사의 RO4003C 기판을 사용하였다. NEC사의 NE3509M04 트랜지스터를 사용하였다. 트랜지스터의 동작을 위해 동작점으로 Drain 전압에 2V, Gate 전압은 -0.24V로 정한 후 트랜지스터를 동작 하기 위해 바이어스 회로를 설계 하였다. 일반적으로 바이어스 회로는 바이어스 회로에 RF 초크를 구현

하였다. 본 연구에서는 바이어스 라인에 공진 구조를 적용하여 912MHz와 2450MHz 두 대역에서 모두 바이어스 쪽으로 RF 신호가 빠져 나가야 하는 것을 최소화 할 수 있도록 설계가 되었다. 바이어스 회로가 설계된 후, 발진을 방지하기 위한 안정도 회로를 설계하였다. feedback 이득을 작게 하기 위해 트랜지스터의 드레인 단에 직렬 또는 병렬로 저항을 연결하고, degeneration 인덕터를 사용하여 무조건 안정 조건을 만족하도록 설계하였다.[7]

3.2 Varactor Diode를 통한 입력 매칭 회로 설계  
 입력 매칭 회로를 설계하기 위해, 동작주파수 912MHz, 2450MHz에서 각각 noise figure circle과 gain circle을 도시한 후, 설계 목적에 맞는  $\Gamma_{s1}$ ,  $\Gamma_{s2}$ 를 정하였다. 입력 매칭 회로에 Varactor Diode를 이용하여 바이어스 전압이 변화에 따라  $\Gamma_{s1}$ ,  $\Gamma_{s2}$ 를 만족시키도록 하였다. Varactor Diode는 Skywork사의 SMV1281를 사용 하였다. Skywork사에서 Spice model을 제공 하기 때문에 이를 적용 하여 시뮬레이션을 할 수 있었다. 측정된 두 주파수 대역에서 바이어스 전압 변화에 따른 커패시턴스의 변화를 그림 4에 나타내었다.

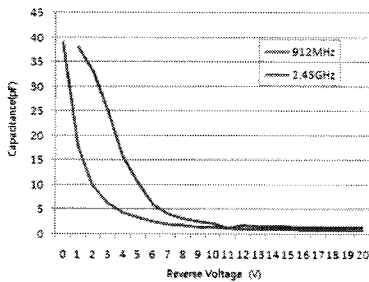


그림 4. 바이어스 전압 변화에 따른 커패시턴스의 변화.

두 대역에서 Varactor Diode를 통한 입력 매칭 회로를 같은 구조로 각각 구성하는데, Varactor Diode에 걸리는 바이어스 전압만 다르게 하고 이를 제외한 다른 모든 마이크로 스트립 라인의 길이 및 SMD 소자 값을 모두 같게 설계한다. 이를 통하여, 바이어스 전압에 따라 입력 매칭 값이 변하는 입력 매칭 회로를 구현할 수 있다. 설계 결과, 912MHz에 만족하는  $\Gamma_{s1}$ 을 위해서는 Varactor Diode에 6.5V, 2450MHz에 만족하는  $\Gamma_{s2}$ 를 위해서는 15.2V를 Varactor Diode에 인가하도록 하였다.

3.3 출력 매칭 회로 설계 및 전체 시뮬레이션  
 출력 매칭 회로는 912MHz, 2450MHz에서 동시에 최대의 이득을 얻도록 설계하였다. 구성된 전체 회로를 그림 5에 나타내었다.

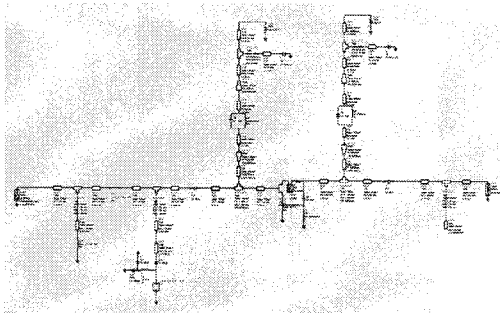


그림 5. 전체 dual band LNA 회로도..

시뮬레이션 결과, 912MHz, 2450MHz에서 이득은 각각 17.622dB, 10.09dB이며, NF는 1.304dB, 1.162dB였다. 시뮬레이션 결과를 표 1에 정리하였다.

표 1. 이중 대역 LNA의 시뮬레이션 결과

항 목	단 위	시뮬레이션 결과	
동작 주파수	MHz	912	2450
S21	dB	17.622	10.09
S11	dB	-13.202	-19.957
NF	dB	1.304	1.162
Varactor 인가 전압	V	6.5	15.2

### 3.4 제작 및 측정

시뮬레이션 결과를 바탕으로 이중 대역 LNA를 제작하였다. 그림 6은 제작된 이중 대역 LNA이며 제작된 크기는 8Cm x 4 Cm이다. 제작된 LNA의 측정 결과를 표 2에 정리 하였다.

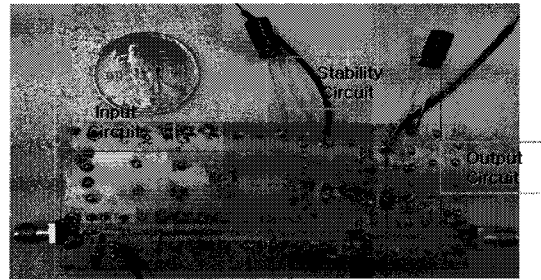


그림 6. Varactor Diode를 포함한 이중대역 LNA전체 회로도.

표 2. 이중 대역 LNA의 측정 결과값

항 목	단 위	시뮬레이션 결과	
동작 주파수	MHz	912	2450
S21	dB	13.6	6.8
S11	dB	-14.22	-10.27
S22	dB	-10.74	-11.48
NF	dB	1.45	3.1
Varactor 인가 전압	V	6.5	15.2

## 3. 결 론

본 논문에서는 Varactor Diode를 이용하여 이중대역LNA를 설계하였다. Varactor Diode에 인가되는 전압에 따라 동작 주파수를 변화 시키는 구조의 입력 매칭 회로를 구현 하였다. 측정 결과, 이득은 912MHz, 2450MHz에서 각각 13.6dB, 6.8dB 잠음 지수는 1.45dB, 3.1dB였다. 912MHz에 비해 2450MHz 대역에서의 NF 특성이 시뮬레이션이 결과에 비해 높게 측정되었다. 이는 Vdractor Diode를 포함한 입력 매칭 회로의 임피던스 매칭이 정확하지 않고, 입력 매칭 회로의 Varactor Diode 에 인가되는 높은 전압이 NF 특성을 악화시키는 원인으로 보인다. 낮은 전압에서도 원하는 커패시턴스 값을 가지는 Varactor Diode를 찾는 뒤 임피던스에 정확히 매칭할 수 있는 설계 및 구현 방법 및 입력 매칭 회로 대신 출력 매칭 회로에서의 구현 방법에 대한 연구가 지속되어야 할 것으로 보인다.

### [ 감사의 글 ]

본 연구 보고서는 2007년도 산학연 공동기술개발컨소시엄 사업의 지원에 의하여 이루어진 연구임.

### [참 고 문 헌]

[1] Dong-Jun Lee, Duk-Sun Shim, Hyung-Kyu Kim, and Hyeong-Seok Kim, "Dual-band Slotted Patch Antenna with Diagonally Offset Deed for GPS and WLAN", KIEE International Trans. on EA, Vol.4-C, No.6, pp.310-313, 2004.  
 [2] Hossein Hashemi and Ali Hajimiri, "Concurrent Multiband Low-Noise Amplifiers-Theory, Design, and application", IEEE Trans. on MTT, Vol.50, No.1, pp.288-301, Jan. 2002.  
 [3] S.Jeon, Y.Yu and J.Choi, "Dual-Band slot-coupled dipole antenna for 900MHz and 2.45GHz RFID tag application", IEEE Electronics Letters, Vol.42, No.22, pp.1259-1260, Oct. 2006.  
 [4] Jan Craninckx, and Michel S. J. Steyaert, "A 1.8-GHz CMOS Low-Phase-Noise Voltage-Controlled Oscillator with Prescaler", IEEE Journal of Solid-State Circuits, Vol.30, No.12, pp.1474-1482, Dec. 1995.  
 [5] 하상훈, 오재욱, 김형석 Tunable Image Rejection Filter 구현" 대한전기학회 하계학술대회 논문집, pp.1593-1594, 7월 12-14일, 2006년  
 [6] 오재욱, 임태서, 최진규, 김형석, "Tunable 매칭 회로를 적용한 RFID 리더용 Dual Band LNA설계", 한국정보통신설비학회 하계학술대회 논문집, pp3-6, 8월 24-25일 2007  
 [7] Guillermo Gonzalez. "Microwave Transistor Amplifiers Aalysis and Design", prentice Hall, 1997