

PECVD로 증착한 비정질 실리콘 TFT소자의 게이트 두께가 a-SiN:H 절연막의 stress에 미치는 영향

신승훈, 최시영

경북대학교 전자공학과

AMLCD의 능동구동소자로 널리 사용되고 있는 PECVD로 증착한 비정질 실리콘 TFT소자는 저온공정에 적합하도록 inverse-staggered형이 주로 사용되고 있다. 이러한 구조는 게이트금속의 두께에 따라 이 후 공정에서 증착되는 절연막이 국부적인 stress를 받게 된다. 발생된 stress는 TFT소자의 특성에 부정적 영향을 미치게 된다. 일반적으로 stress 측정은 기판의 곡률을 측정하는 방법이 많이 사용하고 있으나 패터닝된 소자 내의 국부적인 stress를 측정할 경우에는 적합하지 않다. a-SiN:H의 국부적인 stress는 micro-Raman spectrum을 이용하여 패터닝된 부분의 stress를 간접적으로 측정하는 방법이 보고되었다. 본 논문은 이러한 stress특성을 micro-Raman spectrum을 통해 측정하여 게이트절연막이 게이트금속의 단차에 의한 stress에 영향을 받지 않는 최적의 게이트금속두께를 도출하였다. 이는 게이트금속의 저항을 감소시켜 on current증가에 기여한다. 게이트 두께에 따른 I-V특성의 변화를 알아보기 위해 두께를 각각 500Å/1000Å/1500Å/2000Å로 변화시켜 소자를 제작하였다. Corning 1737 유리기판 위에 게이트금속으로서 NiCr을 증착하고 a-SiN:H 게이트절연층은 PECVD를 이용하여 2500Å 증착하였으며 연속적으로 활성층 및 ohmic접촉층을 증착하였다. 소스-드레인 금속은 Al을 2000Å 증착하고 back-channel etching으로 소스, 드레인을 격리시켰다. 게이트패턴에 의해 발생하는 stress를 측정하기 위해 실리콘기판에 소자제작 시 사용되어진 두께의 게이트금속을 각각 패터닝하고 기판 및 모서리 부분에 micro-Raman spectrum을 측정하여 S-H bond peak이 관측되는 파장의 변동량을 측정하였다. 두께가 증가할수록 게이트금속의 저항은 감소하여 on current는 증가하는 것을 볼 수 있었으나 단차가 증가하여 모서리부분의 stress는 더욱 증가하였다. 이러한 패턴의 모서리부분에서 발생하는 stress는 게이트금속 두께 증가를 제한한다. 이를 개선하기 위해 금속증착 이전에 a-SiN:H를 유리기판에 증착하고 게이트금속 패턴을 음각하여 그 안에 NiCr을 상감하는 방식을 도입하였다. 이를 통하여 게이트패턴에 의한 단차를 감소시켜, 금속의 두께를 증가시키면서 모서리측에 발생하는 stress를 감소시킬 수 있었다.