

시스템 인 패키지 플랫폼의 무선랜 모듈 개발 Design Optimization of System in Package (SiP) for Wireless LAN module

*홍주표¹, 가오산¹, 현정호², 도재천², 최석문¹, 이성¹
 *# J. P. Hong¹ (jupyo77.hong@samsung.com), S. Gao¹, J. H. Hyun², J. C. Do², S. M. Choi¹, S. Yi¹
¹ 삼성전기 중앙연구소 PKG 팀, ² 삼성전기 WS 사업부

Key words : WLAN, SiP, Delamination, low-K

1. 서론

휴대폰과 디지털 카메라 등의 AV 기기의 발전은 다기능, 고기능의 성능향상 과 경박단소화를 통한 작은 사이즈의 패키지를 필요로 하게 되었으며 이러한 요구를 만족시키는 패키지로 System in Package (SiP)가 각광받고 있다. 최근 들어 SiP의 개발이 급속히 증가된 원인은 이미 개발된 여러 칩들을 낮은 가격으로 패키지 할 수 있는 높은 자유도 때문이다. SiP는 패키지의 경박단소화, 개발 기간 단축 및 저비용 면에서 다른 패키지에 비하여 장점이 되고 있다. 패키지의 시스템 안정성과 신뢰성은 이러한 경량화, 소형화 되고 있는 SiP의 내부에 고기능, 다기능을 위한 많은 소자들이 탑재함에 있어 중요한 척도로 대두되고 있다.

본 연구에서는 그림 1과 같은 SiP 기반 무선랜 모듈 개발에 있어 생산 공정 중 패키지에 발생하는 응력을 검증하여 구성요소와 재료로 인해 파손과 불량 발생하지 않는 지를 확인하고 이를 최적화하고자 한다.

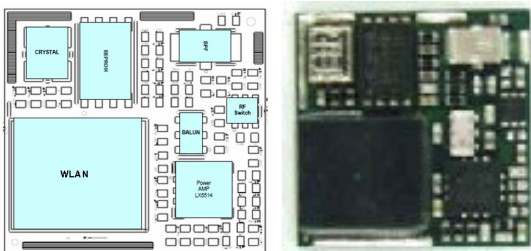


Figure 1 WLAN SiP module

2. 유한 요소 해석

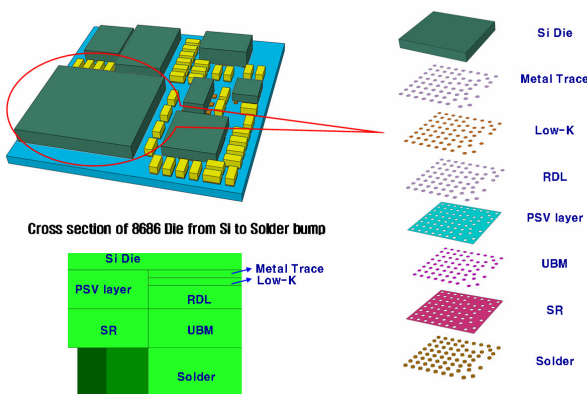


Figure 2 Geometry structure of WLAN module & Die

SiP 기반 무선랜 패키지 중 응력에 취약한 무선랜 칩의 응력 검증을 위하여 그림 2와 같이 칩의 각 구성요소를 포함하여 모델을 구성하였다. 위와 같은 구성 요소 중 Low-K 층과 층간의 전기적 도전역할을 하는 Metal Trace는 수십 나노미터의 층이 다층으로 적층 되어 있으나 응력 해석을 위한 모델에서는 하나의 층으로 단순화 하였다. 표 1은 WLAN 모듈을 구성하고 있는 각 부분에 대한 재료 물성

값이다.

Table 1 Material Properties

Material Name	Young's Modulus (GPa)	CTE (ppm/K)	Poisson's ratio	Tg (°C)
Si Die	160	2.6	0.27	-
Low-K	6.3	20	0.3	-
PSV	3.4	50	0.25	290
Solder	40.82	20	0.35	-
UBM	207	13.4	0.3	-
Cu	123	16.4	0.343	-
Passive	370	7.4	0.22	-
SR	2.8	55/130	0.25	97

SiP 공정 중 Reflow 공정을 검증하였으며 그림 3은 Reflow 공정의 온도 변화를 나타낸다. 공정 온도가 상승함에 따라 패키지에 걸리는 응력은 완화되며 온도상승의 피크 점에서는 응력이 없는 상태로 가정하였다. 따라서 본 연구에서는 Reflow 공정 후 냉각 과정에서 열 응력 발생에 주안점을 두었다.

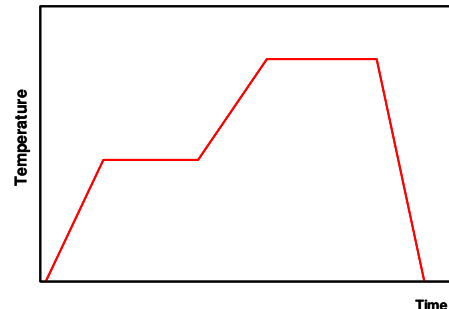


Figure 3 Temperature profile of wafer bonding process

3. 결과

그림 4는 Reflow 후의 패키지 상의 열응력 분포를 나타낸다. 그림 4(a)는 패키지 전체의 응력 분포를 나타내며 이중 무선랜 칩의 Low-K 층의 전단응력은 그림 4(b)와 같다. 이러한 응력의 발생은 패키지를 구성하고 있는 구성요소들간의 상이한 열팽창계수차이에 의해 발생된다. Low-K 층에서 전단응력은 그림 4(b)에서와 같이 층 외곽에서 집중됨을 보였다.

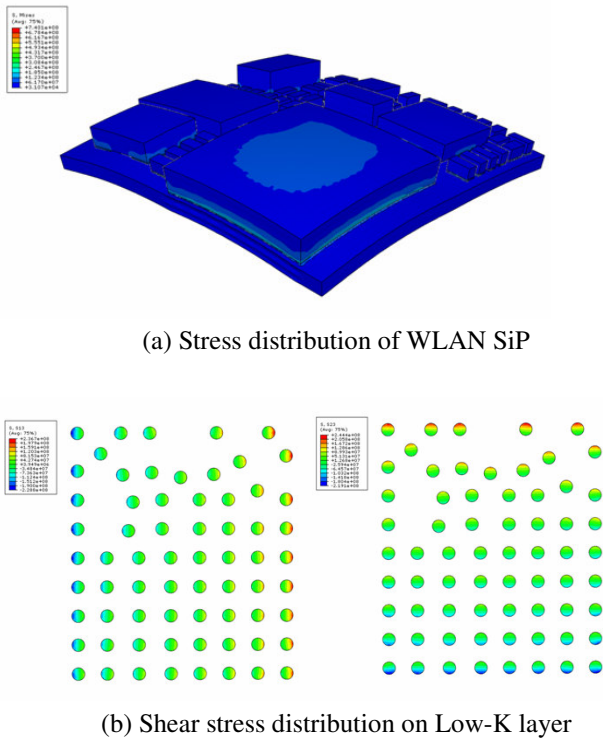


Figure 4 Stress distribution

이러한 응력의 집중은 그림 5 와 같이 바깥쪽에 위치한 솔더 범프 상단에 위치한 Low-K 층에서 박리에 의한 파손을 발생시켰다. SAM 을 이용한 불량 분석 결과 Low-K 층의 파손 부위는 일정한 위치에서 발생 한 것이 아닌 응력이 집중되는 외곽부에서 랜덤 하게 발생되었다.

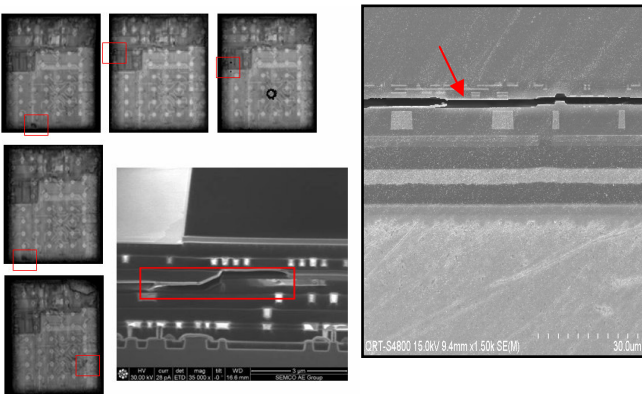


Figure 5 Failure Analyses by SAM

Low-K층의 박리 파손을 방지하기 위해 전단응력에 영향을 미치는 설계 인자를 파악하기 위하여 아래와 같은 설계인자를 고려하였다.

- 무선랜 칩의 두께
- PCB의 열팽창계수
- PCB의 두께
- 솔더 범프의 높이

그림 6은 Low-K층의 전단 응력과 무선랜 칩의 두께, PCB의 열팽창계수 및 두께, 솔더 범프의 높이와의 관계를 나타낸다.

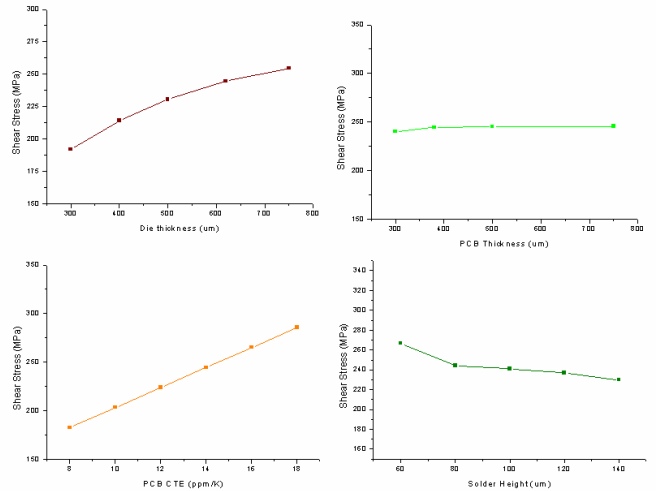


Figure 6 Relationship between shear stress and design factors

무선랜 칩의 내부 Low-K 층에 발생하는 전단응력에 영향을 미치는 주요 설계 인자는 무선랜 칩의 두께와 PCB의 열팽창계수이다. 칩의 두께가 얇을수록, PCB의 열팽창계수가 낮을수록 Low-K 층의 전단응력은 감소하게 된다. 솔더의 높이 또한 높아질수록 전단응력이 감소하였다. 그러나 PCB의 두께는 큰 영향을 미치지 않았다. 따라서 Low-K 층에 발생하는 열응력을 감소시키기 위해서는 보다 얇은 무선랜 칩과 저열팽창계수의 PCB 및 솔더 범프의 높이를 높이는 것이 효과적이다.

4. 결론

본 연구에서는 SiP 기반 무선랜 모듈 개발에 있어 생산 공정 중 패키지에 발생하는 응력을 검증하여 구성요소와 재료로 인해 파손과 불량이 발생하지 않는지를 확인하고 이를 최적화하고자 한다. 칩의 두께, PCB의 열팽창계수, 솔더 높이와 같은 설계인자들이 Low-K 층에 발생하는 전단 응력에 영향을 주었으며 이 중 칩의 두께가 가장 영향력 있는 인자였다. Low-K 층에 발생하는 최대 전단 응력은 층의 외곽을 따라 발생하였으며 이는 박리에 의한 파손을 발생시켰다.

본 연구에서 보인 설계 인자와 전단 응력과의 관계는 SiP 개발에서의 구조적 안정성 및 신뢰성을 향상시키는데 있어 설계 가이드라인의 일부로 사용될 수 있으며 이를 통하여 개발 초기 단계부터 보다 최적화된 설계를 할 수 있을 것으로 기대된다.

참고문헌

1. G. Shan., J. P. Hong, J. S. Kim, D. J. Yoo, T. S. Jung, S. M. Choi, and S. Yi, "Development of an ultra-slim System in Package," Journal of the Microelectronics & packaging society Vol.15 No.1 2008.
2. M. Gaynor and D. Mathews, "System in Package for WLAN/PAN Aids coexistence with Digital Cellular", High Frequency Electronics, 30-41,2003
3. M. Kajhara and H. Park, "시스템적 접근 방법 위해 부각되는 SiP 디자인", Electronic Engineering Times, 2006
4. 후지쯔, "시뮬레이션 기술을 이용한 SiP 개발". 월간전자 부품, 2007
5. G. Chen and X. Chen, 'Finite element analysis of fleXBGAs reliability', 2006, Soldering & Surface Mount Technology, vol.18, No.2, pp. 46~52