

MEDICI와 SUPREM4를 이용한 폴리 실리콘 게이트의 벽면 기울기에 따른 NMOS 소자의 전기적 특성 분석

노호섭, 김진수, 신주용*, 송한정, 이제원†

인제대학교 나노시스템 공학과; *인제대학교 나노시스템 공학부
(jwlee@inje.ac.kr†)

반도체 소자 제조 공정 프로그램인 T-suprem4와 MEDICI를 이용하여 NMOS구조를 설계 하였다. MOS 소자 시뮬레이션을 통해 식각 공정에서 생기는 언더컷에 의한 전기적 특성을 I-V 곡선으로 비교하여 분석하였다. NMOS 구조는 반도체 소자 제조 공정 프로그램 T-suprem4를 이용하여 기본 소자 구조를 설계하였다. 실험의 변수로는 첫째, 소자 공정 중 폴리 실리콘의 언더컷 식각의 각도를 70°C부터 110°C까지 10°C의 차이로 설계하였다. 또한, 언더컷에 의한 드레인-소스사이의 전류(I_{DS}) 손실이 없는 유효한 각도를 확인하기 위해 80°C부터 100°C까지는 2°C 크기로 설계 하였다. 둘째, 게이트 크기를 축소하고 역시 언더컷 식각의 각도를 다양하게 설계하였다. 설계된 소자를 반도체 소자 특성 분석 프로그램 MEDICI를 이용하여 소자의 전기적 특성을 측정하였다. 우선 NMOS소자 게이트에 2V의 전압을 인가하였다. 그리고 드레인 부분에 전압을 인가하여 그에 따른 드레인의 전류를 측정 하였다. 드레인 전압은 0V 부터 변화시키며 인가하였다. 측정된 전류 값으로 I-V 곡선을 나타내었다. I-V 곡선의 분석을 통해 식각 후 언더컷의 각도가 70°C, 80°C, 110°C 일 때 $4 \times 10^{-8} A/\mu m$ 의 전류가 흐르고, 90°C, 100°C 일 때는 $1.8 \times 10^{-7} A/\mu m$ 의 전류가 흐르는 것을 확인 하였다. 80°C에서 100°C까지는 2°C 크기로 측정한 결과 88°C에서 100°C 사이 일 때 90°C 각도의 경우와 같이 $1.8 \times 10^{-7} A/\mu m$ 의 전류가 측정 되었다. 즉, 식각 중 수직 측벽 도에 언더컷이 10°C이상 발생하면 I_{DS} 전류 값이 약 22%로 감소하였다. 또한 일반적으로 90°C의 수직측벽을 가지는 공정이 중요하다고만 생각 되었지만, 이번 연구를 통하여 식각 후 측벽의 각도가 88°C에서 92°C 사이에 있을 때 I_{DS} 값이 가장 최대가 되는 것을 확인 할 수 있었다.

Keywords: MEDICI, T-suprem4, 플라즈마 식각, 건식 식각

무전해 식각법을 이용한 실리콘 나노와이어 FET 소자

문경주, 최지혁, 이태일, 맹완주*, 김형준*, 명재민†

연세대학교 신소재공학부; *포항공과대학교 신소재공학과
(jmmyoung@yonsei.ac.kr†)

최근 무전해 식각법을 이용한 실리콘 나노와이어 합성이 다양한 각도에서 이루어지고 있다. 무전해 식각법을 통한 나노와이어 합성은, 단결정 실리콘 기판에 촉매를 올려 기판을 식각할 수 있는데, 이 방법을 이용하여 넓은 면적의 수직방향으로 배열된 10 ~ 300nm 지름의 단결정 실리콘 나노와이어를 합성할 수 있다. 본 연구에서는 무전해 식각법으로 boron이 도핑된 p-type실리콘 기판을 식각하여 실리콘 나노와이어를 합성하였고, 단일 나노와이어의 field-effect transistor(FET) 소자가 가지는 전기적 특성에 대하여 분석하였다. 특히 무전해 식각법을 이용하여 나노와이어를 합성할 때, 촉매로 사용되는 Ag particle이 나노와이어에 미치는 영향에 대해서 분석해 보았다. FET 소자의 게이트 절연막은 가장 일반적으로 사용되는 SiO₂ (300nm)와 고유전체로 잘 알려진 HfO₂ (80nm)를 사용하여 전기적 특성을 비교하여 보았다. 한편, HfO₂ 박막은 atomiclayer deposition(ALD)장비를 이용하여 증착하였다. 합성된 실리콘 나노와이어의 경우 X-ray diffraction(XRD)로 결정성을 확인하였으며, high-resolution transmission electron microscopy(HRTEM)으로 결정성 및 나노와이어의 표면 형태를 확인하였다. 전기적 특성은 I-V 측정을 통하여 Ion/Ioff ratio, 이동도, subthreshold swing, subthreshold voltage값을 평가하였다.

Keywords: Si nanowires, electroless etching, FET, HfO₂