

3차원 포아송방정식을 이용한 FinFET의 문턱전압특성분석

한지형,정학기,이재형,정동수,이종인,권오신
군산대학교 전자정보공학부

Analysis of Threshold Voltage Characteristics for FinFET Using Three Dimension Poisson's Equation

Jihyung Han·Hakkee Jung·Jaehyung Lee·Dongsoo Jeong·Jongin Lee·Ohshin Kwon
School of Electronic and Information Eng., Kunsan National University

요 약

본 연구에서는 3차원 포아송방정식을 이용하여 FinFET의 문턱전압특성을 분석하였다. FinFET는 차세대 나노소자로서 단채널효과를 감소시킬 수 있다는 장점 때문에 많은 연구가 진행중에 있다. 이에 FinFET에서 단채널효과로서 잘 알려진 문턱전압이하 스윙 및 문턱전압 등을 3차원 포아송방정식의 분석학적 모델로 분석하고자 한다. 나노소자인 FinFET의 구조적 특성을 고찰하기 위하여 채널의 두께, 길이, 폭 등의 크기요소에 따라 분석하였다. 본 논문에서 사용한 분석학적 3차원 포아송방정식의 포텐셜모델 및 전송모델은 여러 논문에서 3차원 수치해석학적 값과 비교하여 그 타당성이 입증되었으므로 이 모델을 이용하여 FinFET의 문턱전압 특성 및 문턱전압이하 특성을 분석하였다.

Abstract

In this paper, the threshold voltage characteristics have been analyzed using three dimensional Poisson's equation for FinFET. The FinFET is extensively being studied since it can reduce the short channel effects as the nano device. We have presented the short channel effects such as subthreshold swing and threshold voltage for FinFET, using the analytical three dimensional Poisson's equation. We have analyzed for channel length, thickness and width to consider the structural characteristics for FinFET. Using this model, the subthreshold swing and threshold voltage have been analyzed for FinFET since the potential and transport model of this analytical three dimensional Poisson's equation is verified as comparing with those of the numerical three dimensional Poisson's equation.

I. 서론

CMOSFET의 크기감소에 대한 연구는 향후 5년 이내에 20nm이하 소자의 제작을 가능하게하고 있다.[1] 기존의 MOSFET는 크기가 20nm이하까지 감소하면 단채널효과에 의하여 문턱전압의 변화, 차단전류의 증가로 인한 문턱전압이하 전류특성의 저하, 드레인전압유기장벽감소 등 여러 가지 효과 때문에 집적회로에서의 사용이 제한되고 있다. 이와같은 문제를 해결하기 위하여 개발되고 있는 것이 초박막 SOI 및 FinFET소자이다. 소자를 20nm이하로 제작하면

양자역학적 효과까지 소자해석에 포함하고 있으며 반드시 3차원적 해석이 필수적인 실정이다.[2]

본 논문에서는 3차원 포아송방정식의 분석학적 모델을 이용하여 FinFET의 문턱전압, 문턱전압이하 특성 등 전송특성을 관찰하고 고찰하고자한다. 채널의 길이가 짧아지면서 채널폭에 대한 해석을 더 이상 무시할 수 없게 되었다. 특히 채널의 두께, 채널의 폭 및 채널의 길이에 따른 문턱전압이하 전송특성을 분석하고자 한다. 2장에서는 모델의 설명과 결과를 고찰할 것이다.

II. 이론 및 결과고찰

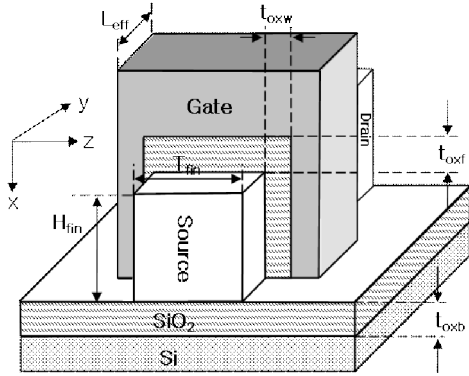


그림 1. FinFET의 개략도
Fig. 1 Schematic view of FinFET

그림 1은 이 논문에서 사용한 FinFET의 개략도이다. 이 구조의 x,y,z방향에 대한 포텐셜분포를 구하기 위하여 포아송방정식을 이용하였다.

$$\nabla^2 \Psi = qN_A / \epsilon_{Si} \quad (1)$$

여기서 N_A 는 채널내 도핑농도이다. 이 식에 대한 분석학적 모델은 이미 발표한 논문의 식을 참조하였다 [3]. 기존의 모델은 채널길이방향의 해석만을 위한 1차원적 포텐셜분포 ψ_{1D} , 채널의 길이와 두께변화에 대한 2차원적 해석의 해 ψ_{2D} 그리고 채널의 폭방향 해석까지 포함한 3차원적 해 ψ_{3D} 으로 구성되어 있다.

$$\begin{aligned} \psi_{1D} &= \psi_{sb} + E_{sb}(H_{fin} - x) + \frac{q}{2\epsilon_{Si}} N_A (H_{fin} - x)^2 \\ \psi_{2D} &= \sum_{r=1}^{10} [V_r \sinh(\gamma_r y) + V_r \sinh(\gamma_r (L_{eff} - y))] \\ &\quad \times [\sin(\gamma_r x) + \frac{\epsilon_{Si}}{\epsilon_{ox}} t_{ox} \gamma_r \cos(\gamma_r x)] / \sinh(\gamma_r L_{eff}) \\ \psi_{3D} &= \sum_{s=1}^1 \sum_{r=1}^{10} P_{sr} [\sinh\{\chi_{sr}(T_{fin} - z)\} + \sinh(\chi_{sr} z)] x \\ &\quad \times \frac{\sin(\alpha_s (y - L_{eff}))}{\cos(\alpha_s L_{eff})} [\sin(\beta_r x) + \frac{\epsilon_{Si}}{\epsilon_{ox}} t_{ox} \beta_r \cos(\beta_r x)] \quad (2) \end{aligned}$$

즉, ψ_{1D} , ψ_{2D} , ψ_{3D} 의 값을 더하여 총 포텐셜을 구하였으며 이 모델에 대하여 기존의 논문에서 검증하였다 [3]. 위의 포텐셜분포를 이용하여 채널길이방향의 포텐셜중 최소값을 기준으로 상단의 전류를 상단전류 I_{fd} , 하단전류를 I_{bd} 라하면 총 전류 I_{ds} 는 I_{fd} 와 I_{bd} 의 합으로 구할 수 있다.

그림 2에 FinFET의 상단게이트 산화막 두께 및

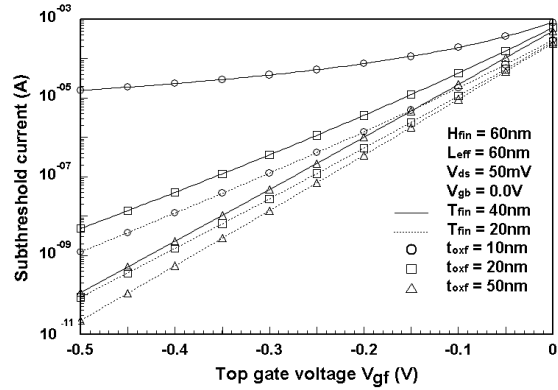


그림 2. 채널폭 및 상단게이트산화막두께에 따른 전송 특성의 변화
Fig. 2 Transport characteristics according to channel width and front gate oxide thickness

채널 폭의 변화에 따른 문턱전압이하 전류특성을 도시하였다. 상단게이트 산화막의 두께가 클수록 문턱전압이하 전류가 작아지고 전송특성의 기울기가 증가하므로 문턱전압이하 스윙(subthreshold swing; SS)이 작아지는 것을 알 수 있다. 그러므로 상단게이트 산화막의 두께는 단채널효과를 감소시키기 위하여 보다 작은 값을 사용해야만 한다. 또한 채널폭이 증가하면 SS가 증가하며 게이트산화막 두께에 따른 증가율도 매우 크다는 것을 알 수 있다. 즉 채널폭이 20nm

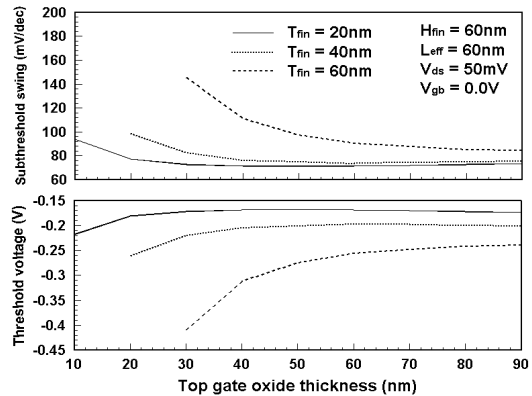


그림 3. 채널폭 및 산화막 두께에 따른 문턱전압이하 스윙 및 문턱전압의 변화
Fig. 3 The variations of threshold voltage according to the change of channel width and front gate oxide thickness

일때는 상단게이트 산화막두께에 따른 SS의 변화가 거의 관찰되지 않았으나 채널폭이 40nm일때는 상단 게이트 산화막의 두께 감소에 따라 SS가 급격히 증가 하는 것을 알 수 있다.

그림 3에 채널폭 및 산화막 두께에 따른 문턱전압이 하 스윙 및 문턱전압의 변화를 도시하였다. 전술한 바와 같이 게이트 산화막의 두께가 감소할수록 SS는 매우 증가하는 것을 알 수 있다. 또한 채널폭이 감소할수록 SS가 감소하므로 채널폭과 게이트산화막 두께간에 최적의 값을 사용하여야만 할 것이다. 문턱전압의 경우 게이트 산화막의 두께가 감소할수록 문턱전압의 절대값이 단채널효과에 의하여 크게 증가하는 것을 알 수 있다. 또한 채널폭은 짧게 제작하여야만 게이트산화막 두께가 작아질때 문턱전압의 절대값을 작게 유지할 수 있다는 것을 알 수 있다.

III. 결 론

이 논문에서는 3차원포아송방정식의 분석학적 모델을 이용하여 FinFET의 문턱전압 및 문턱전압이하 스윙 등 단채널 효과를 관찰하였다. 이를 위하여 이미 기존의 논문에서 검증된 분석학적 포아송방정식이 사용되었으며 채널폭 및 상단게이트 산화막두께의 변화에 따라 문턱전압 및 문턱전압이하 스윙을 구하였다. 이때 게이트전압은 상단게이트에 인가한 전압이다. 상단게이트 산화막의 두께는 단채널효과를 감소시키기 위하여 보다 작은 값을 사용해야만 하며 또한 채널폭이 증가하면 SS가 증가하며 게이트산화막 두께에 따른 증가율도 매우 크다는 것을 알 수 있었다. 문턱전압의 절대값을 작게 유지하기 위하여 채널폭은 작게 유지하여야만 한다는 것을 알 수 있었다. 이와같은 결과는 FinFET를 이용한 집적회로 설계에 이용될 수 있을 것이라 사료된다.

참 고 문 헌

- [1] ITRS 2007 ; <http://public.itrs.net/>
- [2] L.Ge et al., IEEE TED, vol. 40, No. 12, p.2326, 1993
- [3] D.S.Havaladar, G.Katti, N.DasGupta and A.DasGupta, "Subthreshold Current Model of FinFETs Based on Analytical Solution of 3-D Poisson's Equation," IEEE Trans. Electron Devices, vol. 53, no.4, 2006.