

# 노치 필터 기반의 개선된 계통 동기화 기법

정훈영\*, 지용혁\*, 김재형\*, 이수원\*, 원충연\*, 김진욱\*\*  
 성균관대학교\*, 삼성전기\*\*

## Improved grid synchronization technique based on adaptive notch filter

Hoon-Young Jung, Young-Hyok Ji, Jae-Hyung Kim, Su-Won Lee, Byoung-Kuk Lee,  
 Chung-Yuen Won  
 Sungkyunkwan University

### ABSTRACT

A digital grid synchronization technique is needed for distributed generation system to make output current sinusoidal even if the grid voltage is distorted by harmonics. In this paper, a digital grid synchronization technique based on adaptive notch filter is proposed. The analysis of proposed technique is performed through the consideration of grid synchronization technique based on PLL and FLL, and the validity of the proposed method was confirmed by simulation results..

여 현재 단상 시스템에서 가장 일반적으로 사용되고 있다. 하지만 저차 고조파의 크기가 비교적 큰 경우에는 APF를 통한 가상의 q축 전압이 왜곡되어 검출 위상이 왜곡된다는 단점이 있다.

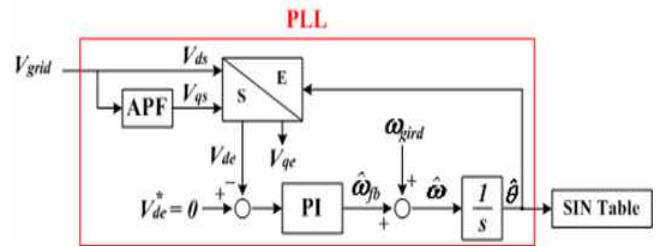


그림 1 APF를 사용한 계통 2상 위상 검출 기법  
 Fig. 1 Grid Synchronization Technique using APF

### 1. 서론

분산 전원에는 있어 계통전압의 왜곡에 따른 검출 위상의 왜곡은 출력전류의 품질과 직결된다. 전압 고조파에 의한 계통 전압 왜곡 시에 출력 전류를 정현화하기 위해서는 전압 왜곡에 강인한 디지털 계통 동기화 기법이 요구된다. 단상 계통연계를 위한 위상검출 기법으로 전역통과필터(APF: All Pass Filter)를 이용한 가상 2상 방식의 동기 좌표계 PLL(Phase Locked Loop)이 주로 사용된다. 본 논문에서는 기존의 방식에서 APF를 제거하고, 적응노치필터(ANF: Adaptive Notch Filter)를 사용하여 기존의 PLL보다 고조파 특성에 강인한 새로운 계통 위상 검출 기법을 제안한다. PLL 기반의 계통 동기화 기법과 기존 ANF 기반의 계통 위상 검출 기법(FLL: Frequency Locked Loop) 기반의 계통 동기화 기술에 대한 고찰을 통하여 논문에서 제안한 계통 동기화 기법의 타당성을 검증하고, 시뮬레이션 결과를 통해 고조파와 주파수 변동에 대한 성능을 확인하였다.

### 2.2 ANF 기반의 계통 동기화 기법<sup>[2]</sup>

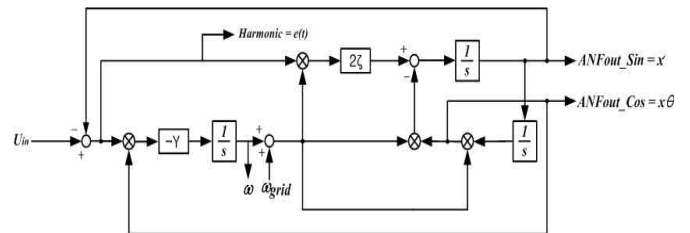


그림 2 ANF 방식의 FLL 제어블록도  
 Fig. 2 Control Block Diagram of FLL based on ANF

## 2. 기존의 계통 동기화 기법

### 2.1 APF를 사용한 가상 2상 방식의 PLL<sup>[1]</sup>

그림 1은 기존의 전역통과 필터를 사용한 가상 2상 방식 PLL의 제어 블록도를 나타낸다. 계통 전압을 검출하여 d축 전압으로 설정하고, APF를 이용하여 90도 지연된 가상의 q축 전압을 생성한다. 생성된 가상의 정지좌표계를 d-q 변환을 통해 d축 전압이 0이 되도록 제어하여 계통 전압의 위상을 검출한다. 이 방식은 계통 주파수의 변동에 따른 추종 특성이 우수한

그림 2는 ANF 기반 계통 동기화 기법(FLL)의 제어 블록도를 나타낸다. U<sub>in</sub>은 입력신호로 계통 동기화 기법에서 계통 전압을 나타내며 계통전압에 고조파 V<sub>har</sub>가 함유 될 경우, 입력 신호는 다음과 같이 표현된다.

$$U_{in} = A \sin(\omega t) + V_{har} \quad (1)$$

그림 2의 블록도를 바탕으로 ANF의 수행은 식 (2)와 같은 미분 공식으로 나타내게 되며, 여기서  $\gamma$ ,  $\zeta$ 는 gain 값으로 그 값에 따라 계통 위상 검출 특성에 영향을 준다.

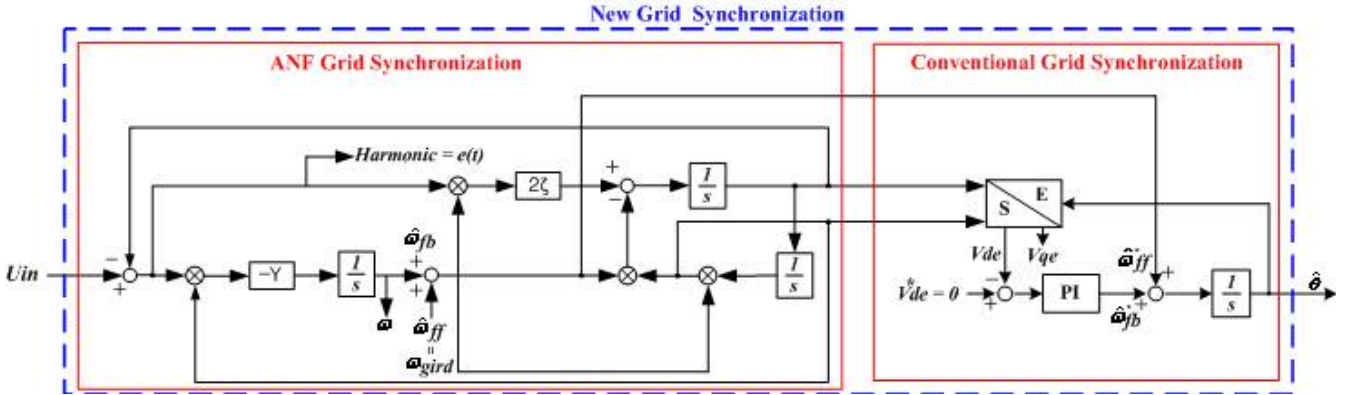


그림 3 제안된 계통 위상 검출 방식의 블록도  
Fig. 3 Block Diagram of Proposed Grid Synchronization Technique

$$\begin{aligned} \ddot{x} + \theta^2 x &= 2\zeta\theta e(t) \\ \dot{\theta} &= -\gamma x\theta e(t) \\ e(t) &= u(t) - \dot{x} \end{aligned} \quad (2)$$

$x$ 와  $\dot{x}$ ,  $\theta$ 는 식 (3)과 같이 표현 할 수 있다. 0행렬의 세 번째 항인  $\theta$ 는 추정 주파수이며 각속도  $\omega$ 로 나타낸다.

$$O = \begin{pmatrix} x \\ \dot{x} \\ \theta \end{pmatrix} = \begin{pmatrix} -\frac{A}{\omega} \cos(\omega t) \\ A \sin(\omega t) \\ \omega \end{pmatrix} \quad (3)$$

ANF 기반의 계통 동기화 기법의 첫 번째 출력항은  $\dot{x}$ 으로 표기되며 사인형태로 나타나고, 두 번째 출력항은  $\theta x$ 으로 표기 할 수 있고 입력에 90도 지연된 형태로 나타난다.

ANF 기반의 계통 동기화기법은 고조파에 의한 전압의 왜곡 시에도 정현파와 유사한 출력 파형을 얻을 수 있다는 장점이 있으나  $\gamma$ ,  $\zeta$  값에 민감하게 동작하며, 주파수의 계속적인 변동이 있는 경우, 계통 위상 검출 특성이 느리다는 단점이 있다.

### 3. 개선된 ANF 기반의 계통 동기화 기법

본 논문에서는 기존의 APF를 사용한 가상 2상 방식의 PLL에서 APF를 제거하고, ANF를 사용하여 기본파 성분과 고조파 성분 대역의 d축 전압과 그에 90도 지연된 q축 전압을 생성함으로써 계통 전압 왜곡에 대한 기존 APF를 사용한 방식에서의 검출 위상 각 왜곡을 개선하였다. 또한, 기존의 ANF를 사용한 FLL 방식에서의 주파수의 잦은 변동에 대한 계통 전압 위상 추종 오차는 ANF의 출력 각속도를 d-q 변환 PLL의 기준 각속도로 진행 보상 해 줌으로써, 계통 주파수의 잦은 변동에서도 추종 오차 없이 계통의 위상을 검출할 수 있도록 하였다. 제안된 계통 동기화 기법을 그림 3에 나타내었다.

고조파가 포함된 입력신호를  $U_{in}$ 이라고 하면 입력신호는 식 (4)와 같이 나타낼 수 있다. 여기서  $V_{fund}$ 는 기본파 성분이고,  $V_{har}$ 는 기본파 성분을 제외한 고조파성분을 나타낸다.

$$U_{in} = V_{fund} + V_{har} \quad (4)$$

고조파  $V_{har}$ 가  $V_{fund}$ 를 90도 지연시킨 파형과 알고리즘의 Gain인 감마에 곱해지고 적분되어 제거하고자하는 주파수분의 각속도를 얻게 된다. 고조파는 입력신호  $U_{in}$ 과 필터출력  $ANFout\_sin$ 과의 차이로서 계수들을 변화시키는데 이용된다.  $ANFout\_sin$ 는 알고리즘에서  $V_{fund}$ 에 추가된 고조파를 제거하기 위한 기준신호로 사용된다. 이산시간  $k$ 의 입력벡터  $ANFout\_sin$ 는  $X_k = [x_k \ x_{k-1} \ \dots \ x_{k-L}]^T$ 로, 가변 필터 계수  $W_k$ 는  $W_k = [w_k \ w_{k-1} \ \dots \ w_{k-L}]^T$ 로 정의된다. 이산시간  $k$ 에서 adaptive filter에서의 고조파는  $V_{har} = W_k^T X_k = X_k^T W_k$ 으로 쓸 수 있다. 앞단의 ANF 기반의 제어 블록도에서 얻는 d축 전압과 q축 전압을 수식으로 정리하면 식(5)와 같다.

$$\begin{aligned} \dot{x} &= V_{ds} = A \sin(\omega t) \\ \theta x &= V_{qs} = -A \cos(\omega t) \end{aligned} \quad (5)$$

식 (5)를 바탕으로 d-q 변환을 수행하면 동기좌표계 d축과 q축은 아래의 수식으로 나타내었다.

$$\begin{bmatrix} V_{de} \\ V_{qe} \end{bmatrix} = \begin{bmatrix} \cos \hat{\theta} & \sin \hat{\theta} \\ \sin \hat{\theta} & \cos \hat{\theta} \end{bmatrix} \begin{bmatrix} V_{ds} \\ V_{qs} \end{bmatrix} \quad (6)$$

실제 계통의 위상각을  $\theta$ , 추정된 계통 위상각을  $\hat{\theta}$ 이라고 할 때, 만약  $\theta = \hat{\theta}$ 이라면 동기 좌표계 d축과 q축은 다음과 같이 나타난다.

$$\begin{aligned} V_{de} &= A (\cos \hat{\theta} \sin \theta - \sin \hat{\theta} \cos \theta) = 0 \\ V_{qe} &= A (-\sin \hat{\theta} \sin \theta - \cos \hat{\theta} \cos \theta) = -A \end{aligned} \quad (7)$$

추정된 계통 위상각은  $\theta = \hat{\omega} t$ 로 표현되며, 이 때  $\hat{\omega}$ 를 케환환과 전향 보상으로 나누어 생각해 보면 다음과 같은 수식으로 표현 할 수 있다.

$$\hat{\omega} = \hat{\omega}_{fb}^* + \hat{\omega}_{ff}^* \quad (8)$$

그림 3에서  $\hat{\omega}_{fb}$ 는 식(9)와 같이 표현할 수 있다.

$$\hat{\omega}_{fb} = \int -V_{har}\gamma A \cos(\omega t) dt = \frac{V_{har}\gamma A}{\omega} \sin(\omega t) \quad (9)$$

식 (9)에 의하여 각속도의 전향 보상은 식(10)과 같이 표현될 수 있으며, 이에 따라 고조파 성분의 왜곡에 따른 출력 특성 변동과 주파수의 잦은 변동에 대한 동특성을 동시에 확보할 수 있다.

$$\hat{\omega}_{ff}^* = 2\pi f + \frac{V_{har}\gamma A}{\omega} \sin(\omega t) \quad (10)$$

#### 4. 시뮬레이션

그림 4는 주파수의 지속적인 변동에 대한 ANF방식의 FLL 출력 특성과, APF를 사용한 가상2상 방식, 그리고 제안된 방식의 계통전압 위상 검출 특성을 나타낸다. 주파수의 변동은 IEEE 1547 규정에 따라 59.3Hz~60.5Hz로 변동하였다. 가상 2상 방식과 제안한 방식은 위상각 검출에 있어 좋은 특성을 보이는 것을 확인할 수 있고 ANF 방식의 경우 위상각이 계통의 영점과 조금씩 오차를 가지고 있는 것을 확인할 수 있다.

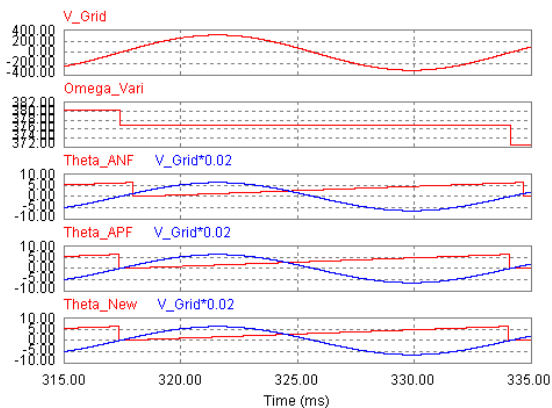


그림 4 주파수 변동 시 위상각 검출 특성 비교  
Fig. 4 Comparison of Grid Phase Detection Performance under Frequency Variation Condition

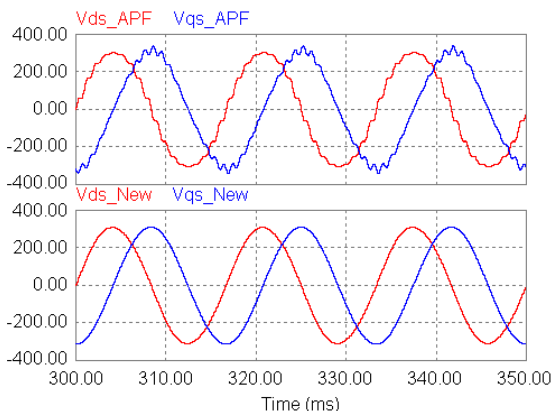


그림 5 고조파에 의한 계통 전압 왜곡 시 q축, d축 전압 파형  
Fig. 5 Imaginary Stationary Reference Frame when the Grid Voltage is Distorted.

그림5와 그림 6에서 계통 전압에 고조파로 인한 왜곡이 발생한 경우, 가상 2상 방식과 제안한 방식을 비교하였다. 그림 5는 q축 전압과 d축 전압의 파형이고 그림 6은 위상각 검출 파형이다. APF를 사용한 가상 2상 방식의 경우 고조파의 영향에 의해 파형이 왜곡되고 위상각 검출 파형 또한 왜곡되는 것을 볼 수 있고, 제안한 방식의 경우 d축과 q축의 전압이 고조파가 제거된 깨끗한 정현파인 것을 확인할 수 있으며, 이에 따라서 검출되는 위상각 역시 왜곡 없이 검출되는 것을 확인할 수 있다.

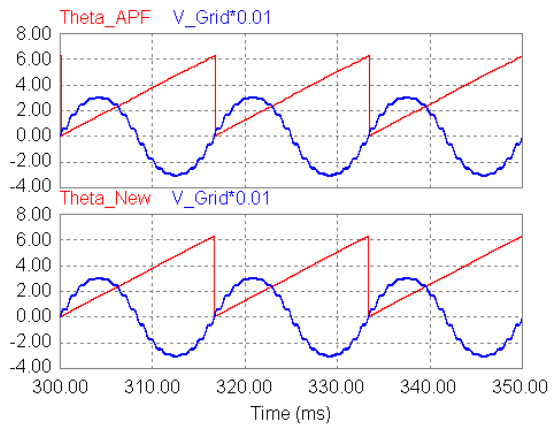


그림 6 고조파에 의한 계통 전압 왜곡 시 위상각 검출 파형  
Fig. 6 Performance of the Grid Phase Detection when the Grid Voltage is Distorted.

#### 5. 결론

본 논문에서는 기존의 전역 통과 필터 (APF: All Pass Filter)를 사용한 가상 2상 방식의 계통 동기화 기법과 ANF 방식의 계통 동기화 기법의 특성을 분석하고 계통 전압에 고조파에 의한 왜곡이 생겼을 경우 또는 주파수가 변동할 경우에 발생하는 문제점을 보완하기 위해 APF를 ANF로 대체하고, ANF의 출력 각속도를 d-q 변환 PLL의 기준 각속도로 전향 보상 해 줌으로써, 계통 주파수의 잦은 변동에서도 추종 오차 없이 계통의 위상을 검출할 수 있도록 개선한 계통 동기화 기법을 제안하였다.

시뮬레이션을 통해 계통 전압에 왜곡이 발생한 경우와 주파수 변동 시에도 검출 위상각 정보에 오차나 왜곡 없이 계통 위상이 검출되는 것을 확인하였다.

본 과제(결과물)는 지식경제부의 출연금으로 수행한 특성화 대학원 사업의 연구결과입니다.

#### 참고 문헌

- [1] 김용균, 최중우, 김흥근, “디지털 PLL 제어의 특성 분석”, 전력전자학회, 전력전자학술대회논문집 전력전자학회 2003년 학술대회논문집, 2003. 7, pp. 548 ~ 553 (6pages)
- [2] Curtis F. Gerald, A Nonlinear Adaptive Synchronization Technique for Single-Phase Grid-Connected Converters, Power Electronics Specialists Conference, 2008. PESC 2008. IEEE, 15-19 June 2008 Page(s):4076 - 4079
- [3] D.Yazdani, M. Pahlevaninezhad and A.Bakshshai, “Comparison of grid synchronization techniques for grid connected converters” Energy Conversion Congress and Expo, 2009, IEEE, 20-24, SEP, 2009, Page(s): 2007 - 2013