

금속 접합을 이용한 쇼트키 장벽 트랜지스터의 동작 특성에 미치는 기판 결함의 영향

신진욱¹, 최철종², 정홍배¹, 조원주¹

¹광운대학교 전자재료공학과, ²전북대학교 반도체과학기술학과

소스와 드레인을 불순물 도핑 대신 금속 접합을 이용하여 형성시킨 쇼트키 관통 트랜지스터 (Schottky barrier tunneling transistors: SB-TT)는 500°C 이하의 저온에서 소스/드레인 형성이 가능하고, 낮은 면저항 가지며, 단채널 효과를 효율적으로 제어 할 수 있는 장점을 가지고 있다. 따라서 고온 공정에 취약한 고유전(high-k) 물질의 게이트 절연막 및 금속 게이트 사용과 10 nm 이하의 소자 축소화에 있어서 용이한 특성 가지고 있고 있다. 또한, Schottky barrier 기술은 다결정 실리콘 박막 트랜지스터 (poly-Si TFT) 기술에 적용이 가능하기에, 3차원 집적회로의 실현 및 system-on-glass (SOG)에 디스플레이 및 메모리 소자가 집적화된 시스템 구축에 적용이 기대된다. 본 연구에서는 SB-TTs의 동작 특성에 미치는 기판 결함의 영향을 분석하기 위해 silicon-on-insulator (SOI)와 poly-Si 박막을 사용하여 Er-silicide를 이용한 N-type SB-TT를 제작 후 전기적 특성을 분석하였다. 또한, 게이트 산화막과 실리콘 채널 간의 계면 준위의 영향과 poly-Si 박막이 가지는 grain boundary의 영향을 소자 시뮬레이션을 통하여 분석하였다. 실험결과 Er-silicide 소스/드레인을 이용하여 제작한 SB-TT는 누설 전류를 최소화시킬 수가 있었고, 높은 on/off current ratio를 갖는 것을 확인할 수 있었다. 또한, SOI 채널과 poly-Si 채널의 전기적 특성이 다른 것을 확인할 수 있었는데, 이는 poly-Si 채널에 존재하는 grain boundary에 의한 포획 준위(D_{gb}) 및 게이트 산화막 계면 준위(D_{it})의 차이에 의한 것으로 시뮬레이션 결과를 통하여 확인하였다.

감사의 글

이 논문은 2008년도 정부재원(교육인적자원부 학술연구조성사업비)으로 한국학술진흥재단의 지원을 받아 연구되었음(KRF-2007-331-D00253).

Properties of Interfacial layer at Hf-silicate films by wet etching condition

J. K. Park¹, Yonghan Roh¹

¹School of Information and Communication engineering, Sungkyunkwan University

The thickness of gate dielectric layer in metal-oxide-semiconductor devices has seen an enormous downscaling. Established materials for the gate dielectric are reaching its physical limits in terms of leakage current, reliability and uniformity across a Si.

In this work, we investigated the physical and electrical properties of Hf-silicate interfacial layer (IL). Thin layer of Hf-silicate was deposited on the Si substrate by atomic layer deposition. The IL grown by annealing process at below 650 °C by rapid thermal annealing between Hf-silicate and Si. Acidified HF solution was used to remove Hf-silicate and IL. Etching rates was controlled change of HF solution concentration and time. In order to compare the characteristics, before and after etching was measured by C-V and I-V curves, transmission electron microscopy, Ellipsometer and Atomic Force Microscopy(AFM). The capacitance of the sample has a larger value after the etching of Hf-silicate-IL. However, the leakage current becomes worse. Measured information by AFM and Ellipsometer confirmed thickness before and after etching. Increasing etching time, capacitance of Hf-silicate was improved. However, this value is smaller than overall capacitance of previous etching process. Equivalent oxide thickness was increased by reduction of overall capacitance. Result indicated that properties of Hf-silicate were decreased by IL.