

Silvaco Program을 이용한 A novel self-aligned double gate technology의 고찰

김선호¹, 노용한¹

¹성균관대학교 정보통신공학부

Poly-Si로 만들어진 TFT(Thin-Film Transistor)는 유리에 완전히 집적화된 FDP(Flat-Panel Display)를 설계하는데 매우 적합하지만 대체적으로 Poly-Si TFT는 속도와 전류를 유도하는 데에 있어서의 성능은 그다지 뛰어나지 않다. DG(double gate) TFT가 보다 높은 전류의 전도성, 짧은 채널 효과에 대한 낮은 반응을 갖는 DG(double gate) TFT는 더 뛰어난 성능을 보이지만, DG 구조를 형성하는 일은 매우 까다롭고 어렵다. 구체적으로 말하자면, DG TFT 내부의 위쪽 게이트(TG: top gate)와 아래쪽 게이트(BG: bottom gate)가 자체적으로 직선상에 정렬이 되지 않는다. 이러한 현상은 안정적이지 못한 성능을 보이고, 전기 용량에 높은 의존도를 보이며, 저조한 확장성으로 이어지게 된다. 이러한 단점이 있는 기존의 non-self-aligned double-gate TFT를 극복하기 위한 Novel Self-Aligned Double-Gate TFT Technology를 바탕으로 실바코 코리아의 공정 시뮬레이션 소프트웨어인 Athena를 이용하여 반도체 소자를 구현하고 소자 시뮬레이션 소프트웨어 Atlas를 이용하여 그것의 전기적 특성을 분석해보았다.

Cl₂/Ar를 이용한 Cr 박막의 반응성 이온 식각

이서영¹, 장성준², 배시영², 이용탁^{1*}

¹광주과학기술원 광과학기술학제학부, ²광주과학기술원 정보기전공학부

*ytlee@gist.ac.kr

일반적으로 건식 식각을 위한 마스크로는 폴리머 계열이 사용된다. 그러나 폴리머 계열 마스크는 HF에 노출될 경우 쉽게 용해되므로 다공성 실리콘 제작과 같은 공정에서 부적합하다. 이를 극복하기 위해 HF와 반응성이 약한 Cr이 금속 마스크로써 이용될 수 있다. 본 연구에서는 실리콘을 식각하기 위한 마스크로 Cr을 사용하기 위해 Cr 마스크 형성 조건을 최적화하였다. 건식 식각은 반응성 이온 식각 장비(Reactive Ion etcher)를 사용하였고, Cr 박막은 실리콘 위에 E-beam evaporator를 이용하여 두께 50 nm로 증착되었다. 증착된 Cr 박막은 포토레지스트(AZ5214)를 사용하여 포토리소그래피 공정을 통해 패턴을 형성한 후 Cl₂/Ar 가스의 비율과 RF power 조건을 변화시켜가며 건식 식각하였다. 식각된 시료는 surface profiler과 SEM을 이용하여 두께 및 표면을 측정하였다. 이온 식각 장비에서 Cl₂에 대한 Ar의 비율을 0%에서 35%으로 증가시킬 때 포토레지스트의 식각율은 증가하나, Cr의 식각율은 변화가 거의 없으므로 식각 선택성은 감소하는 경향을 보였다. RF power를 50 W에서 150 W까지 증가시켰을 때 Cr과 포토레지스트의 식각율은 모두 증가했으나 상대적으로 Cr의 식각 증가율이 더 높으므로 식각 선택성은 증가했다. 특히, 50 W와 150 W의 RF power 조건에서 식각된 시료의 측면이 기울어지는 경향을 보였으나, 100 W에서는 수직한 특성을 보였다. 이를 통해 Cl₂ (100%), Ar (0%), RF power (100 W), 압력 (30 mTorr)의 공정 조건에서 Cr 마스크를 형성하기에 적합한 건식 식각비와 식각 단면을 얻을 수 있었다.