

---

# FPGA를 이용한 SAW Device Reader Platform 구현

손영태\* · 김영길\*\*

\*아주대학교 · \*\*아주대학교

## SAW Device Reader Platform using FPGA

Young-tae Son\* · Young-kil Kim\*\*

\*Ajou University · \*\*Ajou University

E-mail : syt1982@hotmail.com

### 요 약

SAW Device 라는 Passive 소자는 ID Tag나 소형센서들을 대체할 수 있는 MEMS 기술의 초소형 Device 다. 이 SAW Device를 이용하면 독립된 공간이나 전원이 필요한 센서 제어 등을 대신할 수 있을 것이다. 이렇게 활용범위가 확대됨에 따라 다양한 SAW Device를 사용하기 위한 플랫폼이 요구된다. 하지만 현재 SAW Sensor는 많은 발전을 해왔지만 SAW Sensor를 활용할 수 있는 플랫폼의 발전은 미흡하기 때문에 본 논문에서는 이러한 SAW Device를 측정할 수 있는 SAW Reader를 FPGA를 이용하여 좀 더 간단하고 효율적인 Reader platform을 구현해 보고자 한다.

### 키워드

SAW, Tag, FPGA

### I. 서 론

SAW Device는 필터이외에도 각종 물리 센서나 화학 센서 혹은 ID Tag로 다양한 분야로 활용범위가 확대됨에 따라 다양한 SAW Device를 사용하기 위한 플랫폼이 요구된다. 하지만 현재 SAW Sensor는 많은 발전을 해왔지만 온도나 압력용 SAW Sensor를 저전력, 고속 신호 처리를 위해서는 TDS 방식을 이용한 리더기 플랫폼이 필요하다. 그런데 이러한 리더기를 활용하기 위해서는 SAW Sensor의 표준 응답신호와 변화되는 reflector들의 응답시간과의 짧은 시간차를 측정하는 고속의 타이머를 필요하게 된다. 이러한 고속 타이머를 구현하기 위해서는 고속의 전용 타이머가 필요하기 때문에 일반적인 프로세서의 타이머를 사용할 수가 없다. 본 논문에서는 이러한 단점을 보완하는 고속의 타이머를 설계하고 SAW Reader를 이용하여 ID Tag를 읽기 위한 연구를 하고자 한다.

### II. 관련연구

SAW(Surface Acoustic Wave)는 탄성체 기판(substrate)의 표면을 따라 전파되는 탄성파이다. 이러한 종류의 wave는 주로 SAW Device에서 사용된다. 압전 물질(piezoelectric material)을 이용하여 전기에너지(electric energy)는 기계적 에너지(mechanical energy)로 변환되는데 SAW Device는 이러한 에너지의 변환을 기반으로 한 것으로 ID(Identifier), Sensor등에 이용된다. 압전 효과(piezoelectric effect)를 이용하여 전기적 신호를 음향파로 음향파를 전기적 신호로 바꿔주는 IDT(Interdigital transducer)를 한 개 이상 사용한다.

SAW Sensor 분야는 지난 20년 전부터 연구가 되어 왔으며 SAW의 응용 분야에서 매우 활용성이 높은 분야이다. SAW Sensor는 화학, 광학, 온도, 압력, 가속, 토크 센서 등 센서의 많은 분야에 활용된다. SAW ID를 이용하여 ID를 가진 센싱 정보를 갖는 RFID도 구현이 가능하다. 하지만 SAW sensor의 경우 아직은 상업적으로 사

용하기 제한이 많기 때문에 SAW를 이용한 터치 스크린 이외에는 상용화된 것들은 거의 없다.

SAW Device에는 IDT라는 장치가 있는데 IDT는 압전 기관에 서로 맞물리게 배열된 금속 전극으로 SAW Device의 핵심이며, electrical circuit 과 acoustic delay line간의 인터페이스 역할을 한다. 즉 RF Signal 을 acoustic wave로 변환하고, acoustic wave 를 RF Signal로 변환하여 준다.

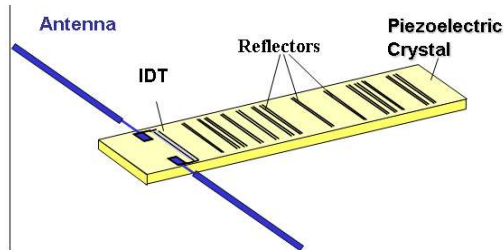


그림 1. SAW Device 구조

SAW 측정 방식에는 TDS방식과 FDS방식이 있다. TDS 방식에서는 시간의 분해능이 SAW Sensor의 대역폭을 충분히 커버 할 수 있어야 한다. 응답신호인  $r(t)$ 는 request signal에 사용한 stable oscillator를 기준으로 하여 위상 동기 복조를 하게 된다. 베이스 밴드 신호를 샘플링 하기 위해서는 최소한 sensor의 대역폭 보다 2배 이상의 속도로 샘플링 하여야 한다.

TDS 방식은 적은 에너지로 빠르게 sensor의 정보를 읽어 올 수 있는 장점을 갖고 있지만 송신부에서는 빠른 속도의 RF switch를 필요로 하고 수신부에서는 빠른 속도로 데이터를 받아갈 수 있는 장치가 필요 하다.

FDS 시스템은 전체 대역  $B$ 에서 주파수를 여러 단계로 나누어 측정 하는 방식이다. 센서의 응답을  $M$ 개의 주파수를 이용하여 측정한다. 시스템에서 시간 축에서  $M$ -point의 정보를 얻기 위해서는  $M$ 개의 주파수에서의 응답을 측정해야 하기 때문에 센서의 응답을 측정하기 위해서는 TDS에서 측정할 때 걸리는 시간보다 최소한  $M$ 배 이상의 시간을 필요로 하게 된다. FDS에서 각각의 주파수에서 샘플링 된 값을 IFFT(Inverse Fast Fourier Transform)을 이용하여 Sensor의 값을 구할 수 있다. 이 방식은 TDS보다 느린 샘플링 속도와 RF switch 속도를 사용 하지만 보다 많은 에너지를 소비하게 되고 측정 시간이 길어지게 된다.

### III. SAW Reader Platform

SAW Reader Platform은 크게 RF단과 FPGA Timer단으로 분류된다. RF단에서 한 개의 펄스를 주기적으로 송신하고, SAW Device에서 반사되는 펄스가 다시 RF단에 수신되고, 이 수신된

신호는 AMP회로와 비교기를 거치면서 Noise제거 및 디지털화된다.



그림 2. RF 단에서 출력되는 Analog 신호

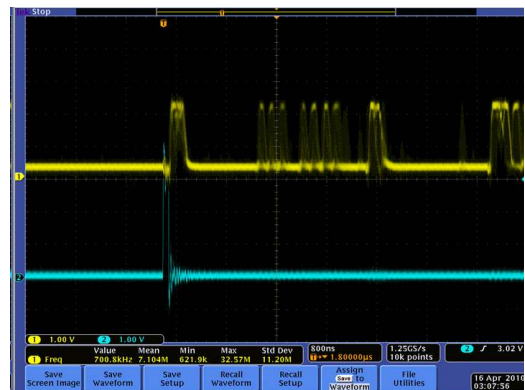


그림 3. 변환된 Digital 신호

이 변환된 신호들은 Timer로 설계된 FPGA로 입력된다. FPGA에서는 이신호의 Rising Edge를 기준으로 각 펄스의 간격을 측정하고 측정된 간격들을 자료 처리보드인 ARM9보드로 전송하게 된다. ARM9보드에서는 이 간격들을 분석하여 ID를 구분하고 LCD에 Display하거나 PC로 전송하여 저장한다.

### IV. FPGA Simulation 및 테스트

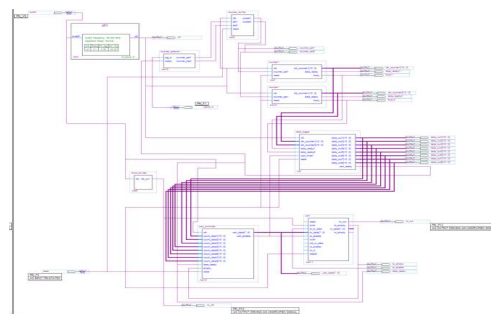


그림 4. FPGA 설계도

FPGA로 구현한 타이머의 성능을 시험하기 위하여 아래와 같이 시뮬레이션 하였다. 시뮬레이션에서는 기준타이머를 264MHz로 동작시켰고 따라서 타이머의 분해능 시간은 3.78ns 정도가 된다. 시뮬레이션 그림에서 보듯이 첫 번째 Reflector간격의 시간은 3.7us를 주고 2번째와 3번째는 각각 2.05us를 주었다. 그리고 시뮬레이션 결과는 타이머의 카운트 값이므로 일반 상수로 출력된다. 이 값들을 역으로 계산해 보면 아래와 같다.

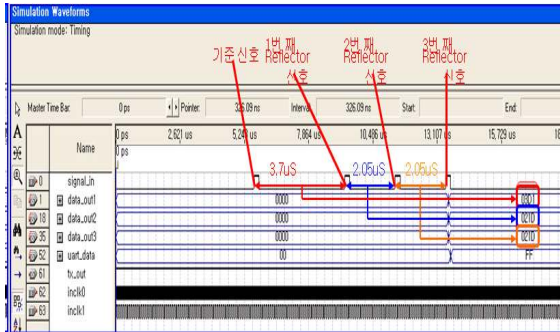


그림 5. 시뮬레이션 화면

- 3700/3.78 ≈ 978=h03D2      Simulation 값:h03d1
- 2050/3.78 ≈ 542=h021E      Simulation 값:h021D
- 2050/3.78 ≈ 542=h021E      Simulation 값:h021D

	실제 시간	측정된 시간
1st 간격	0x3D2	0x3D1
2nd 간격	0x21E	0x21D
3rd 간격	0x21E	0x21D

표 1. 값 비교

위 결과에서 보듯이 실제 입력시간간격과 측정된 시간간격의 오차는 1개의 카운트 값정도로 매우 작다. 실제로 펄스를 FPGA에 입력하여 측정된 결과이다.

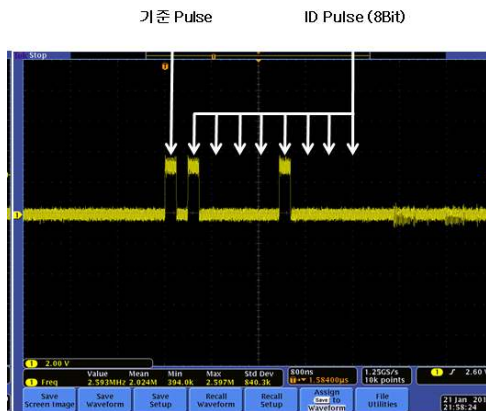


그림 6. 입력된 펄스

ID Data = 1 0 0 0 1 0 0 0(Binary) 88(HEX) 136(DECIMAL)

그림 7. 측정된 결과 화면  
실제로 펄스를 입력하였을 때에도 입력된 ID가 제대로 출력이 되는 모습을 볼 수 있다.

### V. 결 론

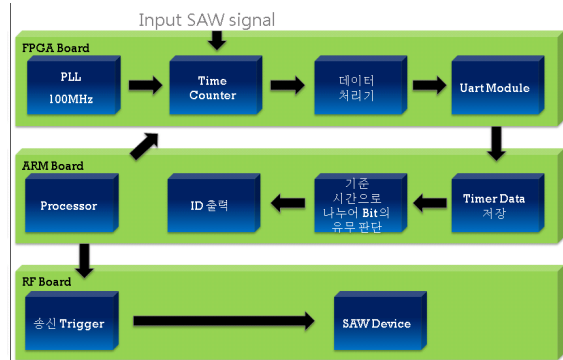


그림 8. 전체 시스템

본 논문에서는 TDS방식을 이용하여 SAW Sensor로부터 나온 신호를 고속 비교기와 Timer Platform을 이용하여 측정하는 방법을 제안해 보았고 가능성을 실험을 통해서 확인해 보았다. 실험에서 Timer Platform으로 Altera사의 Cyclon I을 사용하여 한계 내부 클럭이 405MHz였지만 지금 나와있는 CyclonIII를 사용한다면 한계 내부클럭이 1GHz로 되면서 ns단위로 Sampling이 가능하게 되어 SAW Sensor의 신호를 TDS(Time Domain Sampling)방식으로 충분히 가능하게 된다. 물론 DSP를 이용하여서도 고속으로 신호를 처리 할 수 있지만 본 논문에서는 FPGA를 사용하여 측정하여 보았다. 기술의 발전에 의해서 점점 더 빠르게 측정 할 수 있는 Processor들이 나올 것이고 SAW Sensor의 상용화에 한 발 더 다가갈 것이다. RF분야에서도 리더기 간의 상호 간섭을 방지하기 위한 anti-collision에 대한 연구도 이루어지고 있다. SAW 센서가 상용화 된다면 기존에 사용되는 센서들을 대신하게 될 것이고, 자체 전원 공급이 아닌 무선으로 전원을 공급하는 방식이므로 반영구적이라고 할 수 있을 것이다. 본 논문에서는 TDS(Time Domain Sampling)의 방식에서의 난점이 빠른 신호처리를 기술의 발전에 의해서 가능하게 되었고 방법을 제안해 보았다. 향후 과제로는 실제 SAW Sensor의 신호를 측정해 보고 고성능의 FPGA를 이용하여 직접 측정해보고 이로 인해 생기는 문제점들을 파악해 보아야 할 것이다.

### 참고문헌

- [1] 유호준, "ARM11 기반의 SAW Sensor 리더 플랫폼에 관한 연구", 아주대 석사 논문, 2008. 2
- [2] C. S. Hartmann, "A global SAW ID tag with large data capacity", in Proc. IEEE Ultrason. Symp., vol. 1, Oct. 2002, pp. 65 ~ 69.
- [3] C. Hartmann, "Anti-Collision Methods for Global SAW RFID Tag Systems", 2004 IEEE Ultrasonics Symposium, pp. 805-808