B-10

수열합성법에 의해 성장된 ZnO 나노와이어의 성장제어 및 특성연구

김종현, 김성현[1], 조진우[1], 이성화[2], 정대용[2,†]

명지대학교, 전자부품연구원, [1]전자부품연구원, [2]명지대학교
(dqj100@gmail.com[†])

수열합성법으로 제작된 ZnO 나노와이어는 저온 MBE (Molecular Beam Epitaxy) 방식과 달리 Ti, Au와 같은 촉매로부터 성장이 끝난뒤 나노와이어 끝에 남는 촉매를 제거해야할 필요가 없으며, 저온에서 합성이 가능하기 때문에 현재 연구가 많이 되고 있는 방법중에 하나이다. 본 연구에서는 수열 합성법을 이용하여 금속촉매 또는 AZO로 seed를 형성한 후 기판 위에 균일한 크기의 ZnO 나노막대를 성장시키고 성장밀도 및 길이의 간편한 제어를 하였다. 이를 위해 계면활성제인 PEI (Polyethyleneimine) 첨가 및 Chloride (Cl-)를 조절하여 ZnO 나노와어의 성장밀도를 조절 하고자 하였다. 실험방법으로는 전구체인 Zn(NO3)2・6H2O와 HMT에 Chloride 계열인 Ammonium chloride 와 Kcl 의 몰농도를 각각 조절하고 PEI를 첨가하여, ZnO 나노와이어를 성장하였다. 성장된 ZnO 나노와이어의 특성을 평가하기 위해 field emission scanning electron microscopy (FE-SEM)을 이용하여 광학적인 특성을 측정하였으며, 결정성을 조사하기 위해 X-ray diffraction (XRD)을 이용하여 분석하였다. 또한 scanning PL 장비를 통해 photoluminescence양을 측정하고 ZnO 나노와이어의 응용 가능성을 평가하였다.

Keywords: ZnO nanowire, Hydrothermal, Hydrophobic

B-11

무전해 식각법을 이용한 n-type 실리콘 나노와이어의 표면제어에 따른 전기적 특성

문경주, 이태일, 이상훈, 황성환, 명재민[†]

연세대학교 신소재공학부
(jmmyoung@yonsei.ac.kr[†])

나노와이어를 제작하는 많은 방법들 중에서 실리콘 기판을 무전해식각하여 실리콘 나노와이어를 제작하는 방법은 쉽고 간단하기 때문에 최근 많은 연구가 진행되고 있다. 무전해식각법을 이용한 실리콘 나노와이어 합성은 단결정 실리콘 나노와이어를 합성할 수 있고, p 또는 n형의 도핑 정도에 따라 원하는 전기적 특성의 기판을 선택하여 제작할 수 있다는 장점을 가지고 있다. 하지만 n형으로 도핑된 기판으로 나노와이어를 제작하였을 경우 식각으로 인한 나노와이어 표면의 거칠기로 인하여, 실제로는 n형 반도체 특성을 나타내지 않는 문제점을 가지고 있다. 따라서 본 연구에서는 무전해식각법으로 합성한 n형 나노와이어의 거칠기를 조절하고 filed-effect transistor (FET) 소자를 제작하여 나노와이어의 전기적 특성변화를 확인하였다. n형 나노와이어의 거칠기를 조절하기 위하여 열처리를 통해 표면을 산화시켰고, 열처리 시간에 따른 나노와이어 FET 소자를 제작하여 I-V 특성을 관찰하였다. 이때 절연막과 나노와이어 계면 사이의 결함을 최소화 하기 위하여 나노와이어를 poly-4-vinylphenol (PVP) 고분자 절연막에 부분 삽입시켰다. 나노와이어 표면의 거칠기는 high-resolution transmission electron microscopy (HRTEM)을 통하여 확인하였으며, 전기적 특성은 Ion/Ioff ratio, 이동도, subthreshold swing, threshold voltage 값 등을 평가하였다.

Keywords: electroless etching, n-type Si nanowire, filed-effect transistor, electrical characteristics